

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-297059

(43)Date of publication of application : 10.11.1998

(51)Int.Cl.

B41J 29/38

B41J 29/48

G06F 1/32

H04N 1/00

(21)Application number : 09-117471

(71)Applicant : CANON INC

(22)Date of filing : 22.04.1997

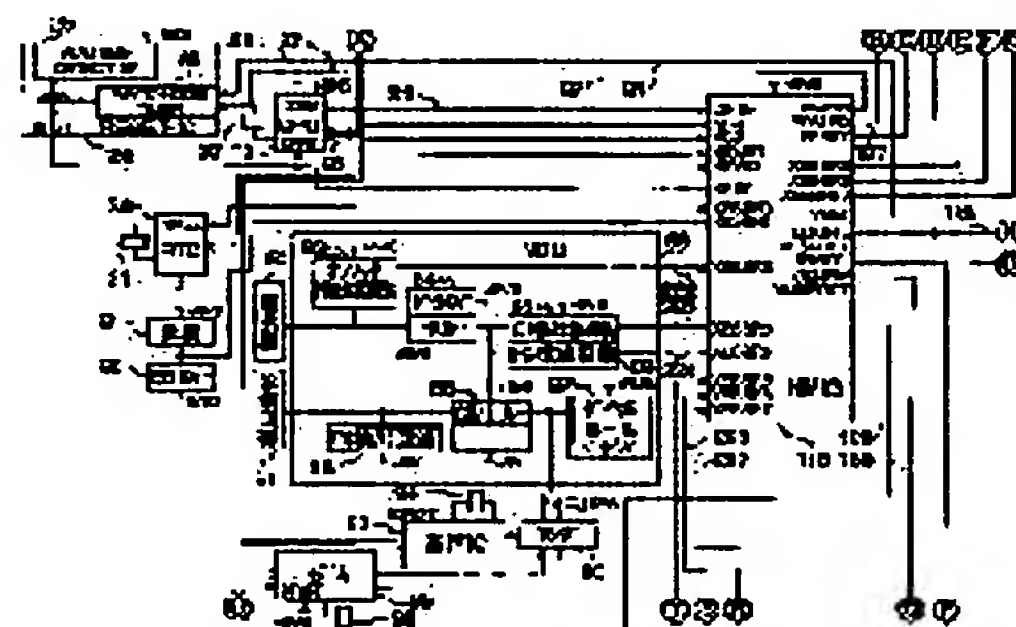
(72)Inventor : FUJII YASUO

(54) METHOD AND SYSTEM FOR PROCESSING INFORMATION AND RECORDING MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain an information processing system which can be operated without recognizing the difference of operation between low power consumption stand-by mode and stand-by mode by making a transition from low power consumption stand-by mode to stand-by mode upon detection of an unrecordable state and informing error information.

SOLUTION: A system is controlled by a CPU 19 having an operating state where power consumption is high and a stop state where power consumption is low. A first power supply means controlling power supply to means for detecting the recording state and a second power supply means for controlling power supply to a recording means are also provided. An NCU performs state transition control between the operating state and stopping state of the CPU 19 and power supply control to each power supply means. More specifically, the CPU 19 is held in operating state and power is supplied by the first and second power supply means under normal waiting state whereas the CPU 19 is stopped and only the first power supply means is operated intermittently under low power consumption power waiting state.



LEGAL STATUS

[Date of request for examination] 29.06.1999

[Date of sending the examiner's decision of rejection] 29.10.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3408109

[Date of registration] 14.03.2003

[Number of appeal against examiner's decision] 2002-23040

THIS PAGE BLANK (USPTO)

of rejection]

[Date of requesting appeal against examiner's 28.11.2002
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The record condition detection process that a record condition detection means detects the propriety condition of record, The 1st electric power supply process which controls the electric power supply to said record condition detection means by the 1st electric power supply means, The printout process which performs a printout with a record means, and the 2nd electric power supply process which controls the electric power supply to said record means by the 2nd electric power supply means, The 2nd control process which performs electric power supply control to the state-transition control [between the operating state of said 1st control means and a idle state], said 1st, and 2nd electric power supply means by the 2nd control means connected to the said 1st control means, said 1st, and 2nd electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st and 2nd electric power supply means supply, and it usually sets in said low-power standby condition. The information processing approach characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means.

[Claim 2] It is the information processing approach according to claim 1 which has the cassette detection process of detecting the existence condition of the recording paper cassette which contains the recording paper with a cassette detection means, and is characterized by said record condition detection means presupposing that record is impossible when said cassette detection means detects said recording-paper-cassette-less condition.

[Claim 3] It is the information processing approach according to claim 1 which has the recording paper detection process that a recording paper detection means detects the existence condition of the recording paper, and is characterized by said record condition detection means presupposing that record is impossible when said recording paper detection means detects said recording-paper-less condition.

[Claim 4] It is the information processing approach according to claim 1 which has the covering detection process of detecting the switching condition of covering which contains a removable record means with a covering detection means, and is characterized by said record condition detection means presupposing that record is impossible when said covering detection means detects the open condition of said covering.

[Claim 5] It is the information processing approach according to claim 1 which has the attachment-and-detachment detection process that an attachment-and-detachment detection means detects the attachment-and-detachment condition of a removable record means, and is characterized by said record condition detection means presupposing that record is impossible

THIS PAGE BLANK (USPTO)

when the condition that said attachment-and-detachment detection means removed said record means is detected.

[Claim 6] In the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A record condition detection means to detect the propriety condition of record, and the 1st electric power supply means which controls the electric power supply to said record condition detection means, A record means to perform a printout, and the 2nd electric power supply means which controls the electric power supply to said record means, The 2nd control means which is connected to the said 1st control means, said 1st, and 2nd electric power supply means, and performs electric power supply control to the state-transition control [between the operating state of said 1st control means and a idle state], said 1st, and 2nd electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. The information processor characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making it repeat by turns in said low-power standby condition an electric power supply and power un-supplying by said 1st electric power supply means.

[Claim 7] It is the information processor according to claim 6 which has a cassette detection means to detect the existence condition of the recording paper cassette which contains the recording paper, and is characterized by said record condition detection means presupposing that record is impossible when said cassette detection means detects said recording-paper-cassette-less condition.

[Claim 8] It is the information processor according to claim 6 which has a recording paper detection means to detect the existence condition of the recording paper, and is characterized by said record condition detection means presupposing that record is impossible when said recording paper detection means detects said recording-paper-less condition.

[Claim 9] It is the information processor according to claim 6 which has a covering detection means to detect the switching condition of covering which contains a removable record means, and is characterized by said record condition detection means presupposing that record is impossible when said covering detection means detects the open condition of said covering.

[Claim 10] It is the information processor according to claim 6 which has an attachment-and-detachment detection means to detect the attachment-and-detachment condition of a removable record means, and is characterized by said record condition detection means presupposing that record is impossible when the condition that said attachment-and-detachment detection means removed said record means is detected.

[Claim 11] In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The record condition detection process that a record condition detection means detects the propriety condition of record, The 1st electric power supply process which controls the electric power supply to said record condition detection means by the 1st electric power supply means, The printout process which performs a printout with a record means, and the 2nd electric power supply process which controls the electric power supply to said record means by the 2nd electric power supply means, The 2nd control process which performs electric power supply control to the state-transition control [between the operating state of said 1st control means and a idle state], said 1st, and 2nd electric power supply means by the 2nd control means connected to the said 1st control means, said 1st, and 2nd electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st and 2nd electric

THIS PAGE BLANK (USPTO)

power supply means supply, and it usually sets in said low-power standby condition. The information processing approach characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making power supply with said 1st electric power supply means.

[Claim 12] It is the information processing approach according to claim 11 which has the cassette detection process of detecting the existence condition of the recording paper cassette which contains the recording paper with a cassette detection means, and is characterized by said record condition detection means presupposing that record is impossible when said cassette detection means detects said recording-paper-cassette-less condition.

[Claim 13] It is the information processing approach according to claim 11 which has the recording paper detection process that a recording paper detection means detects the existence condition of the recording paper, and is characterized by said record condition detection means presupposing that record is impossible when said recording paper detection means detects said recording-paper-less condition.

[Claim 14] It is the information processing approach according to claim 11 which has the covering condition detection process of detecting the switching condition of covering which contains a removable record means with a covering detection means, and is characterized by said record condition detection means presupposing that record is impossible when said covering detection means detects the open condition of said covering.

[Claim 15] It is the information processing approach according to claim 11 which has the attachment-and-detachment detection process that an attachment-and-detachment detection means detects the attachment-and-detachment condition of a removable record means, and is characterized by said record condition detection means presupposing that record is impossible when the condition that said attachment-and-detachment detection means removed said record means is detected.

[Claim 16] In the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A record condition detection means to detect the propriety condition of record, and the 1st electric power supply means which controls the electric power supply to said record condition detection means, A record means to perform a printout, and the 2nd electric power supply means which controls the electric power supply to said record means, The 2nd control means which is connected to the said 1st control means, said 1st, and 2nd electric power supply means, and performs electric power supply control to the state-transition control [between the operating state of said 1st control means and a idle state], said 1st, and 2nd electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. The information processor characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making power supply with said 1st electric power supply means in said low-power standby condition.

[Claim 17] It is the information processor according to claim 16 which has a cassette detection means to detect the existence condition of the recording paper cassette which contains the recording paper, and is characterized by said record condition detection means presupposing that record is impossible when said cassette detection means detects said recording-paper-cassette-less condition.

[Claim 18] It is the information processor according to claim 16 which has a recording paper detection means to detect the existence condition of the recording paper, and is characterized by said record condition detection means presupposing that record is impossible when said recording paper detection means detects said recording-paper-less condition.

[Claim 19] It is the information processor according to claim 16 which has a covering detection means to detect the switching condition of covering which contains a removable record means, and is characterized by said record condition detection means presupposing that record is

THIS PAGE BLANK (USPTO)

impossible when said covering detection means detects the open condition of said covering.

[Claim 20] It is the information processor according to claim 16 which has an attachment-and-detachment detection means to detect the attachment-and-detachment condition of a removable record means, and is characterized by said record condition detection means presupposing that record is impossible when the condition that said attachment-and-detachment detection means removed said record means is detected.

[Claim 21] In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the specific key from an operator power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state By making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change The 1st detection-under key press process which detects which key was pressed by the 1st key means which is the dynamic key scanning method showing which key was pressed, With the 2nd key means containing the key which is the static key scanning method showing which key was pressed by the signal corresponding to each key, and is used in case it usually changes in the standby condition from said low-power standby condition The 2nd detection-under key press process which detects which key was pressed, and the clock signal supply process which supplies a clock signal required in order to operate said 1st key means with a clock signal supply means, The 2nd control process which performs state-transition control between the operating state of said 1st control means and a idle state and clock signal supply control of said clock signal supply means by the 2nd control means connected to said the 1st control means and said clock signal supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said clock signal by said clock signal supply means supply, and it usually sets in said low-power standby condition. The information processing approach characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means.

[Claim 22] In the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the specific key from an operator power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system The 1st key means which is the dynamic key scanning method showing which key was pressed by making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change, The 2nd key means containing the key which is the static key scanning method showing which key was pressed by the signal corresponding to each key, and is used in case it usually changes in the standby condition from said low-power standby condition, A clock signal supply means to supply a clock signal required in order to operate said 1st key means, The 2nd control means which is connected to said the 1st control means and said clock signal supply means, and performs state-transition control between the operating state of said 1st control means and a idle state and clock signal supply control of said clock signal supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said clock signal by said clock signal supply means usually supply in a standby condition. The information processor characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means in said low-power standby condition.

[Claim 23] In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the key of the arbitration from an operator power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state

THIS PAGE BLANK (USPTO)

By making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change The 1st detection—under key press process which detects which key was pressed by the 1st key means which is the dynamic key scanning method showing which key was pressed, The 2nd detection—under key press process which detects which key was pressed by the 2nd key means which will usually change in the standby condition from a low-power standby condition if at least one key is pressed not using said clock signal, The clock signal supply process which supplies a clock signal required in order to operate said 1st key means with a clock signal supply means, The 2nd control process which performs state-transition control between the operating state of said 1st control means and a idle state and clock signal supply control of said clock signal supply means by the 2nd control means connected to said the 1st control means and said clock signal supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said clock signal by said clock signal supply means supply, and it usually sets in said low-power standby condition. The information processing approach characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means.

[Claim 24] In the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the key of the arbitration from an operator power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system The 1st key means which is the dynamic key scanning method showing which key was pressed by making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change, The 2nd key means which detects which key was pressed while usually changing in the standby condition from the low-power standby condition, when at least one key was pressed not using said clock signal, A clock signal supply means to supply a clock signal required in order to operate said 1st key means, The 2nd control means which is connected to said the 1st control means and said clock signal supply means, and performs state-transition control between the operating state of said 1st control means and a idle state and clock signal supply control of said clock signal supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said clock signal by said clock signal supply means usually supply in a standby condition. The information processor characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means in said low-power standby condition.

[Claim 25] In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by detecting it having the low-power standby function which controls the power consumption at the time of standby, and there being a manuscript power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The manuscript detection process that a manuscript detection means detects the existence condition of a manuscript, and the 1st electric power supply process which controls the electric power supply to said manuscript detection means by the 1st electric power supply means, The manuscript reading process of reading a manuscript with a manuscript reading means, and the 2nd electric power supply process which controls the electric power supply to said manuscript reading means by the 2nd electric power supply means, The 2nd control process which performs said electric power supply control of the state-transition control [between the operating state of said 1st control means and a idle state], 1st, and 2nd electric power supply means by the 2nd control means connected to the said 1st control means, said 1st, and 2nd electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st and 2nd electric power supply means supply, and it usually sets in said low-power standby condition. The information processing approach characterized by not performing the electric power supply by said 2nd electric power supply means while holding said

THIS PAGE BLANK (USPTO)

1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means.

[Claim 26] In the information processor which usually changes in the standby condition from a low-power standby condition by detecting that it has the low-power standby function which controls the power consumption at the time of standby, and there is a manuscript power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A manuscript detection means to detect the existence condition of a manuscript, and the 1st electric power supply means which controls the electric power supply to said manuscript detection means, A manuscript reading means to read a manuscript, and the 2nd electric power supply means which controls the electric power supply to said manuscript reading means, The 2nd control means which is connected to the said 1st control means, said 1st, and 2nd electric power supply means, and performs said electric power supply control of the state-transition control [between the operating state of said 1st control means and a idle state], 1st, and 2nd electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. The information processor characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making it repeat by turns in said low-power standby condition an electric power supply and power un-supplying by said 1st electric power supply means.

[Claim 27] In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by detecting what the pressure plate which is equipped with the low-power standby function which controls the power consumption at the time of standby, and presses down a manuscript opened power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The pressure plate detection process that a pressure plate detection means detects the switching condition of said pressure plate, The 1st electric power supply process which controls the electric power supply to said pressure plate detection means by the 1st electric power supply means, The manuscript reading process of reading a manuscript with a manuscript reading means, and the 2nd electric power supply process which controls the electric power supply to said manuscript reading means by the 2nd electric power supply means, The 2nd control process which performs said electric power supply control of the state-transition control [between the operating state of said 1st control means and a idle state], 1st, and 2nd electric power supply means by the 2nd control means connected to the said 1st control means, said 1st, and 2nd electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st and 2nd electric power supply means supply, and it usually sets in said low-power standby condition. The information processing approach characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means.

[Claim 28] In the information processor which usually changes in the standby condition from a low-power standby condition by detecting what the pressure plate which is equipped with the low-power standby function which controls the power consumption at the time of standby, and presses down a manuscript opened power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A pressure plate detection means to detect the switching condition of said pressure plate, and the 1st electric power supply means which controls the electric power supply to said pressure plate detection means, A manuscript reading means to read a manuscript, and the 2nd electric power supply means which controls the electric power supply to said manuscript reading means, The 2nd control means which is connected to the said 1st control means, said 1st, and 2nd electric power supply means, and performs said electric power supply control of the state-transition control [between the operating state of said 1st control means and a idle

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

state], 1st, and 2nd electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. The information processor characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making it repeat by turns in said low-power standby condition an electric power supply and power un-supplying by said 1st electric power supply means.

[Claim 29] In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition more off-hook [the telephone which is equipped with the low-power standby function which controls the power consumption at the time of standby, and is connected to a seizing signal and a circuit from the telephone line] power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The seizing signal detection process that a seizing signal detection means detects the seizing signal from said telephone line, The off-hook detection process which detects the off-hook condition of the telephone connected to said circuit by the off-hook detection means, The network control process that a network control means performs control with said telephone network including said seizing signal detection means and said off-hook detection means, The 1st electric power supply process which controls the electric power supply to the part except a part required in order that said seizing signal detection means and said off-hook detection means may operate from said network control means with the 1st electric power supply means, The 2nd control process which performs state-transition control between the operating state of said 1st control means and a idle state and electric power supply control of said 1st electric power supply means by the 2nd control means connected to said 1st control means and said 1st electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st electric power supply means supply, and it usually sets in said low-power standby condition. The information processing approach characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means.

[Claim 30] In the information processor which usually changes in the standby condition from a low-power standby condition more off-hook [the telephone which is equipped with the low-power standby function which controls the power consumption at the time of standby, and is connected to a seizing signal and a circuit from the telephone line] power consumption — size — — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A seizing signal detection means to detect the seizing signal from said telephone line, and an off-hook detection means to detect the off-hook condition of the telephone connected to said circuit, Said seizing signal detection means and the network control means which performs control with said telephone network including said off-hook detection means, The 1st electric power supply means which controls the electric power supply to the part except a part required in order that said seizing signal detection means and said off-hook detection means may operate from said network control means, The 2nd control means which is connected to said 1st control means and said 1st electric power supply means, and performs state-transition control between the operating state of said 1st control means and a idle state and electric power supply control of said 1st electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st electric power supply means usually supply in a standby condition. The information processor characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means in said low-power standby condition.

[Claim 31] In the information processing approach of processing information with the information processor which is equipped with the low-power standby function which controls the power consumption at the time of standby, and usually changes in the standby condition from a low-power standby condition with the seizing signal from a computer power consumption — size —

THIS PAGE BLANK (ASPTO)

THIS PAGE BLANK (ASPTO)

operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The seizing signal detection process that a seizing signal detection means detects the seizing signal from said computer, The signal transmission-and-reception process of exchanging an interface signal with said computer with a signal transmission-and-reception means, The 1st electric power supply process which controls the electric power supply to the part except a part required in order that said seizing signal detection means may operate from said signal transmission-and-reception means with the 1st electric power supply means, The 2nd control process which performs state-transition control between the operating state of said 1st control means and a idle state and electric power supply control of said 1st electric power supply means by the 2nd control means connected to said 1st control means and said 1st electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st electric power supply means supply, and it usually sets in said low-power standby condition. The information processing approach characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means.

[Claim 32] In the information processor which is equipped with the low-power standby function which controls the power consumption at the time of standby, and usually changes in the standby condition from a low-power standby condition with the seizing signal from a computer power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A seizing signal detection means to detect the seizing signal from said computer, and a signal transmission-and-reception means to exchange an interface signal with said computer, The 1st electric power supply means which controls the electric power supply to the part except a part required in order that said seizing signal detection means may operate from said signal transmission-and-reception means, The 2nd control means which is connected to said 1st control means and said 1st electric power supply means, and performs state-transition control between the operating state of said 1st control means and a idle state and electric power supply control of said 1st electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st electric power supply means usually supply in a standby condition. The information processor characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means in said low-power standby condition.

[Claim 33] In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition when the time amount which equipped with and specified the low-power standby function which controls the power consumption at the time of standby passes power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The time amount detection process of detecting whether said specified time amount having passed with the time amount detection means, The 2nd control process which performs state control of said 1st control means and detection control of said time amount detection means by the 2nd control means is provided. Said 2nd control means In said usual standby condition, hold said 1st control means to operating state, and it sets in said low-power standby condition. The information processing approach characterized by making said 1st control means change from a idle state to operating state if it is detected that said specified time amount passed with said time amount detection means while holding said 1st control means to a idle state.

[Claim 34] In the information processor which usually changes in the standby condition from a low-power standby condition when the time amount which equipped with and specified the low-power standby function which controls the power consumption at the time of standby passes power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system Provide the 2nd control means which performs state control of a time amount detection means to detect whether said specified time amount passed, and said 1st control means, and detection control of

THIS PAGE BLANK (USPTO)

said time amount detection means, and said 2nd control means is set in said usual standby condition. Hold said 1st control means to operating state, and it sets in said low-power standby condition. The information processor characterized by making said 1st control means change from a idle state to operating state if it is detected that said specified time amount passed with said time amount detection means while holding said 1st control means to a idle state.

[Claim 35] It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The record condition detection module which detects the propriety condition of record with a record condition detection means, The 1st power service module which controls the electric power supply to said record condition detection means by the 1st electric power supply means, The printout module which performs a printout with a record means, and the 2nd power service module which controls the electric power supply to said record means by the 2nd electric power supply means, Said 1st control means, By the 2nd control means connected to said 1st and 2nd electric power supply means It comes to store the program which has each program module of the 2nd control module which performs electric power supply control to the state-transition control [between the operating state of said 1st control means, and a idle state], said 1st, and 2nd electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. The storage characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making it repeat by turns in said low-power standby condition an electric power supply and power un-supplying by said 1st electric power supply means.

[Claim 36] It is the storage according to claim 35 which said program has the cassette detection module which detects the existence condition of the detail-paper cassette which contains the detail paper with a cassette detection means, and is characterized by said record condition detection means presupposing that record is impossible when said cassette detection means detects said detail-paper-cassette-less condition.

[Claim 37] It is the storage according to claim 35 which said program has the detail-paper detection module which detects the existence condition of the detail paper with a detail-paper detection means, and is characterized by said record condition detection means presupposing that record is impossible when said detail-paper detection means detects said detail-paper-less condition.

[Claim 38] It is the storage according to claim 35 which said program has the covering detection module which detects the switching condition of covering which contains a removable record means with a covering detection means, and is carried out [supposing that record is impossible when, as for said record condition detection means, said covering detection means detects the open condition of said covering, and] as the description.

[Claim 39] It is the storage according to claim 35 which said program has the attachment-and-detachment detection module which detects the attachment-and-detachment condition of a removable record means with an attachment-and-detachment detection means, and is characterized by said record condition detection means presupposing that record is impossible when the condition that said attachment-and-detachment detection means removed said record means is detected.

[Claim 40] It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The record condition detection module which detects the propriety condition of record with a record condition detection means, The 1st power service

THIS PAGE BLANK (USPTO)

module which controls the electric power supply to said record condition detection means by the 1st electric power supply means, The printout module which performs a printout with a record means, and the 2nd power service module which controls the electric power supply to said record means by the 2nd electric power supply means, Said 1st control means, By the 2nd control means connected to said 1st and 2nd electric power supply means It comes to store the program which has each program module of the 2nd control module which performs electric power supply control to the state-transition control [between the operating state of said 1st control means, and a idle state], said 1st, and 2nd electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. The storage characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making power supply with said 1st electric power supply means in said low-power standby condition.

[Claim 41] It is the storage according to claim 40 which said program has the cassette detection module which detects the existence condition of the detail-paper cassette which contains the detail paper with a cassette detection means, and is characterized by said record condition detection means presupposing that record is impossible when said cassette detection means detects said detail-paper-cassette-less condition.

[Claim 42] It is the storage according to claim 40 which said program has the detail-paper detection module which detects the existence condition of the detail paper with a detail-paper detection means, and is characterized by said record condition detection means presupposing that record is impossible when said detail-paper detection means detects said detail-paper-less condition.

[Claim 43] It is the storage according to claim 40 which said program has the covering condition detection module which detects the switching condition of covering which contains a removable record means with a covering detection means, and is carried out [supposing that record is impossible when, as for said record condition detection means, said covering detection means detects the open condition of said covering, and] as the description.

[Claim 44] It is the storage according to claim 40 which said program has the attachment-and-detachment detection module which detects the attachment-and-detachment condition of a removable record means with an attachment-and-detachment detection means, and is characterized by said record condition detection means presupposing that record is impossible when the condition that said attachment-and-detachment detection means removed said record means is detected.

[Claim 45] It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the specific key from an operator. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state By making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change The 1st detection-under key press module which detects which key was pressed by the 1st key means which is the dynamic key scanning method showing which key was pressed, With the 2nd key means containing the key which is the static key scanning method showing which key was pressed by the signal corresponding to each key, and is used in case it usually changes in the standby condition from said low-power standby condition The 2nd detection-under key press module which detects which key was pressed, The clock signal service module which supplies a clock signal required in order to operate said 1st key means with a clock signal supply means, By the 2nd control means connected to said the 1st control means and said clock signal supply means It comes to store the program which has each program module of the 2nd control module which performs state-transition control between the operating state of said 1st control means, and a idle state, and clock signal supply control of said clock signal supply means. Hold said 1st control means to operating state, and said 2nd control means makes said clock signal by said clock signal supply means usually supply in a

THIS PAGE BLANK (ISPTO)

standby condition. The storage characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means in said low-power standby condition.

[Claim 46] It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the key of the arbitration from an operator. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state By making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change The 1st detection-under key press module which detects which key was pressed by the 1st key means which is the dynamic key scanning method showing which key was pressed, The 2nd detection-under key press module which detects which key was pressed by the 2nd key means which will usually change in the standby condition from a low-power standby condition if at least one key is pressed not using said clock signal, The clock signal service module which supplies a clock signal required in order to operate said 1st key means with a clock signal supply means, By the 2nd control means connected to said the 1st control means and said clock signal supply means It comes to store the program which has each program module of the 2nd control module which performs state-transition control between the operating state of said 1st control means, and a idle state, and clock signal supply control of said clock signal supply means. Hold said 1st control means to operating state, and said 2nd control means makes said clock signal by said clock signal supply means usually supply in a standby condition. The storage characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means in said low-power standby condition.

[Claim 47] It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by detecting that it has the low-power standby function which controls the power consumption at the time of standby, and there is a manuscript. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The manuscript detection module which detects the existence condition of a manuscript with a manuscript detection means, The 1st power service module which controls the electric power supply to said manuscript detection means by the 1st electric power supply means, The manuscript reading module which reads a manuscript with a manuscript reading means, and the 2nd power service module which controls the electric power supply to said manuscript reading means by the 2nd electric power supply means, Said 1st control means, By the 2nd control means connected to said 1st and 2nd electric power supply means It comes to store the program which has each program module of the 2nd control module which performs said electric power supply control of the state-transition control [between the operating state of said 1st control means, and a idle state], 1st, and 2nd electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. The storage characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making it repeat by turns in said low-power standby condition an electric power supply and power un-supplying by said 1st electric power supply means.

[Claim 48] It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by detecting what the pressure plate which is equipped with the low-power standby function which controls the power consumption at the time of standby, and presses down a manuscript opened. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The pressure plate detection module which detects the switching condition of said pressure plate with a pressure plate detection means, The 1st power service module which controls the

THIS PAGE BLANK (USPTO)

electric power supply to said pressure plate detection means by the 1st electric power supply means, The manuscript reading module which reads a manuscript with a manuscript reading means, and the 2nd power service module which controls the electric power supply to said manuscript reading means by the 2nd electric power supply means, Said 1st control means, By the 2nd control means connected to said 1st and 2nd electric power supply means It comes to store the program which has each program module of the 2nd control module which performs said electric power supply control of the state-transition control [between the operating state of said 1st control means, and a idle state], 1st, and 2nd electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. The storage characterized by not performing the electric power supply by said 2nd electric power supply means while holding said 1st control means to a idle state and making it repeat by turns in said low-power standby condition an electric power supply and power un-supplying by said 1st electric power supply means.

[Claim 49] It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition more off-hook [the telephone which is equipped with the low-power standby function which controls the power consumption at the time of standby, and is connected to a seizing signal and a circuit from the telephone line]. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The seizing signal detection module which detects the seizing signal from said telephone line with a seizing signal detection means, The off-hook detection module which detects the off-hook condition of the telephone connected to said circuit by the off-hook detection means, The network control module which performs control with said telephone network including said seizing signal detection means and said off-hook detection means by the network control means, The 1st power service module which controls the electric power supply to the part except a part required in order that said seizing signal detection means and said off-hook detection means may operate from said network control means with the 1st electric power supply means, By the 2nd control means connected to said 1st control means and said 1st electric power supply means It comes to store the program which has each module of the 2nd control module which performs state-transition control between the operating state of said 1st control means, and a idle state, and electric power supply control of said 1st electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st electric power supply means usually supply in a standby condition. The storage characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means in said low-power standby condition.

[Claim 50] It is the storage which stores the program which controls the information processor which is equipped with the low-power standby function which controls the power consumption at the time of standby, and usually changes in the standby condition from a low-power standby condition with the seizing signal from a computer. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The seizing signal detection module which detects the seizing signal from said computer with a seizing signal detection means, The signal transmission-and-reception module which exchanges an interface signal with said computer with a signal transmission-and-reception means, The 1st power service module which controls the electric power supply to the part except a part required in order that said seizing signal detection means may operate from said signal transmission-and-reception means with the 1st electric power supply means, By the 2nd control means connected to said 1st control means and said 1st electric power supply means It comes to store the program which has each module of the 2nd control module which performs state-transition control between the operating state of said 1st control means, and a idle state, and electric power supply control of said 1st electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st electric power supply means usually supply in a standby condition.

THIS PAGE BLANK (USPTO)

The storage characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means in said low-power standby condition.

[Claim 51] It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition when the time amount which equipped with and specified the low-power standby function which controls the power consumption at the time of standby passes. power consumption -- size -- operating state and power consumption -- smallness -- with the 1st control module which controls a system by the 1st control means equipped with the idle state The time amount detection module which detects whether said specified time amount passed with the time amount detection means, Come to store the program which has each module of the 2nd control module which performs state control of said 1st control means, and detection control of said time amount detection means by the 2nd control means, and said 2nd control means is set in said usual standby condition. Hold said 1st control means to operating state, and it sets in said low-power standby condition. The storage characterized by making said 1st control means change from a idle state to operating state if it is detected that said specified time amount passed with said time amount detection means while holding said 1st control means to a idle state.

[Translation done.]

THIS PAGE BLANK (USPTO)

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the storage used for these information processing approach and equipment at the information processing approaches, such as facsimile apparatus, and an equipment list.

[0002]

[Description of the Prior Art] Conventionally, facsimile apparatus did not have the transition to recordable record impossible conditions, such as those without the recording paper by the operator, from a condition as conditions which change from a low-power standby mode to the usual standby mode.

[0003]

[Problem(s) to be Solved by the Invention] While causing confusion to actuation since the operator had to be conscious of equipment operating as different operation to an operator is demanded, since a low-power standby mode does not report, and actuation differing by a usual standby mode and a usual low-power standby mode although the usual standby mode reported error information at the time of record impossible if it was in the conventional example mentioned above, there was a trouble that actuation was unnatural.

[0004] The place which this invention is made in view of such a trouble that the Prior art mentioned above has, and is made into the 1st object tends to offer the information processing approach and equipment also with natural actuation, without causing confusion to actuation.

[0005] Moreover, the place made into the 2nd object of this invention tends to offer the storage which can control smoothly the information processor mentioned above.

[0006]

[Means for Solving the Problem] In order to attain the 1st object of the above the information processing approach of this invention according to claim 1 In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The record condition detection process that a record condition detection means detects the propriety condition of record, The 1st electric power supply process which controls the electric power supply to said record condition detection means by the 1st electric power supply means, The printout process which performs a printout with a record means, and the 2nd electric power supply process which controls the electric power supply to said record means by the 2nd electric power supply means, The 2nd control process which performs electric power supply control to the state-transition control [between the operating state of said 1st control means and a idle state], said 1st, and 2nd electric power supply means by the 2nd control means connected to the said 1st control means, said 1st, and 2nd electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st and 2nd electric power supply means supply,

THIS PAGE BLANK (USF10)

and it usually sets in said low-power standby condition. While holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0007] Moreover, in order to attain the 1st object of the above, the information-processing approach of this invention according to claim 2 has the cassette detection process of detecting the existence condition of the recording paper cassette which contains the recording paper with a cassette detection means in the information-processing approach according to claim 1, and it is characterized by to carry out to said record condition detection means being unrecordable when said cassette detection means detects said recording-paper-cassette-less condition.

[0008] Moreover, in order to attain the 1st object of the above, the information processing approach of this invention according to claim 3 has the recording paper detection process that a recording paper detection means detects the existence condition of the recording paper, in the information processing approach according to claim 1, and it is characterized by to carry out to said record condition detection means being unrecordable when said recording paper detection means detects said recording-paper-less condition.

[0009] Moreover, in order to attain the 1st object of the above, when the information-processing approach of this invention according to claim 4 has the covering detection process of detecting the switching condition of covering which contains a removable record means with a covering detection means in the information-processing approach according to claim 1 and said covering detection means detects the open condition of said covering in said record condition detection means, it carries out carrying out that it is impossible in record as the description.

[0010] Moreover, in order to attain the 1st object of the above, the information-processing approach of this invention according to claim 5 has the attachment-and-detachment detection process that an attachment-and-detachment detection means detects the attachment-and-detachment condition of a removable record means, in the information-processing approach according to claim 1, and said record condition detection means carries out carrying out that it is impossible in record as the description, when the condition that said attachment-and-detachment detection means removed said record means detects.

[0011] In order to attain the 1st object of the above moreover, the information processor of this invention according to claim 6 In the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A record condition detection means to detect the propriety condition of record, and the 1st electric power supply means which controls the electric power supply to said record condition detection means, A record means to perform a printout, and the 2nd electric power supply means which controls the electric power supply to said record means, The 2nd control means which is connected to the said 1st control means, said 1st, and 2nd electric power supply means, and performs electric power supply control to the state-transition control [between the operating state of said 1st control means and a idle state], said 1st, and 2nd electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. In said low-power standby condition, while holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0012] Moreover, in order to attain the 1st object of the above, the information processor of this invention according to claim 7 has a cassette detection means to detect the existence condition of the recording paper cassette which contains the recording paper in an information processor according to claim 6, and it is characterized by carrying out to said record condition detection means being unrecordable when said cassette detection means detects said recording-paper-cassette-less condition.

THIS PAGE BLANK (USPTO)

[0013] Moreover, in order to attain the 1st object of the above, the information processor of this invention according to claim 8 has a recording paper detection means to detect the existence condition of the recording paper, in an information processor according to claim 6, and it is characterized by carrying out to said record condition detection means being unrecordable when said recording paper detection means detects said recording-paper-less condition.

[0014] Moreover, in order to attain the 1st object of the above, the information processor of this invention according to claim 9 has a covering detection means detect the switching condition of covering which contains a removable record means in an information processor according to claim 6, and it is characterized by to carry out to said record condition detection means being unrecordable when said covering detection means detects the open condition of said covering.

[0015] Moreover, in order to attain the 1st object of the above, the information processor of this invention according to claim 10 has an attachment-and-detachment detection means to detect the attachment-and-detachment condition of a removable record means, in an information processor according to claim 6, and said record condition detection means is characterized by supposing that record is impossible, when the condition that said attachment-and-detachment detection means removed said record means is detected.

[0016] In order to attain the 1st object of the above moreover, the information processing approach of this invention according to claim 11 In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The record condition detection process that a record condition detection means detects the propriety condition of record, The 1st electric power supply process which controls the electric power supply to said record condition detection means by the 1st electric power supply means, The printout process which performs a printout with a record means, and the 2nd electric power supply process which controls the electric power supply to said record means by the 2nd electric power supply means, The 2nd control process which performs electric power supply control to the state-transition control [between the operating state of said 1st control means and a idle state], said 1st, and 2nd electric power supply means by the 2nd control means connected to the said 1st control means, said 1st, and 2nd electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st and 2nd electric power supply means supply, and it usually sets in said low-power standby condition. While holding said 1st control means to a idle state and making power supply with said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0017] Moreover, in order to attain the 1st object of the above, the information-processing approach of this invention according to claim 12 has the cassette detection process of detecting the existence condition of the recording paper cassette which contains the recording paper with a cassette detection means in the information-processing approach according to claim 11, and it is characterized by to carry out to said record condition detection means being unrecordable when said cassette detection means detects said recording-paper-cassette-less condition.

[0018] Moreover, in order to attain the 1st object of the above, the information processing approach of this invention according to claim 13 has the recording paper detection process that a recording paper detection means detects the existence condition of the recording paper, in the information processing approach according to claim 11, and it is characterized by to carry out to said record condition detection means being unrecordable when said recording paper detection means detects said recording-paper-less condition.

[0019] Moreover, in order to attain the 1st object of the above, when the information-processing approach of this invention according to claim 14 has the covering condition detection process of detecting the switching condition of covering which contains a removable record means with a covering detection means in the information-processing approach according to claim 11 and said covering detection means detects the open condition of said covering in said record condition

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

detection means, it carries out carrying out that it is impossible in record as the description.

[0020] Moreover, in order to attain the 1st object of the above, the information-processing approach of this invention according to claim 15 has the attachment-and-detachment detection process that an attachment-and-detachment detection means detects the attachment-and-detachment condition of a removable record means, in the information-processing approach according to claim 11, and said record condition detection means carries out carrying out that it is impossible in record as the description, when the condition that said attachment-and-detachment detection means removed said record means detects.

[0021] In order to attain the 1st object of the above moreover, the information processor of this invention according to claim 16 In the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A record condition detection means to detect the propriety condition of record, and the 1st electric power supply means which controls the electric power supply to said record condition detection means, A record means to perform a printout, and the 2nd electric power supply means which controls the electric power supply to said record means, The 2nd control means which is connected to the said 1st control means, said 1st, and 2nd electric power supply means, and performs electric power supply control to the state-transition control [between the operating state of said 1st control means and a idle state], said 1st, and 2nd electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. In said low-power standby condition, while holding said 1st control means to a idle state and making power supply with said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0022] Moreover, in order to attain the 1st object of the above, the information processor of this invention according to claim 17 has a cassette detection means to detect the existence condition of the recording paper cassette which contains the recording paper in an information processor according to claim 16, and it is characterized by carrying out to said record condition detection means being unrecordable when said cassette detection means detects said recording-paper-cassette-less condition.

[0023] Moreover, in order to attain the 1st object of the above, the information processor of this invention according to claim 18 has a recording paper detection means to detect the existence condition of the recording paper, in an information processor according to claim 16, and it is characterized by carrying out to said record condition detection means being unrecordable when said recording paper detection means detects said recording-paper-less condition.

[0024] Moreover, in order to attain the 1st object of the above, the information processor of this invention according to claim 19 has a covering detection means detect the switching condition of covering which contains a removable record means in an information processor according to claim 16, and it is characterized by to carry out to said record condition detection means being unrecordable when said covering detection means detects the open condition of said covering.

[0025] Moreover, in order to attain the 1st object of the above, the information processor of this invention according to claim 20 has an attachment-and-detachment detection means to detect the attachment-and-detachment condition of a removable record means, in an information processor according to claim 16, and said record condition detection means is characterized by supposing that record is impossible, when the condition that said attachment-and-detachment detection means removed said record means is detected.

[0026] In order to attain the 1st object of the above moreover, the information processing approach of this invention according to claim 21 In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the specific key from an operator power consumption — size — operating state and power

10111 PAGE BLANK (USPTO)

consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state By making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change The 1st detection—under key press process which detects which key was pressed by the 1st key means which is the dynamic key scanning method showing which key was pressed, With the 2nd key means containing the key which is the static key scanning method showing which key was pressed by the signal corresponding to each key, and is used in case it usually changes in the standby condition from said low-power standby condition The 2nd detection—under key press process which detects which key was pressed, and the clock signal supply process which supplies a clock signal required in order to operate said 1st key means with a clock signal supply means, The 2nd control process which performs state-transition control between the operating state of said 1st control means and a idle state and clock signal supply control of said clock signal supply means by the 2nd control means connected to said the 1st control means and said clock signal supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said clock signal by said clock signal supply means supply, and it usually sets in said low-power standby condition. It is characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means.

[0027] In order to attain the 1st object of the above moreover, the information processor of this invention according to claim 22 In the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the specific key from an operator power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system The 1st key means which is the dynamic key scanning method showing which key was pressed by making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change, The 2nd key means containing the key which is the static key scanning method showing which key was pressed by the signal corresponding to each key, and is used in case it usually changes in the standby condition from said low-power standby condition, A clock signal supply means to supply a clock signal required in order to operate said 1st key means, The 2nd control means which is connected to said the 1st control means and said clock signal supply means, and performs state-transition control between the operating state of said 1st control means and a idle state and clock signal supply control of said clock signal supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said clock signal by said clock signal supply means usually supply in a standby condition. In said low-power standby condition, it is characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means.

[0028] In order to attain the 1st object of the above moreover, the information processing approach of this invention according to claim 23 In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the key of the arbitration from an operator power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state By making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change The 1st detection—under key press process which detects which key was pressed by the 1st key means which is the dynamic key scanning method showing which key was pressed, The 2nd detection—under key press process which detects which key was pressed by the 2nd key means which will usually change in the standby condition from a low-power standby condition if at least one key is pressed not using said clock signal, The clock signal supply process which supplies a clock signal required in order to operate said 1st key means with a clock signal supply means, The 2nd control process which performs state-transition control

THIS PAGE BLANK (USPTO)

between the operating state of said 1st control means and a idle state and clock signal supply control of said clock signal supply means by the 2nd control means connected to said the 1st control means and said clock signal supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said clock signal by said clock signal supply means supply, and it usually sets in said low-power standby condition. It is characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means.

[0029] In order to attain the 1st object of the above moreover, the information processor of this invention according to claim 24 In the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the key of the arbitration from an operator power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system The 1st key means which is the dynamic key scanning method showing which key was pressed by making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change, The 2nd key means which detects which key was pressed while usually changing in the standby condition from the low-power standby condition, when at least one key was pressed not using said clock signal, A clock signal supply means to supply a clock signal required in order to operate said 1st key means, The 2nd control means which is connected to said the 1st control means and said clock signal supply means, and performs state-transition control between the operating state of said 1st control means and a idle state and clock signal supply control of said clock signal supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said clock signal by said clock signal supply means usually supply in a standby condition. In said low-power standby condition, it is characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means.

[0030] In order to attain the 1st object of the above moreover, the information processing approach of this invention according to claim 25 In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by detecting it having the low-power standby function which controls the power consumption at the time of standby, and there being a manuscript power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The manuscript detection process that a manuscript detection means detects the existence condition of a manuscript, and the 1st electric power supply process which controls the electric power supply to said manuscript detection means by the 1st electric power supply means, The manuscript reading process of reading a manuscript with a manuscript reading means, and the 2nd electric power supply process which controls the electric power supply to said manuscript reading means by the 2nd electric power supply means, The 2nd control process which performs said electric power supply control of the state-transition control [between the operating state of said 1st control means and a idle state], 1st, and 2nd electric power supply means by the 2nd control means connected to the said 1st control means, said 1st, and 2nd electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st and 2nd electric power supply means supply, and it usually sets in said low-power standby condition. While holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0031] In order to attain the 1st object of the above moreover, the information processor of this invention according to claim 26 In the information processor which usually changes in the standby condition from a low-power standby condition by detecting that it has the low-power standby function which controls the power consumption at the time of standby, and there is a manuscript power consumption — size — operating state and power consumption — smallness

THIS PAGE BLANK (USPTO)

— with the 1st control means which is equipped with a idle state and controls a system A manuscript detection means to detect the existence condition of a manuscript, and the 1st electric power supply means which controls the electric power supply to said manuscript detection means, A manuscript reading means to read a manuscript, and the 2nd electric power supply means which controls the electric power supply to said manuscript reading means, The 2nd control means which is connected to the said 1st control means, said 1st, and 2nd electric power supply means, and performs said electric power supply control of the state-transition control [between the operating state of said 1st control means and a idle state], 1st, and 2nd electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. In said low-power standby condition, while holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0032] In order to attain the 1st object of the above moreover, the information processing approach of this invention according to claim 27 In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition by detecting what the pressure plate which is equipped with the low-power standby function which controls the power consumption at the time of standby, and presses down a manuscript opened power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The pressure plate detection process that a pressure plate detection means detects the switching condition of said pressure plate, The 1st electric power supply process which controls the electric power supply to said pressure plate detection means by the 1st electric power supply means, The manuscript reading process of reading a manuscript with a manuscript reading means, and the 2nd electric power supply process which controls the electric power supply to said manuscript reading means by the 2nd electric power supply means, The 2nd control process which performs said electric power supply control of the state-transition control [between the operating state of said 1st control means and a idle state], 1st, and 2nd electric power supply means by the 2nd control means connected to the said 1st control means, said 1st, and 2nd electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st and 2nd electric power supply means supply, and it usually sets in said low-power standby condition. While holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0033] In order to attain the 1st object of the above moreover, the information processor of this invention according to claim 28 In the information processor which usually changes in the standby condition from a low-power standby condition by detecting what the pressure plate which is equipped with the low-power standby function which controls the power consumption at the time of standby, and presses down a manuscript opened power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A pressure plate detection means to detect the switching condition of said pressure plate, and the 1st electric power supply means which controls the electric power supply to said pressure plate detection means, A manuscript reading means to read a manuscript, and the 2nd electric power supply means which controls the electric power supply to said manuscript reading means, The 2nd control means which is connected to the said 1st control means, said 1st, and 2nd electric power supply means, and performs said electric power supply control of the state-transition control [between the operating state of said 1st control means and a idle state], 1st, and 2nd electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. In said low-power standby condition, while holding said 1st control means to a idle

THIS PAGE BLANK (USPTO)

state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0034] In order to attain the 1st object of the above moreover, the information processing approach of this invention according to claim 29 In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition more off-hook [the telephone which is equipped with the low-power standby function which controls the power consumption at the time of standby, and is connected to a seizing signal and a circuit from the telephone line] power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The seizing signal detection process that a seizing signal detection means detects the seizing signal from said telephone line, The off-hook detection process which detects the off-hook condition of the telephone connected to said circuit by the off-hook detection means, The network control process that a network control means performs control with said telephone network including said seizing signal detection means and said off-hook detection means, The 1st electric power supply process which controls the electric power supply to the part except a part required in order that said seizing signal detection means and said off-hook detection means may operate from said network control means with the 1st electric power supply means, The 2nd control process which performs state-transition control between the operating state of said 1st control means and a idle state and electric power supply control of said 1st electric power supply means by the 2nd control means connected to said 1st control means and said 1st electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st electric power supply means supply, and it usually sets in said low-power standby condition. It is characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means.

[0035] In order to attain the 1st object of the above moreover, the information processor of this invention according to claim 30 In the information processor which usually changes in the standby condition from a low-power standby condition more off-hook [the telephone which is equipped with the low-power standby function which controls the power consumption at the time of standby, and is connected to a seizing signal and a circuit from the telephone line] power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A seizing signal detection means to detect the seizing signal from said telephone line, and an off-hook detection means to detect the off-hook condition of the telephone connected to said circuit, Said seizing signal detection means and the network control means which performs control with said telephone network including said off-hook detection means, The 1st electric power supply means which controls the electric power supply to the part except a part required in order that said seizing signal detection means and said off-hook detection means may operate from said network control means, The 2nd control means which is connected to said 1st control means and said 1st electric power supply means, and performs state-transition control between the operating state of said 1st control means and a idle state and electric power supply control of said 1st electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st electric power supply means usually supply in a standby condition. In said low-power standby condition, it is characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means.

[0036] In order to attain the 1st object of the above moreover, the information processing approach of this invention according to claim 31 In the information processing approach of processing information with the information processor which is equipped with the low-power standby function which controls the power consumption at the time of standby, and usually changes in the standby condition from a low-power standby condition with the seizing signal from a computer power consumption — size — operating state and power consumption —

THIS PAGE BLANK (LEFT)

smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The seizing signal detection process that a seizing signal detection means detects the seizing signal from said computer, The signal transmission-and-reception process of exchanging an interface signal with said computer with a signal transmission-and-reception means, The 1st electric power supply process which controls the electric power supply to the part except a part required in order that said seizing signal detection means may operate from said signal transmission-and-reception means with the 1st electric power supply means, The 2nd control process which performs state-transition control between the operating state of said 1st control means and a idle state and electric power supply control of said 1st electric power supply means by the 2nd control means connected to said 1st control means and said 1st electric power supply means is provided. Said 2nd control means In a standby condition, hold said 1st control means to operating state, and make said power by said 1st electric power supply means supply, and it usually sets in said low-power standby condition. It is characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means.

[0037] In order to attain the 1st object of the above moreover, the information processor of this invention according to claim 32 In the information processor which is equipped with the low-power standby function which controls the power consumption at the time of standby, and usually changes in the standby condition from a low-power standby condition with the seizing signal from a computer power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a system A seizing signal detection means to detect the seizing signal from said computer, and a signal transmission-and-reception means to exchange an interface signal with said computer, The 1st electric power supply means which controls the electric power supply to the part except a part required in order that said seizing signal detection means may operate from said signal transmission-and-reception means, The 2nd control means which is connected to said 1st control means and said 1st electric power supply means, and performs state-transition control between the operating state of said 1st control means and a idle state and electric power supply control of said 1st electric power supply means is provided. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st electric power supply means usually supply in a standby condition. In said low-power standby condition, it is characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means.

[0038] In order to attain the 1st object of the above moreover, the information processing approach of this invention according to claim 33 In the information processing approach of processing information with the information processor which usually changes in the standby condition from a low-power standby condition when the time amount which equipped with and specified the low-power standby function which controls the power consumption at the time of standby passes power consumption — size — operating state and power consumption — smallness — with the 1st control process which controls a system by the 1st control means equipped with the idle state The time amount detection process of detecting whether said specified time amount having passed with the time amount detection means, The 2nd control process which performs state control of said 1st control means and detection control of said time amount detection means by the 2nd control means is provided. Said 2nd control means In said usual standby condition, hold said 1st control means to operating state, and it sets in said low-power standby condition. While holding said 1st control means to a idle state, if it is detected that said specified time amount passed with said time amount detection means, it will be characterized by making said 1st control means change from a idle state to operating state.

[0039] In order to attain the 1st object of the above moreover, the information processor of this invention according to claim 34 In the information processor which usually changes in the standby condition from a low-power standby condition when the time amount which equipped with and specified the low-power standby function which controls the power consumption at the time of standby passes power consumption — size — operating state and power consumption — smallness — with the 1st control means which is equipped with a idle state and controls a

THIS PAGE BLANK (USPTO)

system Provide the 2nd control means which performs state control of a time amount detection means to detect whether said specified time amount passed, and said 1st control means, and detection control of said time amount detection means, and said 2nd control means is set in said usual standby condition. Hold said 1st control means to operating state, and it sets in said low-power standby condition. While holding said 1st control means to a idle state, if it is detected that said specified time amount passed with said time amount detection means, it will be characterized by making said 1st control means change from a idle state to operating state.

[0040] In order to attain the 2nd object of the above moreover, the storage of this invention according to claim 35 It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The record condition detection module which detects the propriety condition of record with a record condition detection means, The 1st power service module which controls the electric power supply to said record condition detection means by the 1st electric power supply means, The printout module which performs a printout with a record means, and the 2nd power service module which controls the electric power supply to said record means by the 2nd electric power supply means, Said 1st control means, By the 2nd control means connected to said 1st and 2nd electric power supply means It comes to store the program which has each program module of the 2nd control module which performs electric power supply control to the state-transition control [between the operating state of said 1st control means, and a idle state], said 1st, and 2nd electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. In said low-power standby condition, while holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0041] Moreover, in order to attain the 2nd object of the above, the storage of this invention according to claim 36 has the cassette detection module which detects the existence condition of a detail-paper cassette that said program contains the detail paper with a cassette detection means, in a storage according to claim 35, and it is characterized by to carry out to said record condition detection means being unrecordable when said cassette detection means detects said detail-paper-cassette-less condition.

[0042] Moreover, in order to attain the 2nd object of the above, the storage of this invention according to claim 37 has the detail-paper detection module to which said program detects the existence condition of the detail paper with a detail-paper detection means in a storage according to claim 35, and it is characterized by carrying out to said record condition detection means being unrecordable when said detail-paper detection means detects said detail-paper-less condition.

[0043] Moreover, in order to attain the 2nd object of the above, when the storage of this invention according to claim 38 has the covering detection module which detects the switching condition of covering to which said program contains a removable record means with a covering detection means in a storage according to claim 35 and said covering detection means detects the open condition of said covering in said record condition detection means, it carries out carrying out that it is impossible in record as the description.

[0044] Moreover, in order to attain the 2nd object of the above, the storage of this invention according to claim 39 has the attachment-and-detachment detection module to which said program detects the attachment-and-detachment condition of a removable record means with an attachment-and-detachment detection means in a storage according to claim 35, and said record condition detection means carries out carrying out that record is impossible as the description, when the condition that said attachment-and-detachment detection means removed said record means is detected.

1000 1000 1000 1000 1000

[0045] In order to attain the 2nd object of the above moreover, the storage of this invention according to claim 40 It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting record disabling. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The record condition detection module which detects the propriety condition of record with a record condition detection means, The 1st power service module which controls the electric power supply to said record condition detection means by the 1st electric power supply means, The printout module which performs a printout with a record means, and the 2nd power service module which controls the electric power supply to said record means by the 2nd electric power supply means, Said 1st control means, By the 2nd control means connected to said 1st and 2nd electric power supply means It comes to store the program which has each program module of the 2nd control module which performs electric power supply control to the state-transition control [between the operating state of said 1st control means, and a idle state], said 1st, and 2nd electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. In said low-power standby condition, while holding said 1st control means to a idle state and making power supply with said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0046] Moreover, in order to attain the 2nd object of the above, the storage of this invention according to claim 41 has the cassette detection module which detects the existence condition of a detail-paper cassette that said program contains the detail paper with a cassette detection means, in a storage according to claim 40, and it is characterized by to carry out to said record condition detection means being unrecordable when said cassette detection means detects said detail-paper-cassette-less condition.

[0047] Moreover, in order to attain the 2nd object of the above, the storage of this invention according to claim 42 has the detail-paper detection module to which said program detects the existence condition of the detail paper with a detail-paper detection means in a storage according to claim 40, and it is characterized by carrying out to said record condition detection means being unrecordable when said detail-paper detection means detects said detail-paper-less condition.

[0048] Moreover, in order to attain the 2nd object of the above, when the storage of this invention according to claim 43 has the covering condition detection module which detects the switching condition of covering to which said program contains a removable record means with a covering detection means in a storage according to claim 40 and said covering detection means detects the open condition of said covering in said record condition detection means, it carries out carrying out that it is impossible in record as the description.

[0049] Moreover, in order to attain the 2nd object of the above, the storage of this invention according to claim 44 has the attachment-and-detachment detection module to which said program detects the attachment-and-detachment condition of a removable record means with an attachment-and-detachment detection means in a storage according to claim 40, and said record condition detection means carries out carrying out that record is impossible as the description, when the condition that said attachment-and-detachment detection means removed said record means is detected.

[0050] In order to attain the 2nd object of the above moreover, the storage of this invention according to claim 45 It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of HO standby, and detecting the depression of the specific key from an operator. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state By making the group who does grouping of two or more keys, and considers as the object under a key press for

SECRET

every predetermined spacing using a clock signal change The 1st detection-under key press module which detects which key was pressed by the 1st key means which is the dynamic key scanning method showing which key was pressed, With the 2nd key means containing the key which is the static key scanning method showing which key was pressed by the signal corresponding to each key, and is used in case it usually changes in the standby condition from said low-power standby condition The 2nd detection-under key press module which detects which key was pressed, The clock signal service module which supplies a clock signal required in order to operate said 1st key means with a clock signal supply means, By the 2nd control means connected to said the 1st control means and said clock signal supply means It comes to store the program which has each program module of the 2nd control module which performs state-transition control between the operating state of said 1st control means, and a idle state, and clock signal supply control of said clock signal supply means. Hold said 1st control means to operating state, and said 2nd control means makes said clock signal by said clock signal supply means usually supply in a standby condition. In said low-power standby condition, it is characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means.

[0051] In order to attain the 2nd object of the above moreover, the storage of this invention according to claim 46 It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the key of the arbitration from an operator. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state By making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change The 1st detection-under key press module which detects which key was pressed by the 1st key means which is the dynamic key scanning method showing which key was pressed, The 2nd detection-under key press module which detects which key was pressed by the 2nd key means which will usually change in the standby condition from a low-power standby condition if at least one key is pressed not using said clock signal, The clock signal service module which supplies a clock signal required in order to operate said 1st key means with a clock signal supply means, By the 2nd control means connected to said the 1st control means and said clock signal supply means It comes to store the program which has each program module of the 2nd control module which performs state-transition control between the operating state of said 1st control means, and a idle state, and clock signal supply control of said clock signal supply means. Hold said 1st control means to operating state, and said 2nd control means makes said clock signal by said clock signal supply means usually supply in a standby condition. In said low-power standby condition, it is characterized by holding said 1st control means to a idle state, and not performing clock signal supply by said clock signal supply means.

[0052] In order to attain the 2nd object of the above moreover, the storage of this invention according to claim 47 It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by detecting that it has the low-power standby function which controls the power consumption at the time of standby, and there is a manuscript. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The manuscript detection module which detects the existence condition of a manuscript with a manuscript detection means, The 1st power service module which controls the electric power supply to said manuscript detection means by the 1st electric power supply means, The manuscript reading module which reads a manuscript with a manuscript reading means, and the 2nd power service module which controls the electric power supply to said manuscript reading means by the 2nd electric power supply means, Said 1st control means, By the 2nd control means connected to said 1st and 2nd electric power supply means It comes to store the program which has each program module of the 2nd control module which performs said electric power supply control of the state-transition control

[between the operating state of said 1st control means, and a idle state], 1st, and 2nd electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. In said low-power standby condition, while holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0053] In order to attain the 2nd object of the above moreover, the storage of this invention according to claim 48 It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by detecting what the pressure plate which is equipped with the low-power standby function which controls the power consumption at the time of standby, and presses down a manuscript opened. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The pressure plate detection module which detects the switching condition of said pressure plate with a pressure plate detection means, The 1st power service module which controls the electric power supply to said pressure plate detection means by the 1st electric power supply means, The manuscript reading module which reads a manuscript with a manuscript reading means, and the 2nd power service module which controls the electric power supply to said manuscript reading means by the 2nd electric power supply means, Said 1st control means, By the 2nd control means connected to said 1st and 2nd electric power supply means It comes to store the program which has each program module of the 2nd control module which performs said electric power supply control of the state-transition control [between the operating state of said 1st control means, and a idle state], 1st, and 2nd electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. In said low-power standby condition, while holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0054] In order to attain the 2nd object of the above moreover, the storage of this invention according to claim 49 It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition more off-hook [the telephone which is equipped with the low-power standby function which controls the power consumption at the time of standby, and is connected to a seizing signal and a circuit from the telephone line]. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The seizing signal detection module which detects the seizing signal from said telephone line with a seizing signal detection means, The off-hook detection module which detects the off-hook condition of the telephone connected to said circuit by the off-hook detection means, The network control module which performs control with said telephone network including said seizing signal detection means and said off-hook detection means by the network control means, The 1st power service module which controls the electric power supply to the part except a part required in order that said seizing signal detection means and said off-hook detection means may operate from said network control means with the 1st electric power supply means, By the 2nd control means connected to said 1st control means and said 1st electric power supply means It comes to store the program which has each module of the 2nd control module which performs state-transition control between the operating state of said 1st control means, and a idle state, and electric power supply control of said 1st electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st electric power supply means usually supply in a standby condition. In said low-power standby condition, it is characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means.

THIS PAGE BLANK (USPTO)

[0055] In order to attain the 2nd object of the above moreover, the storage of this invention according to claim 50 It is the storage which stores the program which controls the information processor which is equipped with the low-power standby function which controls the power consumption at the time of standby, and usually changes in the standby condition from a low-power standby condition with the seizing signal from a computer. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The seizing signal detection module which detects the seizing signal from said computer with a seizing signal detection means, The signal transmission-and-reception module which exchanges an interface signal with said computer with a signal transmission-and-reception means, The 1st power service module which controls the electric power supply to the part except a part required in order that said seizing signal detection means may operate from said signal transmission-and-reception means with the 1st electric power supply means, By the 2nd control means connected to said 1st control means and said 1st electric power supply means It comes to store the program which has each module of the 2nd control module which performs state-transition control between the operating state of said 1st control means, and a idle state, and electric power supply control of said 1st electric power supply means. Hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st electric power supply means usually supply in a standby condition. In said low-power standby condition, it is characterized by holding said 1st control means to a idle state, and not performing the electric power supply by said 1st electric power supply means.

[0056] In order to attain the 2nd object of the above moreover, the storage of this invention according to claim 51 It is the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition when the time amount which equipped with and specified the low-power standby function which controls the power consumption at the time of standby passes. power consumption — size — operating state and power consumption — smallness — with the 1st control module which controls a system by the 1st control means equipped with the idle state The time amount detection module which detects whether said specified time amount passed with the time amount detection means, Come to store the program which has each module of the 2nd control module which performs state control of said 1st control means, and detection control of said time amount detection means by the 2nd control means, and said 2nd control means is set in said usual standby condition. Hold said 1st control means to operating state, and it sets in said low-power standby condition. While holding said 1st control means to a idle state, if it is detected that said specified time amount passed with said time amount detection means, it will be characterized by making said 1st control means change from a idle state to operating state.

[0057]

[Embodiment of the Invention] Hereafter, the gestalt of each operation of this invention is explained based on a drawing.

[0058] (Gestalt of the 1st operation) The perspective view in the condition that the perspective view of the facsimile apparatus as an image processing system which drawing 1 requires for the gestalt of 1 operation of this invention, and drawing 2 opened the pressure plate of this facsimile apparatus, and drawing 3 are drawing 1 and the **-like Figs. in the condition of having seen through the sensor of this facsimile apparatus.

[0059] Among each drawing, one is a control panel and performs a human interface with an operator. 2 is a sheet manuscript base, and in case a sheet-like manuscript is read, the installation set of the manuscript of the shape of this sheet is carried out. 3 is the pressure plate which can be opened and closed, and in case it reads a book-like manuscript, it presses down the manuscript of the shape of this book. 4 is a recording paper cassette and contains two or more sheets of recording papers. 5 is a multi-feeder and sets the recording paper if needed. 6 is a printer cover, and opens and closes opening of the part which contains record units, such as a toner cartridge, inside.

[0060] Moreover, seven are a book manuscript base among drawing 2 , and in case a book-like manuscript is read, the installation set of the manuscript of the shape of this book is carried out.

THIS PAGE BLANK (USPTO)

8 is a contact sensor and reads image data in a sheet-like manuscript and a book-like manuscript.

[0061] Moreover, among drawing 3, nine are a pressure plate detection sensor (BCVS), and detect the switching condition of a pressure plate 3. 10 is a manuscript detection sensor (DS) and it detects whether the installation set of the sheet-like manuscript was carried out on the sheet manuscript base 2. 11 is a covering detection sensor (covering switch), and detects the switching condition of a printer cover 6. 12 is a cassette detection sensor (cassette switch), and it detects whether this equipment is equipped with the recording paper cassette 4. 13 is a multi-feeder detail-paper existence detection sensor, and it detects whether the detail paper is in the multi-feeder 5.

[0062] Drawing 4 – drawing 7 are the block diagrams showing the configuration of the facsimile apparatus as an image processing system concerning the gestalt of this operation. In drawing 4 – drawing 7, it connects with a source power supply 15, and the power source 14 is constituted by the Main power source 16 and standby power 17. And if a source power supply 15 is switched on, the Main power source 16 will not carry out bias of the time of Low (low), although bias of +5V, +12V, and +24V is carried out to 5 volts of pluses, 12 volts of pluses, and 24 volts of pluses, respectively when 18 is High (yes) (power control).

[0063] Here, "High" is in the condition beyond the threshold of an input side, and "Low" shows the condition of under the threshold of an input side, respectively.

[0064] If a source power supply 15 is switched on, standby power 17 will carry out bias of +5VS and the **12VA to 5 volts of pluses, 12 volts of pluses, and 12 volts of minus irrespective of the condition of 18, respectively. The device with which the consumed electric current becomes size also in the static condition of the device with which the operating current of a motor etc. becomes size, a bipolar device, etc. is mainly connected to the Main power source 16.

[0065] CPU (arithmetic and program control)19 stops the oscillation of the 1st vibrator of "X'tal" 20, and makes actuation an idle state. It has the function, the SLEEP (sleep) mode "it is also called STOP (stop) mode or stop mode" which makes power consumption the minimum. When 21 is a low, it is constituted by general-purpose CPU of the type of which the aforementioned "SLEEP" mode is canceled, and it controls according to the program stored in ROM (read only memory)22 (X-non – masker blue interface). The power source of CPU19 and ROM22 is connected to +5VS. It connects with a system bus 23 and the bus of CPU19 is connected to two or more memory and I/O (I/O device). There are data, the address, a selection, a read/write signal, etc. in a system bus 23.

[0066] 24 is constituted by "VOLTAGE-DETECTOR(voltage detector)" 25 and "WATCH-DOG-TIMER(watch dog timer)" 26 (reset). "RESET-IC" The power source of 24 is connected to +5VS. "VOLTAGE-DETECTOR" +5VS is below a predetermined electrical potential difference (4.5V), and 25 is an electrical-potential-difference detection means which carries out a Low output. "WATCH-DOG-TIMER" (Watch-Dog-timer-INHibit) (Watch-Dog-timer-CLear) When 27 is Low, 26 will carry out a Low output, if the pulse (for example, 100ms) of predetermined spacing is not inputted into 28. An output holds High without "WATCH-DOG-TIMER" 26 operating even if the pulse of predetermined spacing is not inputted into 28 when 27 is High.

[0067] "VOLTAGE-DETECTOR" (X reset) If one of the outputs of 25 and "WATCH-DOG-TIMER" 26 are Low(s), Low will be outputted to 29 and this system will be initialized. Although the transition to High of 29 from Low has a time constant and it shifts, the transition to Low of reverse from High shifts immediately, without having a time constant (X reset).

[0068] 30 has time of day and a calender function, and uses them for the communication management in the information processor concerning the gestalt of this operation (Real Time Clock). Since the 2nd "X'tal" 31 is 32.768kHz generally used, the consumed electric current is very small. Moreover, the power source of 30 is connected to +5VS, and 1024Hz which carried out dividing of the 2nd "X'tal" 31 is outputted to TPout. 32 memorizes information, such as an one-touch number to be dialed inputted from the control panel 1 (refer to drawing 1), (static random access memory). The power source of SRAM32 is connected to +5VS.

[0069] DRAM (dynamic random access memory)33 is used for a stack in case CPU19 operates, a working memory, an image memory, etc. The power source of DRAM33 is connected to +5VS.

THIS PAGE BLANK (USPTO)

The memory controller 34 is constituted by the ROM controller 35, the SRAM controller 36, and the DRAM controller 37, and is generated based on the control signal on the system bus 23 with which CPU19 outputs access signals, such as "XCS" of ROM22, SRAM32, and DRAM33, "XRAS", and "XCAS", respectively.

[0070] When inactive, as for ROM22 and SRAM32, the consumed electric current serves as [each "XCS"] min. "XCAS" after DRAM33 sets "XRAS" to Low — Low — carrying out (self refresh mode) — the consumed electric current serves as min. By control from CPU19, it shifts to such low consumed-electric-current modes. "CLK" of the memory controller 34 is a clock of operation. The power source of the memory controller 34 is connected to +5VS.

[0071] A printer 38 is a laser beam printer and consists of the fixation unit 39, a high-voltage unit 40, the record motor 41, a printer controller 42, the covering detection sensor (covering SW) 11, the cassette detection sensor (cassette SW) 12, the multi-feeder detail-paper existence detection sensor 13, the 1st "3STAGE buffer" 43, the 1st pull-up resistor 44, and accompanying resistance 45, 46, and 47. The power source of a printer 38 is connected to +5VS, +5V, +12V, and +24V. resistance 45-47 — +5VS — the 1st pull-up resistor 44+5 — the 1st power source of "3STAGE buffer" 43 is connected to +5VS, and a printer controller 42, the record motor 41, a high-voltage unit 40, and the fixation unit 39 are connected to V +5V, +12V, and +24V.

[0072] The covering detection sensor 11 is a switch which detects the switching condition of the printer cover 6 (refer to drawing 1) which opens and closes opening of the part which contains a non-illustrated toner cartridge with the gestalt of this operation. Since it will be in an OFF state, and it will be in an ON state when having closed and it connects with +5VS through resistance 45 when the printer cover 6 is open, the covering detection sensor 11 serves as High and a Low output, respectively.

[0073] The multi-feeder detail-paper existence detection sensor 13 is a Photo-Interrupter (photo interrupter) sensor which detects whether the detail paper is set to the multi-feeder 5 (refer to drawing 1), and is constituted by the 1st "Photo-LED(light emitting diode)" the 48 and 1st "Photo-TR(transistor)" 49. "PNP-TR" 50 is the 1st bias control transistor of "Photo-LED" 48. "PNP-TR" The 1st anode of "Photo-LED" 48 is connected to the collector of 50.

[0074] Resistance 47 is connected between +5VS and the collector of 1st "Photo-TR" 49. "PNP-TR" If between the collector of 50 and an emitter is turned on, bias will be supplied to the 1st anode of "Photo-LED" 48 and the 1st "Photo-LED" 48 will emit light. Between the 1st "Photo-LED" 48 and the 1st "Photo-TR" 49, with the gestalt of this operation, there is a non-illustrated actuator and it considers as the configuration in which said actuator intercepts between the 1st "Photo-LED" 48 and the 1st "Photo-TR" 49 with the recording paper.

[0075] in the condition that the 1st "Photo-LED" 48 is emitting light, since it is in a condition without the blocker between the 1st "Photo-LED" 48 and the 1st "Photo-TR" 49 when there is no recording paper, bias supplies the 1st base of "Photo-TR" 49 — having — this — between the 1st collector of "Photo-TR" 49 and emitters will be in an ON state, and the 1st collector output of "Photo-TR" 49 is set to Low.

[0076] In the condition that the 1st "Photo-LED" 48 is emitting light, if between the 1st "Photo-LED" 48 and the 1st "Photo-TR" 49 is intercepted by those with the recording paper, bias will not be supplied to the 1st base of "Photo-TR" 49, but the 1st collector output of "Photo-TR" 49 will be set to High by the pull-up resistor 44.

[0077] "PNP-TR" Although an electrical potential difference is not supplied for between the collector of 50, and an emitter to the 1st anode of "Photo-LED" 48 by the OFF state and the 1st "Photo-LED" 48 does not emit light, since bias is not supplied to the 1st base of "Photo-TR" 49 irrespective of the existence of the detail paper at this time, the collector output of the 1st "Photo-TR49" is set to High by the 1st pull-up resistor 44. The 1st power source of "3STAGE buffer" 43 is connected to +5VS, and enabling connects a printer controller 42 through the 1st pull-up resistor 44 which was connected to +5V, connected the covering detection sensor 11, the cassette detection sensor 12, and the multi-feeder recording paper existence detection sensor 13 to the input, and was connected to the output +5V. When bias only of the standby power 17 is carried out by the 1st "3STAGE buffer 43" and bias of the Maine power source 16 which is a power source of a printer controller 42 is not carried out, it

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

can prevent that bias starts a printer controller 42.

[0078] Moreover, a printer controller 42 changes the initial actuation at the time of the power on of +5V, +12V, and +24V according to the condition of 51. If +5V, +12V, and +24V turn on when 51 is High, although a printer controller 42 makes all the units in a printer 38 an initial state, when +5V, +12V, and +24V turn on by Low and 51 repeats initialization, it will perform initial actuation except for the unit with which a life becomes short. The Maine power source 16 determined the polarity of 51 that bias is not impressed to the printer controller 42 of a printer 38 at the time of an OFF state.

[0079] I/O controller 52 is constituted by printer I/F (interface)53, scanner I/F (interface)54, 55, and 56 (Key SCan). (Real Time Port) The power source of I/O controller 52 is connected to +5VS. Scanner I/F54 performs an interface with the contact sensor 8 which reads a sheet-like manuscript and a book-like manuscript as image data. The power source of this contact sensor 8 is connected to +5V.

[0080] At the time of an OFF state, the Maine power source 16 prevents ** with the unstable signal from the contact sensor 8, and uses the 1st pull down resistor 57 for the reverse bias prevention to the contact sensor 8. Printer I/F53 sends out transmission and reception of a command with a printer 38, and the status, and the image data to a printer 38, and performs enabling control of the 2nd on the output line to a printer 38 of "3STAGE buffer" 58. The 2nd power source of "3STAGE buffer" 58 is connected to +5VS, and the 2nd pull-up resistor 59 is connected to +5V, respectively. The Maine power source 16 changes the 2nd "3STAGE buffer" 58 into a disabling condition so that an electrical potential difference may not be supplied from printer I/F53 to a printer 38 at the time of an OFF state.

[0081] the command signal to a printer 38 is active — it is Low, and a printer 38 is a specification which does not operate even if High is inputted. The 2nd pull-up resistor 59 has the Maine power source 16 in an ON state, and when the 2nd output of "3STAGE buffer" 58 is HI-Z, there is by outputting High to a printer 38 in order to stop the unnecessary print actuation at the time of the standup of standby power 17 and the Maine power source 16 etc.

[0082] When the Maine power source 16 is an OFF state, the 2nd pull down resistor 60 prevents the status signal from a printer 38 becoming instability, and uses it for the reverse bias prevention to a printer 38. 55 performs enabling control of the 3rd on the control signal of the motor driver 62 which drives the reading motor 61, and a control line of "3STAGE buffer" 63. The 3rd [this] "3STAGE buffer" 63 is connected to +5VS, and the 3rd pull-up resistor 64 is connected to +5V, respectively.

[0083] If High is inputted into the motor driver 62, the reading motor 61 will not be excited. When the Maine power source 16 is OFF, the 3rd "3STAGE buffer" 63 is changed into a disabling condition so that an electrical potential difference may not be supplied from 55 to the motor driver 62. The 3rd pull-up resistor 64 has the Maine power source 16 in an ON state, and when the 3rd output of "3STAGE buffer" 63 is HI-Z, there is by outputting High to the motor driver 62 in order to resign excitation of the unnecessary reading motors 61 at the time of the standup of standby power 17 and the Maine power source 16 etc.

[0084] 65 — a clock of operation and 66 — the reset signal of I/O controller 52 — it is — Low — it is active. When CPU19 is in a non-SLEEP condition, whenever it accesses I/O controller 52, the pulse output of 28 is carried out. 56 detects the bottom condition of a key press by scanning dynamically the key matrix 67 constituted by the key arranged in the shape of a grid. The key matrix 67 consists of keys of "00, 01, —0n, 10 and 11, —n0, n1, —nn." A "10, 11, —1n" key is connected to "KO1" 69, and n0, n1, and "—nn" key are connected to "KO0" 68 for a "00, 01, —0n" key 70, respectively. "KO0" Since sequential actuation of 68, "KO1" 69, and the —"KOn"70 signal is carried out for every predetermined spacing based on 65, a key scan is not performed when there is no 65.

[0085] "01, 11, —n1" key is connected to "KI1"72, and 0n, 1n, and "—nn" key are connected to "KI0"71 for "00, 10, —n0" key 73, respectively. "KI0"71, "KI1"72, and — it will become active if the key which "KO0" 68 – "KOn"70 signal is driving among the keys connected to the group of 73 is pressed. thereby — "— KO — zero — " — 68 — "— KOn — " — 70 — "— KI — zero — " — 71 — "— KI — " — 73 — a matrix — the bottom of each key press — detecting . For

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

example, "KI0"71 will become active, if the "00" keys are pressed while "KO0" 68 signal is driving. However, if "KI0"71 become active while "KO0" 68 signal is not driving, the "00" keys will not depend it on a depression and will depend it on one of "01, --0n" keys.

[0086] VDD (power source) of an oscillator 74 is connected to the drain of "J-FET(J type FET)" 75, and the source is connected to +5VS. If Low is inputted into the gate, between the source and drains will be in an ON (ON) condition, bias will be supplied to VDD of an oscillator 74, and oscillation actuation will be started. FET was chosen for preventing the voltage drop by the current. When High is inputted into the gate, between the source and drains will be in an OFF (OFF) condition and bias is not supplied to VDD of an oscillator 74, the 3rd pull down resistor 76 is used in order to prevent the OUT output from an oscillator 74 becoming an indeterminate and to prevent the reverse bias to an oscillator 74. OUT of an oscillator 74 is connected to CLK of the memory controller 34, and CLK of I/O controller 52, respectively.

[0087] The bias of LED77 is supplied from +5VS through resistance 78, if High is inputted into the base of "NPN-TR" 79, it will emit light, and if Low is inputted, it will put out the light. The ESS key 80 is arranged at a control panel 1 (refer to drawing 1), if pull-up is carried out and it is pushed on +5VS through resistance 81, it will be in a short condition and Low will be outputted, if not pushed, it will be in an opening condition and High will be outputted. NCU82 is constituted by the off-hook detector 83, the H relay & driver 84, the CI detector 85, the FC detector 86, the dial relay & driver 87, the CML relay & driver 88, and the DI detector 89. The CML relay 88 is a relay which connects either an amplifier 90 side or the H relay 84 side to a public line 91. When using +5V for the power source of the driver 88 of a CML relay and not driving a relay, it has the composition of connecting a public line 91 to the H relay 84 side.

[0088] The H relay 84 is a relay which connects either the CML relay 88 side or the +5VS side to telephone 92. When using +5VS for the power source of the driver 84 of H relay and not driving a relay, it has the composition of connecting telephone 92 to the CML relay 88 side. Using it, in case the dial relay 87 generates a PAIYARU pulse, the power source of this driver 87 uses +5V. Using the DI detector 89 for **** detection of dial in service utilization time, this power source uses +5V. When the H relay 84 has connected telephone 92 to +5VS, or when the H relay 84 connects telephone 92 to the CML relay 88 side and the CML relay 88 has connected the H relay 84 side with the public line 91, the off-hook detector 83 will output Low, if it detects that telephone 92 is in an off-hook condition. The power source of the off-hook detector 83 uses +5VS.

[0089] When the CML relay 88 has connected the public line 91 and H relay 84 side, the CI detector 85 will output Low, if 16Hz ringing from a public line 91 is detected. The power source of the CI detector 85 uses +5VS. When the CML relay 88 has connected the public line 91 and H relay 84 side, the FC detector 86 will output Low, if 1300Hz ringing from a facsimile network is detected. The power source of the FC detector 86 uses +5VS.

[0090] voice IC 93 — for example, — " — this telephone is connected to facsimile. Please transmit after a beep. Those who use a telephone need to wait for a while as it is. Voice-told messages, such as ", are sent out. With the start command from a system bus 23, 3rd X'tal (for example, 640kHz)94 quenches automatically after oscillation initiation and the above-mentioned voice sending out. The power source of voice IC 93 uses +5VS.

[0091] A modem 95 is a modem, and the 4th "X'tal" 96 suspends an oscillation with the SLEEP command from a system bus 23, and it shifts to low consumed-electric-current mode. The return from a SLEEP condition is performed by inputting Low into "XRST" of a modem 95. The power source of a modem 95 uses +5VS.

[0092] In voice IC 93, the output from a modem 95 is added and amplified with amplifier 90, and is outputted to a public line 91 after sending out to NCU82. The input signal from a public line 91 is amplified with amplifier 90 via NCU82, and is inputted into a modem 95. The power source of amplifier 90 is connected to **12VA.

[0093] DS (manuscript detection sensor)10 is the Photo-Interrupter sensor in which the existence of a sheet-like manuscript is shown, and is constituted by the 2nd "Photo-LED" 97 and the 2nd "Photo-TR98." "PNP-TR" 50 is the 2nd bias control transistor of "Photo-LED" 97. "PNP-TR" +5VS is connected to the emitter of 50, and the 2nd anode of "Photo-LED" 97 is

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

connected to the collector of "PNP-TR" 50.

[0094] The 4th PURUAAPU resistance 99 is connected between +5VS and the collector of 2nd "Photo-TR" 98. If between the collector of PNP-TR50 and an emitter is turned on, bias will be supplied to the 2nd anode of "Photo-LED" 97 and the 2nd "Photo-LED" 97 will emit light. Between the 2nd "Photo-LED" 97 and the 2nd "Photo-TR" 98, with the gestalt of this operation, there is a non-illustrated actuator and it considers as the configuration which intercepts between the 2nd "Photo-LED" 97 and the 2nd "Photo-TR" 98 without a sheet-like manuscript with an actuator. Since it is in a condition without the blocker between the 2nd "Photo-LED" 97 and the 2nd "Photo-TR" 98 when there is a sheet-like manuscript in the condition that the 2nd "Photo-LED" 97 is emitting light, bias is supplied to the 2nd base of "Photo-TR" 98, between the 2nd collector of "Photo-TR" 98 and an emitter is turned on, and the 2nd collector of "Photo-TR" 98 is set to Low.

[0095] If between the 2nd "Photo-LED" 97 and the 2nd "Photo-TR" 98 is intercepted in the condition that the 2nd "Photo-LED" 97 is emitting light when there is no sheet-like manuscript, bias will not be supplied to the 2nd base of "Photo-TR" 98, but the 2nd collector output of "Photo-TR" 98 will be set to High by the 4th pull-up resistor 99. Although an electrical potential difference is not supplied for between the collector of PNP-TR50, and an emitter to the 2nd anode of "Photo-LED" 97 by the OFF state and the 2nd "Photo-LED" 97 does not emit light, since it is not based on the existence of a sheet-like manuscript and bias is not supplied to the 2nd base of "Photo-TR" 98 at this time, the 2nd collector of "Photo-TR" 98 is set to High by the 4th pull-up resistor 99.

[0096] BCVS (pressure plate detection sensor)9 is the Photo-Interrupter sensor in which closing motion of a pressure plate 3 (refer to drawing 1) is shown, and is constituted by the 3rd "Photo-LED" the 100 and 3rd "Photo-TR" 101. PNP-TR50 is also the 3rd bias control transistor of "Photo-LED" 100. The collector of PNP-TR50 is connected to the 3rd anode of "Photo-LED" 100. The 5th pull-up resistor 102 is connected between +5VS and the collector of 3rd "Photo-TR" 101. If between the collector of PNP-TR50 and an emitter is turned on, bias will be supplied to the 3rd anode of "Photo-LED" 100 and the 3rd "Photo-LED" 100 will emit light.

[0097] Between the 3rd "Photo-LED" 100 and the 3rd "Photo-TR" 101, with the gestalt of this operation, there is a non-illustrated actuator and a pressure plate 3 considers as the configuration which intercepts between the 3rd "Photo-LED" 100 and the 3rd "Photo-TR" 101 with an actuator by the closed state. Since it is in a condition without the 3rd "Photo-LED" 100 and the blocker between the 3rd "Photo-TR" 101 when a pressure plate 3 is in a closed state in the condition that the 3rd "Photo-LED" 100 is emitting light, bias is supplied to the 3rd base of "Photo-TR" 101, between the 3rd collector of "Photo-TR" 101 and an emitter is turned on, and the 3rd collector of "Photo-TR" 101 is set to Low. In the condition that the 3rd "Photo-LED" 100 is emitting light, if between the 3rd "Photo-LED" 100 and the 3rd "Photo-TR" 101 is intercepted for a pressure plate 3 by the open condition, bias will not be supplied to the 3rd base of "Photo-TR" 101, but the 3rd collector of "Photo-TR" 101 will be set to High by the 5th pull-up resistor 102.

[0098] "PNP-TR" Although an electrical potential difference is not supplied for between the collector of 50, and an emitter to the 3rd anode of "Photo-LED" 100 by the OFF state and the 3rd "Photo-LED" 100 does not emit light, since it is not based on closing motion of a pressure plate 3 and bias is not supplied to the 3rd base of "Photo-TR" 101 at this time, the 3rd collector of "Photo-TR" 101 is set to High by the 5th pull-up resistor 102.

[0099] The BAISENTORONIKUSU chip 103 is a chip which controls "IEEE-P1284." The power source of the BAISENTORONIKUSU chip 103 is connected to +5VS. It has "XPIFEN" and "PIFDIR" as "PIFD0" - "PIFD7" and a bidirectional buffer control signal as a bidirectional signal, has "SELIN", "ATFD", "STRB", and "INIT" as an input signal, and has "XPERR", "ACK", "XBUSY", "FALT", and "XSEL" as an output signal.

[0100] "Buffer LS 245" 105, "LS14" 106, "LS06" 107, and "LS14" 108 are between the BAISENTORONIKUSU interface connector 104 and the BAISENTORONIKUSU chip 103. Furthermore, a pull-up resistor 109,110,111,112 is among these "buffer LS 245" 105 - "LS14" 108 and BAISENTORONIKUSU interface connectors 104. These "buffer LS 245" 105- "LS14"

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

Only "buffer LS 14" 108 relation connected to the "INIT" signal is connected to +5VS, and 108 and pull-up resistors 109–112 are connected to +5V except this.

[0101] 113 in drawing 4 – drawing 7 is constituted as shown in drawing 8 (non, – masker blue interface generator). namely, drawing 8 — setting — 114 — for an "NMI" factor detecting element and 117, as for the "XESSRST" output timer section and 119, the "NMI" output delay timer section and 118 are [a register / status section, and 115 / the "RTC" timer section and 116 / the "CLKCTL-PWCTL" output timer section and 120] the "SENPW" output timer sections.

[0102] A register / status section 114 is constituted by a decoder 121, latch 122, and the buffer 123 as shown in drawing 9 . A decoder 121 decodes the address 124 and chooses the latch who becomes a light object. As for a buffer 123, CPU19 outputs "ESSSTS0–ESSSTS10" 125 from the NMI factor detecting element 116 on a system bus 23 at the time of a lead.

[0103] Latch 121 has a register for setting up "T0" 129–"T7" 136, 126, 127, 27, 128, and 51. As for the initial value of this register, "0" is set except for 51. 126, 127, 27, 128, and 51 operate as an output port among these.

[0104] Drawing 10 is the circuit diagram showing the internal configuration of the "RTC" timer section 115, and this RTC timer section 115 consists of counter 115a and comparator 115b. And as shown in drawing 11 , when 126 is High, if counter 115a performs count actuation and is in agreement with "T0" 129, a High pulse will be outputted to 137.

[0105] Drawing 12 is the circuit diagram showing the internal configuration of the "NMI" output delay timer section 117, and this "NMI" output delay timer section 117 consists of counter 117a, comparator 117b, and latch 117c. And if 21 is High when 138 is Low, as shown in drawing 12 , and counter 117a performs count actuation and is in agreement with "T1" 130 when 138 is High, latch 117c will be latched and 21 will change from High to Low. Then, 21 will be set to High if 138 shifts to Low from High.

[0106] the circuit diagram in which drawing 14 shows the internal configuration of the "XESSRST" output timer section 118 — it is — this "XESSRST" output timer section 118 — a selector 139, a comparator 140, a counter 141, latch 142,143, AND circuits 144,145,146 and 147,148, OR circuit 149, and 150,151,152 — since — it is constituted.

[0107] And as shown in drawing 15 , when 126 is High, based on "T2" 131 and "T3" 132, a pulse output is performed for 66. When 126 is Low, 66 is in a High condition. If 126 shifts to High from Low, High of one pulse will be outputted to AND-circuit 147 output, "SR–FF" 150 will be set, and 153 will shift to High. Thereby, a selector 139 chooses "T2" 131, 154 shifts to High from Low, and a counter 141 operates. And if the value of a counter 141 is in agreement with "T2" 131, SR–FF152 will be set and 66 will shift to Low from High. Moreover, "SR–FF" 150 are reset, 154 is set to Low and a counter 141 stops.

[0108] Next, if 138 shifts to High from Low, High of one pulse will be outputted to AND-circuit 148 output, 151 will be set, and 155 will shift to High. Thereby, a selector 139 chooses "T3" 132, XCLR154 shifts to High from Low, and a counter 141 operates. And if the value of a counter 141 is in agreement with "T3" 132, SR–FF152 will be reset and 66 will shift to High from Low. Moreover, "SR–FF" 151 are reset, 154 is set to Low and a counter 141 stops. 66 is set to Low when 29 is Low.

[0109] Drawing 16 is the circuit diagram showing the internal configuration of the CLKCTL–PWCTL output timer section 119, and this CLKCTL–PWCTL output timer section 119 consists of a selector 156, a comparator 157, a counter 158, latch 159,160, AND circuits 161,162,163 and 164, OR circuit 165, and SR–FF166,167,168.

[0110] And as shown in drawing 17 , when 126 is High, based on "T–four" 133 and "T5" 134, a pulse output is performed for CLKCTL169 and PWCTL18. When 126 is Low, CLKCTL169 is in a Low condition and PWCTL18 is in a High condition. If 126 shifts to High from Low, High of one pulse will be outputted to AND-circuit 163 output, "SR–FF" 166 will be set, and 170 will shift to High.

[0111] Thereby, a selector 156 chooses "T–four" 133, 171 shifts to High from Low, and a counter 158 operates. And if the value of a counter 158 is in agreement with "T–four" 133, "SR–FF" 168 are set, 169 will shift to High from Low and 18 will shift to Low from High, respectively.

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

Moreover, "SR-FF" 166 are reset, 171 is set to Low and a counter 158 stops.

[0112] Next, if 138 shifts to High from Low, High of one pulse will be outputted to AND-circuit 164 output, 167 will be set, and 172 will shift to High. Thereby, a selector 156 chooses "T5" 134, 171 shifts to High from Low, and a counter 158 operates. And if the value of a counter 158 is in agreement with "T5" 134, "SR-FF" 168 are set, 169 will shift to Low from High and 18 will shift to High from Low, respectively. Moreover, "SR-FF" 167 are reset, 171 is set to Low and a counter 158 stops.

[0113] Drawing 18 is the circuit diagram showing the internal configuration of the "SENPW" output timer section 120, and this "SENPW" output timer section 120 consists of a comparator 173,174, a counter 175,176, AND circuit 177,178, and "SR-FF" 179.

[0114] And as shown in drawing 19, when 126 is High, based on "T6" 135 and "T7" 136, a toggle output is performed for 180. As for 180, 126 holds the Low condition between Low(s). And if 126 shifts to High, the output of AND circuit 177 will be set to High, and a counter 175 will start count actuation. Similarly, the output of AND circuit 178 is set to High, and a counter 176 also starts count actuation.

[0115] "T6" Since the set point of 135 and "T7" 136 sets up "T7" 136 small from "T6" 135, if the output of "T7" 136 and a counter 176 is in agreement first, a pulse will be inputted into R of "SR-FF" 179 and 180 will shift to High from Low. The output of AND circuit 178 is set to Low in connection with this, and a counter 176 is reset.

[0116] Next, if the output of "T6" 135 and a counter 175 is in agreement, a pulse will be inputted into S of "SR-FF" 179, 180 will shift to Low from High, Low of one pulse will be outputted to the output of AND circuit 177, a counter 175 will be reset, and count actuation will be started again. Also about a counter 176, it is the same and this actuation is repeated henceforth. And if 126 shifts to Low from High, 180 will hold a Low condition.

[0117] Drawing 20 is the block diagram showing the internal configuration of the NMI factor detecting element 116, and this NMI factor detecting element 116 consists of INV 181, 182, 183, and 184,185,186,187, latches 188, 189, 190, 191, 192, 193, 194, 195, 196, 197, 198, 199, 200, 201, 202, 203, 204, and 205,206,207,208, and AND circuits 209, 210, 211, 212, 213, 214, and 215,216,217,218.

[0118] And if the NMI factor detecting element 116 has a High input in 137 when 126 is High as shown in drawing 21, it will be latched and "ESSSTS0"219 will be set to High. Moreover, between the clocks of CLK220 (chattering prevention), when "XESSR1"221-"XESSR4"224, "XESSR6"226-"XESSR7"227, and "XESSR10"230 have a High input a Low input, "XESSR5"225, "XESSR8"228, and "XESSR9"229, it is latched, and "ESSSTS1"231-"ESSSTS10"240 are set to High, respectively. "ESSSTS1"231-"ESSSTS10" It is latched when at least one of 240 is set to High, and 138 is set to High.

[0119] If 126 is set as Low, "ESSSTS0"219, "ESSSTS1"231-"ESSSTS10"240, and 138 will be set to Low.

[0120] Next, the connection place of each signal of 113 is explained.

[0121] It connects with a system bus 23 and D 0-15, A1-4, "XIOWR", and "XIORD" are used as data, the address, a light, and a lead signal, respectively. It connects with "XRST" of "RESET-IC" 24, and "XRST" will reset 113, if Low is inputted. It connects with "TPOUT" of 30 and "XESSR0" is used as a clock of 113 of operation. "XESSR1" is connected to the "ESS" key 80. "XESSR2" is connected to the output of the off-hook detector 83.

[0122] "XESSR3" is connected to the output of the CI detector 85. "XESSR4" is connected to the output of the FC detector 86. "XESSR5" is connected to "INIT" of the BAISENORONIKUSU chip 103. "XESSR6" is connected to the collector of "Photo-TR" 98 of DS10. "XESSR7" is connected to the collector of "Photo-TR" 101 of "BCVS9." "XESSR8" is connected to the covering detection sensor 11. "XESSR9" is connected to the cassette detection sensor 12. "XESSR10" is connected to the collector of "Photo-TR" 49 of the multi-feeder recording paper existence sensor 13.

[0123] "WDINH" is connected to "WDINH" of "WATCH-DOG-TIMER" 26 of "RESET-IC" 24. It connects with the base of "NPN-TR" 79 and "ESSLED" is used for burning control of LED77. It connects with "XNMI" of CPU19, and "XNMI" is used for discharge of the SLEEP condition of

THIS PAGE BLANK (USPTO)

CPU19. It connects with the base of "J-FET" 75 and "CLKCTL" performs VDD control of an oscillator 74. "XESSRST" is connected to "XESSRST" of the memory controller 34 and I/O controller 52. It connects with "PWCTL" of a power source 14, and "PWCTL" performs ON / off control of the Maine power source 16 (+5V, +24V of +12V**). It connects with the base of "PNP-TR" 50 and "SENPW" is used for DS10 and burning control of 9 of "Photo-LED" 97,100. "XMDMRST" is connected to "XRST" of a modem 95.

[0124] Next, actuation of the image processing system concerning the gestalt of this operation is explained based on drawing 22 .

[0125] If a source power supply 15 is impressed to a power source 14, +5VS of the standby power 17 of a power source 14 and **12VA start, +5VS reaches a predetermined electrical potential difference, and 29 of 24 will output Low until it becomes the time amount defined with the time constant. CPU19 and 113 are initialized by Low of 29. Thereby, "X'tal" 20 of CPU19 start oscillation actuation.

[0126] Since the initial value of 169 is Low, when between the source of "J-FET" 75 and the gates turns on, by supplying +5VS to "VDD" of an oscillator 74, this oscillator 74 starts oscillation actuation and a clock of operation is supplied to CLK65 of the memory controller 34 and I/O controller 52.

[0127] "RESET-IC" Between Low(s), since 29 of 24 is Low, as for 66, it performs initialization of the memory controller 34 and I/O controller 52. Since the initial value of 180 is Low, when between the emitter of "PNP-TR" 50 and collectors turns on, bias is supplied to "Photo-LED" 97 of DS10, BCVS9, and the multi-feeder detail-paper existence sensor 13, and the anode of 100 and 48, and "Photo-LED" 97 of DS10, BCVS9, and the multi-feeder detail-paper existence sensor 13, and 100 and 48 are turned on, respectively.

[0128] Since the initial value of 18 is High, +5V of the Maine power source 16 of a power source 14, +12V, and +24V start, and a printer 38 starts. Since the initial value of 51 is High at this time, a printer controller 42 initializes all units. Since 128 is Low, initialization of a modem 95 is performed and "X'tal" 96 of a modem 95 start oscillation actuation. Since the initial value of 127 is Low, bias is not supplied to the base of "NPN-TR" 79 but LED77 is in a putting-out-lights condition. Since the initial value of 27 is Low, "WATCH-DOG-TIMER" 26 of "RESET-IC" 24 become effective (S1).

[0129] If it goes through predetermined time, 29 of "RESET-IC" 24 will change from Low to High, and actuation of CPU19 will be attained. When standby power 17 starts, this time amount is needed in order to satisfy the time amount by which the oscillation of an oscillator 74 and CPU19 of "X'tal" 20 is stabilized enough (S2).

[0130] CPU19 makes 128 shift to High, in order to cancel the reset condition of a modem 95 and to make actuation possible. Similarly, when standby power 17 starts, this time amount is needed in order to satisfy the time amount by which the oscillation of a modem 95 of "X'tal" 96 is stabilized enough. Since the application of 51 was completed for initialization of a printer 38, 51 is made to shift to Low from High. "RESET-IC" Before the time-out time amount of "WATCH-DOG-TIMER" 26 of 24 passes, CPU19 makes 28 generate a pulse by access to I/O controller 52 (S3).

[0131] Thereby, a system will be in an active state, and a communication link, the copy of it, etc. are attained, and it is used as pictorial communication equipment.

[0132] if the condition that systems, such as a communication link and a copy, do not need to operate continues — a system — the minimum — only a required part tends to be operated and it is going to shift to a halt or the low-power standby condition which carries out power down except it. Henceforth, the initial of "Energy Saved Standby" is taken and this low-power standby condition is described to be the "ESS" condition. Moreover, a condition when performing after treatment when returning a condition when performing pretreatment for shifting to the "ESS" condition from an "ESS" pretreatment condition and the "ESS" condition is described to be an "ESS" after-treatment condition.

[0133] In the discharge factor which serves as a trigger for shifting to an "ESS" after-treatment condition from the "ESS" condition — There are those of the those with a manuscript and the printer cover of open and the shape of a sheet of the INIT and the pressure plate from the

THIS PAGE BLANK (USPTO)

bottom, off-hook detection, CI detection, FC detection, and BAISENATORONIKUSU without open and detail-paper-cassette-less – multi feeder detail paper. the existing time amount progress and the ESS key presses, such as timer transmission, — When such a discharge factor is detected, it does not shift to an "ESS" pretreatment condition. However, even if there is a recording paper cassette, when there is no recording paper into the cassette, it does not shift to an "ESS" pretreatment condition.

[0134] When it shifts to an "ESS" pretreatment condition, CPU19 publishes the "SLEEP" command to a modem 95, stops oscillation actuation of "X'tal" 96 of a modem 95, and makes a modem 95 shift to low-power mode.

[0135] "RESET-IC" Even when there is no pulse of 28 of "WATCH-DOG-TIMER" 26 of 24, CPU19 sets 27 to High so that a watch dog time-out may not occur.

[0136] In order to show the "ESS" condition, CPU19 makes LED77 emit light by setting 127 to High and carrying out bias of the base of "NPN-TR" 79.

[0137] CPU19 sets the following values as "T0"129-"T7" 136 of "NMIG]113. (d) is a decimal number.

– T0=3686400(d) → 3686400/1024Hz → 1 hour and T1= 41 (d) → 41/1024Hz → about 40ms – T2= 10 (d) → 10/1024Hz → about 10ms – T3= 31 (d) → 31/1024Hz → about 30ms – T-four= 20 (d) → 20/1024Hz → about 20ms – T5= 10 (d) → 10/1024Hz → about 10ms – T6= About 125 second – T 128(d) → 128 / 1024Hz → 7= 5 (d) → 5/1024Hz → abbreviation "The existing time amount" when having to be in an active state again "after the existing time amount progress" is set as "T0" 129. [, such as 5ms timer transmission,] With the gestalt of this operation, it could be 1 hour.

[0138] 21 is set to Low from ESS discharge factor generating (S7), and time amount until it cancels CPU19 of "SLEEP" mode is set as "T1" 130. With the gestalt of this operation, it could be about 40ms.

[0139] "T1"130> "T3" If CPU19 is canceled of "SLEEP" mode by being referred to as 132, the memory controller 34 and I/O controller 52 can be used immediately.

[0140] Time amount until it sets 66 to Low from setting 126 to High (S5) is set as "T2" 131. With the gestalt of this operation, it could be about 10ms. This value chose the value sufficiently longer than time amount after setting 126 to High until CPU19 shifts to "SLEEP" mode.

[0141] Thereby, the memory controller 34 and I/O controller 52 can be used until CPU19 shifts to "SLEEP" mode.

[0142] 66 is set to High from ESS discharge factor generating, and time amount until it cancels the memory controller 34 and I/O controller 52 of a reset condition is set as "T3" 132. With the gestalt of this operation, it could be about 30ms.

[0143] After setting 126 to High, 169 is set to High, 18 is set to Low, and time amount until a halt of an oscillator 74 of operation and the Maine power source 16 turn off is set as "T-four" 133. With the gestalt of this operation, it could be about 20ms.

[0144] "T-four" 133> "T2" By being referred to as 131, malfunction can be prevented as glitzy ** ON to OUT of an oscillator 74 by suspending a clock in a reset condition to the memory controller 34 and I/O controller 52.

[0145] If the power source of an oscillator 74 is generally turned OFF, since an output level will change in proportion to an electrical potential difference, it is observed as glitzy ***** of the output of an oscillator 74 is carried out near the threshold electrical potential difference, considering the side received as an input signal.

[0146] 169 is set to Low from ESS discharge factor generating, 18 is set to High, and time amount until it turns on actuation and the Maine power source 16 of an oscillator 74 is set as "T5" 134. With the gestalt of this operation, it could be about 10ms.

[0147] "T3" It has prepared in order to fulfill time amount after the power source of an oscillator 74 is turned on until an oscillation is stabilized in a predetermined frequency according to the difference of 132 and "T5" 134. "T3" 132> "T5" Since reset discharge is performed to the memory controller 34 and I/O controller 52 by being referred to as 134 after the oscillation of an oscillator 74 is fully stabilized, malfunction can be prevented as glitzy ** ON to OUT of an oscillator 74.

THIS PAGE BLANK (USPTO)

[0148] Time amount until it sets to "T7" 136 time amount which is setting 180 to Low continuously after setting 126 to High, and it sets 180 to Low again after that is set as "T6" 135, respectively.

[0149] "T6" The Low period of "T7" 136 is repeated with the period of 135. With the gestalt of this operation, about 125ms was set as "T6" 135, and about 5ms was set as "T7" 136, respectively.

[0150] "T7" 136 chose the value sufficiently longer than time amount since "Photo-LED" 97,100 of DS10 and BCVS9 fully emit light, after setting 126 to High short enough until CPU19 shifts to "SLEEP" mode.

[0151] Thereby, DS10 and BCVS9 can be used until CPU19 shifts to "SLEEP" mode.

[0152] "T6" After there is a sheet-like manuscript and the pressure plate 3 opened, the maximum which an operator can operate without sense of incongruity was chosen as 135 about the transit time from the "ESS" condition to an active state.

[0153] CPU19 — printer I/F53 of I/O controller 52, and "3STAGE buffer" of RTP55 — 58 or 63 control signals — "3STAGE buffer" — the output of 58 and 63 — Hi-z — carrying out — the Maine power source 16 — off — having .

[0154] CPU19 makes SRAM32 and DRAM33 shift to low-power mode by performing directions of XCS inactiveness and self refresh, respectively to SRAM32 of the memory controller 34, and the DRAM controller 37.

[0155] Then, SRAM32 and DRAM33 cannot be used. Since CPU19 is still performing the program about ROM22 based on ROM information, XCS is not made inactive (S4).

[0156] CPU19 sets 126 to High. Thereby, "T2" 131, "T-four" 133, "T6" 135, and count actuation of "T7" 136 begin (S5).

[0157] Since oneself is shifted to low-power mode, with the "STOP" instruction, CPU19 stops oscillation actuation of "X'tal" 20 of CPU19, and shifts to "SLEEP" mode (S6).

[0158] If the time amount set as "T2" 131 passes after setting 126 to High, 66 will be set to Low and will reset the memory controller 34 and I/O controller 52. Next, "T5 If the time amount set as 134 passes, 169 is set to High, and the VDD supply to an oscillator 74 is cut off, and 18 is set to Low, and the Maine power source 16 is turned off."

[0159] By OFF of the Maine power source 16, +5V, +12V, and +24V become off, and a part of a printer 38, contact sensor 8, reading motor driver 62, NCU82 (the DI detector 89, the CML relay & driver 88, dial relay & driver 87), and some ("LS245" 105, "LS14" 106, "LS06" 107) power sources of a BAISENORONIKUSU interface buffer become off.

[0160] 180 repeats Low and High based on "T6" 135 and "T7" 136, and repeats "Photo-LED" 97 of DS10, BCVS9, and the multi-feeder recording paper existence sensor 13, and 100 or 48 flashes.

[0161] Thereby, a system will be in the "ESS" condition which is in a low-power mode condition, and since only the block with which only a block required for this system in order to cancel the "ESS" condition, and leakage current extent flow is energized, a ** expense current becomes min.

[0162] If at least one ESS discharge factor occurs, "T1" 130, "T3" 132, and count actuation of "T5" 134 will begin (S7).

[0163] When the following conditions occur, it is regarded as an ESS discharge factor.

– "T0" If the time amount set up by 129 passes, High will input into 137 of the NMI factor detecting element 116 of 113.

– The ESS key 80 was pressed and the Low output followed "XESSR1"221 about 2ms or more.

– Off-hook ***** was carried out by the off-hook detector 83 of NSU82, and the Low output followed "XESSR2"222 about 2ms or more.

– Off-hook ***** was carried out by the CI detector 83 of NSU82, and the Low output followed "XESSR3"223 about 2ms or more.

– FC was detected by the FC detector 86 of NSU82, and the Low output followed "XESSR4"224 about 2ms or more.

– "INIT" of the BAISENORONIKUSU chip 103 became active, and the High output followed "XESSR5"225 about 2ms or more.

THIS PAGE BLANK (USPTO)

- When 180 was Low, it became sheet-like those with a manuscript, the collector of "Photo-TR" 98 of DS10 was set to Low, and the Low output followed "XESSR6"226 about 2ms or more.
- When 180 was Low, the pressure plate 3 became open, the collector of "Photo-TR" 101 of BCVS9 was set to Low, and the Low output followed "XESSR7"227 about 2ms or more.
- The open eclipse covering detection sensor 11 became [the printer cover 6 of a printer 38] off, and the High output followed "XESSR8"228 about 2ms or more.
- The recording paper cassette 4 of a printer 38 was taken out, the cassette detection sensor 12 became off, and the High output followed "XESSR9"229 about 2ms or more.
- When 180 was Low, the detail paper of the multi-feeder 5 was exhausted, the collector of "Photo-TR" 49 of the multi-feeder detail-paper existence sensor 13 was set to Low, and the Low output followed "XESSR10"230 about 2ms or more.

[0164] If the time amount set as "T2" 131 among these from the discharge factor (the discharge factor of ESS generated first is henceforth described to be the 1st discharge factor) of ESS generated first passes, 169 will be set to Low, and the VDD supply to an oscillator 74 will be started, and 18 will be set to High, and the Maine power source 16 will be turned ON. By ON of this Maine power source 16, +5V, +12V, and +24V are turned on, and a part of a printer 38, contact sensor 8, reading motor driver 62, NCU82 (the DI detector 89, the CML relay & driver 88, dial relay & driver 87), and some ("LS245" 105, "LS14" 106, "LS06" 107) power sources of a BAISENORONIKUSU interface buffer are turned on.

[0165] After the 1st discharge factor occurs, when the time amount set as "T3" 132 passes, 113 sets 21 to Low, cancels the "SLEEP" mode of CPU19, and makes oscillation actuation of "X'tal" 20 of CPU19 start. Thereby, CPU19 resumes program execution according to the content stored in ROM22 (S8).

[0166] By making a Low pulse output to 128, CPU19 makes oscillation actuation of "X'tal" 96 of a modem 95 resume, and cancels a modem 95 of "SLEEP" mode. "RESET-IC" CPU19 sets 27 to Low so that a watch dog time-out may occur without the pulse of 28 of WATCH-DOG-TIMER"26 of 24. Henceforth, CPU19 is accessed so that the pulse of 28 may be outputted to I/O controller 52. LED77 which showed the ESS condition is made to switch off by CPU's19 setting 127 to Low and stopping the bias to the base of "NPN-TR" 79 (S9).

[0167] In order to know whether "ESS" was canceled by which factor, from the register / status section 114 of 113, CPU19 reads "ESSSTS0"219 and "ESSSTS1"231-"ESSSTS10"240, and is analyzed.

[0168] The relation of each bit and a factor is shown below. He has ["1"] no NMI discharge factor those with an NMI discharge factor, and "0." Two or more bits can stand.

[0169] "ESSSTS0" 219: Time amount "progress ESSSTS 1" 231 existing, such as timer transmission : "Bottom ESSSTS 2" of ESS key press 232 : Off-hook detection "ESSSTS3" 233: CI detection "ESSSTS4" 234: FC detection "ESSSTS5" 235: "Starting ESSSTS 6" of BAISENORONIKUSU 236 : sheet-like "manuscript ESSSTS 7" 237: — "open ESSSTS 8" 238: of a pressure plate 3 — ejection—"ESSSTS10"—240—multi-feeder-detail-paper-less CPU19 of the "open ESSSTS 9" 239:detail-paper cassette 4 of a printer cover 6 ESSBIT126 — Low — carrying out — 21 — High — carrying out — the toggle of 180 — a halt, Low immobilization and "ESSSTS0"219, and "ESSSTS1"231—"ESSSTS10"240 — "0" — it resets (S10).

[0170] Thereby, an ESS after-treatment condition will be completed, a system will be in an active state, and a communication link, the copy of it, etc. are attained, and it is used as pictorial communication equipment.

[0171] (Gestalt of the 2nd operation) Although considered as the contact sensor which is an adhesion mold sensor as a means which was mentioned above, and which reads a manuscript with the gestalt of the 1st operation, CCD which is a solid state image pickup device is sufficient. Moreover, if at least one is pushed from from among these keys, you may make it cancel of an ESS condition by carrying out the couple addition of the key contact to the key detected with a dynamic scan at the time of standby, although considered as the thing which was mentioned above and which depends the bottom of the key press of the discharge factor from ESS on the ESS key with the gestalt of the 1st operation. When the clock for a dynamic scan having stopped in this ESS condition and this key are pressed, not shifting to an ESS

THIS PAGE BLANK (USPTO)

pretreatment condition is the same as that of the gestalt of the 1st operation mentioned above. [0172] Moreover, although considered as the thing which was mentioned above and which depends the bottom of the key press of the discharge factor from ESS on the ESS key with the gestalt of the 1st operation The group set as the object under a key press is not made to change, but if at least one is pushed from among keys, you may make it release [object] all groups from an ESS condition simultaneously to the key detected with a dynamic scan at the time of standby at the time of ESS. When the clock for a dynamic scan having stopped in an ESS condition and this key are pressed, not shifting to an ESS pretreatment condition is the same as that of the gestalt of the 1st operation mentioned above.

[0173] Moreover, with the gestalt of the 1st operation mentioned above, although the switch constituted the covering detection sensor 12 and the cassette detection sensor 12 for DS10, BCVS9, and the multi-feeder detail-paper existence sensor 13 from the "Photo-Interrupter" sensor, either the "Photo-Interrupter" sensor or a switch may be used, respectively.

[0174] Moreover, there is no printer cover 6 like BJ (bubble jet) printer cartridge, and when this print section is removed, you may make it cancel of an ESS condition in a configuration so that direct removal of the print section can be carried out, although it was made to cancel of an ESS condition by [which were mentioned above] opening a printer cover 6 with the gestalt of the 1st operation. Moreover, when this print section is removed, it does not shift to an ESS pretreatment condition.

[0175] (Gestalt of the 3rd operation) Drawing 23 - drawing 29 are used and explained about the storage of this invention below.

[0176] In the storage which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the specific key from an operator As shown in drawing 23 at least, "the 1st control module", "the 1st detection-under key press module", What is necessary is just to store the program code which has each program module of "the 2nd detection-under key press module", a "clock signal service module", and the "2nd control module."

[0177] here -- "the 1st control module" -- power consumption -- size -- operating state and power consumption -- smallness -- it is a program module for controlling a system by the 1st control means equipped with the idle state. Moreover, "the 1st detection-under key press module" is a program module for detecting which key was pressed by the 1st key means which is the dynamic key scanning method showing which key was pressed by making the group who does grouping of two or more keys, and considers as the object under a key press for every predetermined spacing using a clock signal change. Moreover, "the 2nd detection-under key press module" is the static key scanning method showing which key was pressed by the signal corresponding to each key, and is a program module for detecting which key was pressed by the 2nd key means containing the key used in case it usually changes in the standby condition from said low-power standby condition. Moreover, a "clock signal service module" is a program module for supplying a clock signal required in order to operate said 1st key means with a clock signal supply means. Moreover, "the 2nd control module" is a program module for the 2nd control means connected to said the 1st control means and said clock signal supply means to perform state-transition control between the operating state of said 1st control means, and a idle state, and clock signal supply control of said clock signal supply means.

[0178] Moreover, said 2nd control means is characterized by holding said 1st control means to operating state, and making said clock signal by said clock signal supply means supply, and holding said 1st control means to a idle state in said low-power standby condition, and usually not performing clock signal supply by said clock signal supply means in a standby condition.

[0179] moreover, to a different storage from the storage shown in drawing 23 which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by having the low-power standby function which controls the power consumption at the time of standby, and detecting the depression of the key of the arbitration from an operator As shown in drawing 24 at least, "the 1st control module", "the 1st detection-under key press module", What is necessary is just to store the program

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

code which has each program module of "the 2nd detection-under key press module", a "clock signal service module", and the "2nd control module."

[0180] Here, "the 1st control module", "the 1st detection-under key press module", "the 2nd detection-under key press module", a "clock signal service module", and the "2nd control module" are the same as "the 1st control module", "the 1st detection-under key press module", "the 2nd detection-under key press module", the "clock signal service module", and the "2nd control module" which are shown in drawing 23 respectively.

[0181] Said 2nd control means in the case of the storage shown in drawing 24 Hold said 1st control means to operating state, make the power by said 1st and 2nd electric power supply means supply in a standby condition, and it sets in the low-power standby condition. While holding said 1st control means to a idle state and making power supply with said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0182] moreover, to a different storage from the storage shown in drawing 23 and drawing 24 which store the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by detecting that it has the low-power standby function which controls the power consumption at the time of standby, and there is a manuscript As shown in drawing 25 at least, "the 1st control module", a "manuscript detection module", What is necessary is just to store the program code which has each program module of "the 1st power service module", a "manuscript reading module", "the 2nd power service module", and the "2nd control module."

[0183] here — "the 1st control module" — power consumption — size — operating state and power consumption — smallness — it is a program module for controlling a system by the 1st control means equipped with the idle state. Moreover, a "manuscript detection module" is a program module for a manuscript detection means to detect the existence condition of a manuscript. Moreover, "the 1st power service module" is a program module for controlling the electric power supply to said manuscript detection means by the 1st electric power supply means. Moreover, a "manuscript reading module" is a program module for reading a manuscript with a manuscript reading means. Moreover, "the 2nd power service module" is a program module for controlling the electric power supply to said manuscript reading means by the 2nd electric power supply means. Moreover, "the 2nd control module" is a program module for the 2nd control means connected to the said 1st control means, said 1st, and 2nd electric power supply means to perform said electric power supply control of the state-transition control [between the operating state of said 1st control means, and a idle state], 1st, and 2nd electric power supply means.

[0184] Moreover, hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. In said low-power standby condition, while holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0185] moreover In a different storage from the storage shown in drawing 23 which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition by detecting what the pressure plate which is equipped with the low-power standby function which controls the power consumption at the time of standby, and presses down a manuscript opened — drawing 25 As shown in drawing 26 at least, "the 1st control module", a "pressure plate detection module", What is necessary is just to store the program code which has each program module of "the 1st power service module", a "manuscript reading module", "the 2nd power service module", and the "2nd control module."

[0186] here — "the 1st control module" — power consumption — size — operating state and power consumption — smallness — it is a program module for controlling a system by the 1st control means equipped with the idle state. Moreover, a "pressure plate detection module" is a program module for a pressure plate detection means to detect the switching condition of said pressure plate. Moreover, "the 1st power service module" is a program module for controlling

THIS PAGE BLANK (USPTO)

the electric power supply to said pressure plate detection means by the 1st electric power supply means. Moreover, a "manuscript reading module" is a program module for reading a manuscript with a manuscript reading means. Moreover, "the 2nd power service module" is a program module for controlling the electric power supply to said manuscript reading means by the 2nd electric power supply means. Moreover, "the 2nd control module" is a program module for the 2nd control means connected to the said 1st control means, said 1st, and 2nd electric power supply means to perform said electric power supply control of the state-transition control [between the operating state of said 1st control means, and a idle state], 1st, and 2nd electric power supply means.

[0187] Moreover, hold said 1st control means to operating state, and said 2nd control means makes said power by said 1st and 2nd electric power supply means usually supply in a standby condition. In said low-power standby condition, while holding said 1st control means to a idle state and making it repeat by turns an electric power supply and power un-supplying by said 1st electric power supply means, it is characterized by not performing the electric power supply by said 2nd electric power supply means.

[0188] moreover Off-hook [the telephone which is equipped with the low-power standby function which controls the power consumption at the time of standby, and is connected to a seizing signal and a circuit from the telephone line] more In a different storage from drawing 23 which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition - drawing 26 As shown in drawing 27 at least, "the 1st control module", a "seizing signal detection module", What is necessary is just to store the program code which has each module of an "off-hook detection module", a "network control module", "the 1st power service module", and the "2nd control module."

[0189] here — "the 1st control module" — power consumption — size — operating state and power consumption — smallness — it is a program module for controlling a system by the 1st control means equipped with the idle state. Moreover, a "seizing signal detection module" is a program module for a seizing signal detection means to detect the seizing signal from said telephone line. Moreover, an "off-hook detection module" is a program module for detecting the off-hook condition of the telephone connected to said circuit by the off-hook detection means. Moreover, a "network control module" is a program module for a network control means to perform control with said telephone network including said seizing signal detection means and said off-hook detection means. Moreover, "the 1st power service module" is a program module for controlling the electric power supply to the part except a part required in order that said seizing signal detection means and said off-hook detection means may operate from said network control means with the 1st electric power supply means. Moreover, "the 2nd control module" is a program module for the 2nd control means connected to said 1st control means and said 1st electric power supply means to perform state-transition control between the operating state of said 1st control means, and a idle state, and electric power supply control of said 1st electric power supply means.

[0190] Moreover, said 2nd control means is characterized by holding said 1st control means to operating state, and making said power by said 1st electric power supply means supply, and holding said 1st control means to a idle state in said low-power standby condition, and usually not performing the electric power supply by said 1st electric power supply means in a standby condition.

[0191] moreover, to a different storage from drawing 23 which stores the program which controls the information processor which is equipped with the low-power standby function which controls the power consumption at the time of standby, and usually changes in the standby condition from a low-power standby condition with the seizing signal from a computer - drawing 27 What is necessary is just to store the program code which has each module of "the 1st control module", a "seizing signal detection module", a "signal transmission-and-reception module", "the 1st power service module", and the "2nd control module", as shown in drawing 28 at least.

[0192] here — "the 1st control module" — power consumption — size — operating state and power consumption — smallness — it is a program module for controlling a system by the 1st control means equipped with the idle state. Moreover, a "seizing signal detection module" is a

THIS PAGE BLANK (SPT)

program module for a seizing signal detection means to detect the seizing signal from said computer. Moreover, a "signal transmission-and-reception module" is a program module for exchanging an interface signal with said computer with a signal transmission-and-reception means. Moreover, "the 1st power service module" is a program module for controlling the electric power supply to the part except a part required in order that said seizing signal detection means may operate from said signal transmission-and-reception means with the 1st electric power supply means. Moreover, "the 2nd control module" is a program module for the 2nd control means connected to said 1st control means and said 1st electric power supply means to perform state-transition control between the operating state of said 1st control means, and a idle state, and electric power supply control of said 1st electric power supply means.

[0193] Moreover, said 2nd control means is characterized by holding said 1st control means to operating state, and making said power by said 1st electric power supply means supply, and holding said 1st control means to a idle state in said low-power standby condition, and usually not performing the electric power supply by said 1st electric power supply means in a standby condition.

[0194] Moreover, what is necessary is just to store the program code which has each module of "the 1st control module", a "time-amount detection module", and "the 2nd control module" in a different storage from drawing 23 which stores the program which controls the information processor which usually changes in the standby condition from a low-power standby condition - drawing 28 , as shown in drawing 29 at least when the time amount which equipped with and specified the low-power standby function which controls the power consumption at the time of standby passes.

[0195] here — "the 1st control module" — power consumption — size — operating state and power consumption — smallness — it is a program module for controlling a system by the 1st control means equipped with the idle state. Moreover, a "time amount detection module" is a program module for detecting whether said specified time amount passed with the time amount detection means. Moreover, "the 2nd control module" is a program module for the 2nd control means to perform state control of said 1st control means, and detection control of said time amount detection means.

[0196] Moreover, if said thing [that said specified time amount passed with said time amount detection means] is detected, said 2nd control means will usually be characterized by making said 1st control means change from a idle state to operating state, while holding said 1st control means to operating state in a standby condition and holding said 1st control means to a idle state in said low-power standby condition.

[0197]

[Effect of the Invention] The effectiveness that actuation is also natural is done so, without causing confusion to actuation, without an operator being conscious of according to the information processing approach of this invention, and equipment, actuation differing by the low-power standby mode and the standby mode, since it shifts to a standby mode from a low-power standby mode and an operator can be notified of error information if a record failure is detected for example, as explained in full detail above.

[0198] Moreover, according to the storage of this invention, the effectiveness that the information processor mentioned above is smoothly controllable is done so.

[Translation done.]

ALL INFORMATION CONTAINED
HEREIN IS UNCLASSIFIED

DATE 12-15-2011 BY 60322

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the perspective view of the information processor concerning the gestalt of operation of the 1st of this invention.

[Drawing 2] It is a perspective view in the condition of having opened the pressure plate of a sympathy news processor.

[Drawing 3] It is a perspective view in the condition of having looked at the sensor part of a sympathy news processor through a fluoroscope.

[Drawing 4] It is the block diagram showing the configuration of a sympathy news processor.

[Drawing 5] It is the block diagram showing the configuration of a sympathy news processor.

[Drawing 6] It is the block diagram showing the configuration of a sympathy news processor.

[Drawing 7] It is the block diagram showing the configuration of a sympathy news processor.

[Drawing 8] It is the block diagram showing the configuration of "NMIG" in a sympathy news processor.

[Drawing 9] It is the block diagram showing the configuration of the register status section of "NMIG" in a sympathy news processor.

[Drawing 10] It is the block diagram showing the configuration of the "RTC" timer section of "NMIG" in a sympathy news processor.

[Drawing 11] It is flow drawing of the "RTC" timer section of "NMIG" in a sympathy news processor of operation.

[Drawing 12] It is the block diagram showing the configuration of the "NMI" output delay timer section of "NMIG" in a sympathy news processor.

[Drawing 13] It is flow drawing of the "NMI" output delay timer section of "NMIG" in a sympathy news processor of operation.

[Drawing 14] It is the block diagram showing the configuration of the "XESSRST" output timer section of "NMIG" in a sympathy news processor.

[Drawing 15] It is flow drawing of the "XESSRST" output timer section of "NMIG" in a sympathy news processor of operation.

[Drawing 16] It is the block diagram showing the configuration of the "CLKCTL" "PWCTL" output timer section. [of "NMIG" in a sympathy news processor]

[Drawing 17] It is flow drawing of the "CLKCTL" "PWCTL" output timer section of operation. [of "NMIG" in a sympathy news processor]

[Drawing 18] It is the block diagram showing the configuration of the "SENPW" output timer section of "NMIG" in a sympathy news processor.

[Drawing 19] It is flow drawing of the "SENPW" output timer section of "NMIG" in a sympathy news processor of operation.

[Drawing 20] It is the block diagram showing the configuration of the "NMI" detection factor section of "NMIG" in a sympathy news processor.

[Drawing 21] It is flow drawing of the "NMI" detection factor section of "NMIG" in a sympathy news processor of operation.

[Drawing 22] It is flow drawing of the whole sympathy news processor of operation.

[Drawing 23] It is drawing showing each program module of the program stored in the storage of

THIS PAGE BLANK (DSFTC)

THIS PAGE BLANK (DSFTC)

this invention.

[Drawing 24] It is drawing showing each program module of the program stored in the storage of this invention.

[Drawing 25] It is drawing showing each program module of the program stored in the storage of this invention.

[Drawing 26] It is drawing showing each program module of the program stored in the storage of this invention.

[Drawing 27] It is drawing showing each program module of the program stored in the storage of this invention.

[Drawing 28] It is drawing showing each program module of the program stored in the storage of this invention.

[Drawing 29] It is drawing showing each program module of the program stored in the storage of this invention.

[Description of Notations]

- 1 Control Panel
- 2 Sheet Manuscript Base
- 3 Pressure Plate
- 4 Recording Paper Cassette
- 5 Multi-Feeder
- 6 Printer Cover
- 7 Book Manuscript Base
- 8 Contact Sensor
- 9 Pressure Plate Detection Sensor (BVCS)
- 10 Manuscript Detection Sensor (DS)
- 11 Covering Detection Sensor (Covering Switch)
- 12 Cassette Detection Sensor (Cassette Switch)
- 13 Multi-Feeder Recording Paper Existence Sensor
- 14 Power Source
- 15 Source Power Supply
- 16 Main Power Source
- 17 Standby Power
- 18 PWCTL
- 19 CPU
- 20 X'Tal
- 21 XNMI
- 22 ROM
- 23 System Bus
- 24 RESET-IC
- 25 VOLTAGE-DETECTOR
- 26 WATCH-DOG-TIMER
- 27 WDINH
- 28 WDCLR
- 29 XRST
- 30 RTC
- 31 X'Tal
- 32 SRAM
- 33 DRAM
- 34 Memory Controller
- 35 ROM and Controller
- 36 SRAM and Controller
- 37 DRAM and Controller
- 38 Printer
- 39 Fixation Unit
- 40 High-voltage Unit

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

41 Record Motor
42 Printer Controller
43 3STAGE Buffer
44 Pull-up Resistor
45 Resistance
46 Resistance
47 Resistance
48 Photo-LED
49 Photo-TR
50 PNP-TR
51 PRRST
52 I/O Controller
53 Printer I/F
54 Scanner I/F
55 RTP
56 KEYSCN
57 Pull Down Resistor
58 3STAGE Buffer
59 Pull-up Resistor
60 Pull Down Resistor
61 Reading Motor
62 Reading Motor Driver
63 3STAGE Buffer
64 Pull-up Resistor
65 CLK
66 XESSRST
67 Key Matrix
68 KO0
69 KO1
70 KOn
71 KI0
72 KI1
73 KIn
74 Oscillator
75 J-FET
76 Pull Down Resistor
77 LED
78 Resistance
79 NPN-TR
80 The ESS Key
81 Resistance
82 NCU
83 Off-hook Detector
84 H Relay & Driver
85 CI Detector
86 FC Detector
87 Dial Relay & Driver
88 CM Relay & Driver
89 DI Detector
90 Amplifier
91 Public Line
92 Telephone
93 Voice IC
94 X'Tal

(THIS PAGE BLANK (USPTO))

95 Modem
96 X'Tal
97 Photo-LED
98 Photo-TR
99 Pull-up Resistor
100 Photo-LED
101 Photo-TR
102 Pull-up Resistor
103 BAISENORONIKUSU Chip
104 BAISENORONIKUSU Interface Connector
105 "LS245"
106 "LS14"
107 "LS06"
108 "LS14"
109 Pull-up Resistor
110 Pull-up Resistor
111 Pull-up Resistor
112 Pull-up Resistor
113 NMIG
114 Register / Status Section
115 RTC Timer Section
116 NMI Factor Detecting Element
117 NMI Output Delay Timer Section
118 XESSRST Output Timer Section
119 CLKCTL, PWCTL Output Timer Section
120 SENPW Output Timer Section
121 Decoder
122 Latch
123 Buffer
124 Address
125 ESSSTS
126 ESSBIT
127 ESSLED
128 XMDMRST
129 T0
130 T1
131 T2
132 T3
133 T4
134 T5
135 T6
136 T7
137 RTCON
138 NMI
139 Selector
140 Comparator
141 Counter
142 Latch
143 Latch
144 AND Circuit
145 AND Circuit
146 AND Circuit
147 AND Circuit
148 AND Circuit

THIS PAGE BLANK (USPTO)

149 OR Circuit
150 SR-FF
151 SR-FF
152 SR-FF
153 SELON
154 XCLR
155 SELOFF
156 Selector
157 Comparator
158 Counter
159 Latch
160 Latch
161 AND Circuit
162 AND Circuit
163 AND Circuit
164 AND Circuit
165 OR Circuit
166 SR-FF
167 SR-FF
168 SR-FF
169 CLKCTL
170 SELON
171 XCLR
172 SELOFF
173 Comparator
174 Comparator
175 Counter
176 Counter
177 AND Circuit
178 AND Circuit
179 SR-FF
180 SENPW

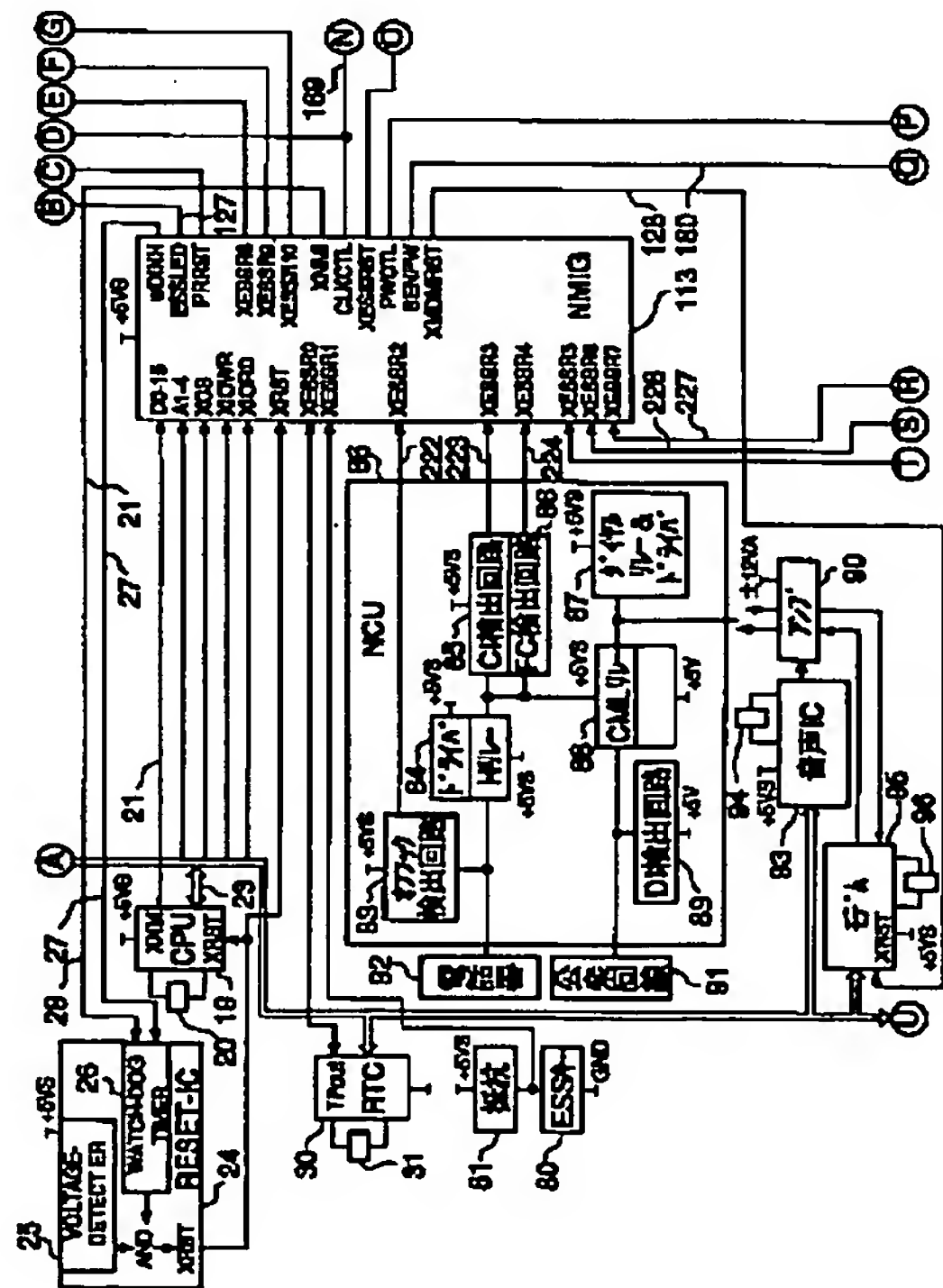
[Translation done.]

THE PAPER WORK (USPTO)

(51)Int.Cl. ⁶		識別記号	F I	
B 4 1 J 29/38			B 4 1 J 29/38	Z
				D
		29/48	29/48	A
G 0 6 F 1/32			H 0 4 N 1/00	C
H 0 4 N 1/00			G 0 6 F 1/00	3 3 2 Z
審査請求 未請求 請求項の数51 F D （全 40 頁）				
(21)出願番号	特願平9-117471			
(22)出願日	平成9年(1997)4月22日			
(71)出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号			
(72)発明者	藤井 康雄 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内			
(74)代理人	弁理士 渡部 敏彦			

(54)【発明の名称】 情報処理方法及び装置並びに記憶媒体

(57)【要約】
【課題】 スタンバイ・モードと低消費電力スタンバイ・モードとで操作が異なることを操作者が意識することがなくなると共に、操作に混乱を引き起こすこともなく、操作も自然な情報処理方法及び装置を提供する。
【解決手段】 オフフック検出回路83によりオフフックが検出されると、CPU19は消費電力スタンバイ・モードからスタンバイ・モードに移行するように制御すると共に、LEDを点灯することによりエラー情報を操作者に知らせる。



【特許請求の範囲】

【請求項 1】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第 1 の制御手段によりシステムを制御する第 1 の制御工程と、記録状態検出手段により記録の可否状態を検出する記録状態検出工程と、第 1 の電力供給手段により前記記録状態検出手段への電力供給を制御する第 1 の電力供給工程と、記録手段により印字出力を行う印字出力工程と、第 2 の電力供給手段により前記記録手段への電力供給を制御する第 2 の電力供給工程と、前記第 1 の制御手段、前記第 1 及び第 2 の電力供給手段に接続された第 2 の制御手段により前記第 1 の制御手段の動作状態と停止状態との間の状態遷移制御と前記第 1 及び第 2 の電力供給手段への電力供給制御を行う第 2 の制御工程とを具備し、前記第 2 の制御手段は、前記通常待機状態において、前記第 1 の制御手段を動作状態に保持し且つ前記第 1 及び第 2 の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第 1 の制御手段を停止状態に保持し且つ前記第 1 の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第 2 の電力供給手段による電力供給を行わないことを特徴とする情報処理方法。

【請求項 2】 カセット検出手段により記録紙を収納する記録紙カセットの有無状態を検出するカセット検出工程を有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする請求項 1 記載の情報処理方法。

【請求項 3】 記録紙検出手段により記録紙の有無状態を検出する記録紙検出工程を有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする請求項 1 記載の情報処理方法。

【請求項 4】 カバー検出手段により着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー検出工程を有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする請求項 1 記載の情報処理方法。

【請求項 5】 着脱検出手段により着脱可能な記録手段の着脱状態を検出する着脱検出工程を有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする請求項 1 記載の情報処理方法。

【請求項 6】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力

が小なる停止状態とを備え且つシステムを制御する第 1 の制御手段と、記録の可否状態を検出する記録状態検出手段と、前記記録状態検出手段への電力供給を制御する第 1 の電力供給手段と、印字出力を行う記録手段と、前記記録手段への電力供給を制御する第 2 の電力供給手段と、前記第 1 の制御手段、前記第 1 及び第 2 の電力供給手段に接続され且つ前記第 1 の制御手段の動作状態と停止状態との間の状態遷移制御と前記第 1 及び第 2 の電力供給手段への電力供給制御を行う第 2 の制御手段とを具備し、前記第 2 の制御手段は、前記通常待機状態において、前記第 1 の制御手段を動作状態に保持し且つ前記第 1 及び第 2 の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第 1 の制御手段を停止状態に保持し且つ前記第 1 の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第 2 の電力供給手段による電力供給を行わないことを特徴とする情報処理装置。

【請求項 7】 記録紙を収納する記録紙カセットの有無状態を検出するカセット検出手段を有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする請求項 6 記載の情報処理装置。

【請求項 8】 記録紙の有無状態を検出する記録紙検出手段を有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする請求項 6 記載の情報処理装置。

【請求項 9】 着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー検出手段を有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする請求項 6 記載の情報処理装置。

【請求項 10】 着脱可能な記録手段の着脱状態を検出する着脱検出手段を有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする請求項 6 記載の情報処理装置。

【請求項 11】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第 1 の制御手段によりシステムを制御する第 1 の制御工程と、記録状態検出手段により記録の可否状態を検出する記録状態検出工程と、第 1 の電力供給手段により前記記録状態検出手段への電力供給を制御する第 1 の電力供給工程と、記録手段により印字出力を行う印字出力工程と、第 2 の電力供給手段により前記記録手段への電力供給を制御する第 2 の電力供給工程と、前記第 1 の制御手段、前記第 1 及び第 2 の電力供給手段に接続された第 2 の制御手段により前記第 1 の制御手段の動作

状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段への電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段により電力を供給させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする情報処理方法。

【請求項12】 カセット検出手段により記録紙を収納する記録紙カセットの有無状態を検出するカセット検出工程を有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする請求項11記載の情報処理方法。

【請求項13】 記録紙検出手段により記録紙の有無状態を検出する記録紙検出工程を有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする請求項11記載の情報処理方法。

【請求項14】 カバー検出手段により着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー状態検出工程を有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする請求項11記載の情報処理方法。

【請求項15】 着脱検出手段により着脱可能な記録手段の着脱状態を検出する着脱検出工程を有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする請求項11記載の情報処理方法。

【請求項16】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、記録の可否状態を検出する記録状態検出手段と、前記記録状態検出手段への電力供給を制御する第1の電力供給手段と、印字出力を行う記録手段と、前記記録手段への電力供給を制御する第2の電力供給手段と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段への電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段により

電力を供給させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする情報処理装置。

【請求項17】 記録紙を収納する記録紙カセットの有無状態を検出するカセット検出手段を有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする請求項16記載の情報処理装置。

【請求項18】 記録紙の有無状態を検出する記録紙検出手段を有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする請求項16記載の情報処理装置。

【請求項19】 着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー検出手段を有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする請求項16記載の情報処理装置。

【請求項20】 着脱可能な記録手段の着脱状態を検出する着脱検出手段を有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする請求項16記載の情報処理装置。

【請求項21】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの特定キーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段によりどのキーが押下されたかを検出する第1のキー押下検出工程と、各キーに対応する信号によりどのキーが押下されたかを示すスタティック・キー・スキャン方式であり且つ前記低消費電力待機状態から通常待機状態に遷移する際に使用するキーを含む第2のキー手段によりどのキーが押下されたかを検出する第2のキー押下検出工程と、クロック信号供給手段により前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給工程と、前記第1の制御手段及び前記クロック信号供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手

段によるクロック信号供給を行わないことを特徴とする情報処理方法。

【請求項22】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの特定キーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段と、各キーに対応する信号によりどのキーが押下されたかを示すスタティック・キー・スキャン方式であり且つ前記低消費電力待機状態から通常待機状態に遷移する際に使用するキーを含む第2のキー手段と、前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給手段と、前記第1の制御手段及び前記クロック信号供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする情報処理装置。

【請求項23】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの任意のキーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段によりどのキーが押下されたかを検出する第1のキー押下検出工程と、前記クロック信号を用いず1つでもキーが押下されると低消費電力待機状態から通常待機状態に遷移する第2のキー手段によりどのキーが押下されたかを検出する第2のキー押下検出工程と、クロック信号供給手段により前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給工程と、前記第1の制御手段及び前記クロック信号供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の

制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする情報処理方法。

【請求項24】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの任意のキーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段と、前記クロック信号を用いず1つでもキーが押下されると低消費電力待機状態から通常待機状態に遷移すると共にどのキーが押下されたかを検出する第2のキー手段と、前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給手段と、前記第1の制御手段及び前記クロック信号供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする情報処理装置。

【請求項25】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿が有ることを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、原稿検出手段により原稿の有無状態を検出する原稿検出工程と、第1の電力供給手段により前記原稿検出手段への電力供給を制御する第1の電力供給工程と、原稿読取手段により原稿を読み取る原稿読取工程と、第2の電力供給手段により前記原稿読取手段への電力供給を制御する第2の電力供給工程と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制

御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする情報処理方法。

【請求項26】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿が有ることを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、原稿の有無状態を検出する原稿検出手段と、前記原稿検出手段への電力供給を制御する第1の電力供給手段と、原稿を読み取る原稿読取手段と、前記原稿読取手段への電力供給を制御する第2の電力供給手段と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする情報処理装置。

【請求項27】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿を抑える圧板が開放したことを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、圧板検出手段により前記圧板の開閉状態を検出する圧板検出工程と、第1の電力供給手段により前記圧板検出手段への電力供給を制御する第1の電力供給工程と、原稿読取手段により原稿を読み取る原稿読取工程と、第2の電力供給手段により前記原稿読取手段への電力供給を制御する第2の電力供給工程と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする情報処理方法。

【請求項28】 待機時の消費電力を抑制する低消費電

力待機機能を備え且つ原稿を抑える圧板が開放したことを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、前記圧板の開閉状態を検出する圧板検出手段と、前記圧板検出手段への電力供給を制御する第1の電力供給手段と、原稿を読み取る原稿読取手段と、前記原稿読取手段への電力供給を制御する第2の電力供給手段と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする情報処理装置。

【請求項29】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ電話回線からの起動信号及び回線に接続される電話機のオフフックにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、起動信号検出手段により前記電話回線からの起動信号を検出する起動信号検出工程と、オフフック検出手段により前記回線に接続される電話機のオフフック状態を検出するオフフック検出工程と、網制御手段により前記起動信号検出手段と前記オフフック検出手段を含み前記電話回線網との制御を行う網制御工程と、第1の電力供給手段により前記網制御手段から前記起動信号検出手段と前記オフフック検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給工程と、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする情報処理方法。

【請求項30】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ電話回線からの起動信号及び回線に接続される電話機のオフフックにより低消費電力待機状態から通常待機状態に遷移する情報処理装置におい

て、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、前記電話回線からの起動信号を検出する起動信号検出手段と、前記回線に接続される電話機のオフフック状態を検出するオフフック検出手段と、前記起動信号検出手段と前記オフフック検出手段を含み前記電話回線網との制御を行う網制御手段と、前記網制御手段から前記起動信号検出手段と前記オフフック検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給手段と、前記第1の制御手段及び前記第1の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする情報処理装置。

【請求項31】 待機時の消費電力を抑制する低消費電力待機機能を備え且つコンピュータからの起動信号により低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、起動信号検出手段により前記コンピュータからの起動信号を検出する起動信号検出工程と、信号送受手段により前記コンピュータとのインターフェース信号のやり取りを行う信号送受工程と、第1の電力供給手段により前記信号送受手段から前記起動信号検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給工程と、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする情報処理方法。

【請求項32】 待機時の消費電力を抑制する低消費電力待機機能を備え且つコンピュータからの起動信号により低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、前記コンピュータからの起動信号を検出する起動信号検出手段と、前記コンピュータとのインターフェース信号のやり取りを行う信号送受手段と、前

記信号送受手段から前記起動信号検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給手段と、前記第1の制御手段及び前記第1の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする情報処理装置。

【請求項33】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ指定した時間が経過することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、時間検出手段により前記指定した時間が経過したか否かを検出する時間検出工程と、第2の制御手段により前記第1の制御手段の状態制御と前記時間検出手段の検出制御とを行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持すると共に、前記時間検出手段により前記指定した時間が経過したことが検出されると前記第1の制御手段を停止状態から動作状態に遷移させることを特徴とする情報処理方法。

【請求項34】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ指定した時間が経過することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、前記指定した時間が経過したか否かを検出する時間検出手段と、前記第1の制御手段の状態制御と前記時間検出手段の検出制御とを行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持すると共に、前記時間検出手段により前記指定した時間が経過したことが検出されると前記第1の制御手段を停止状態から動作状態に遷移させることを特徴とする情報処理装置。

【請求項35】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御

する第1の制御モジュールと、記録状態検出手段により記録の可否状態を検出する記録状態検出モジュールと、第1の電力供給手段により前記記録状態検出手段への電力供給を制御する第1の電力供給モジュールと、記録手段により印字出力を行う印字出力モジュールと、第2の電力供給手段により前記記録手段への電力供給を制御する第2の電力供給モジュールと、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段への電力供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする記憶媒体。

【請求項36】 前記プログラムは、カセット検出手段により記録紙を収納する記録紙カセットの有無状態を検出するカセット検出モジュールを有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする請求項35記載の記憶媒体。

【請求項37】 前記プログラムは、記録紙検出手段により記録紙の有無状態を検出する記録紙検出モジュールを有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする請求項35記載の記憶媒体。

【請求項38】 前記プログラムは、カバー検出手段により着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー検出モジュールを有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする請求項35記載の記憶媒体。

【請求項39】 前記プログラムは、着脱検出手段により着脱可能な記録手段の着脱状態を検出する着脱検出モジュールを有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする請求項35記載の記憶媒体。

【請求項40】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、記録状態検出手段により

記録の可否状態を検出する記録状態検出モジュールと、第1の電力供給手段により前記記録状態検出手段への電力供給を制御する第1の電力供給モジュールと、記録手段により印字出力を行う印字出力モジュールと、第2の電力供給手段により前記記録手段への電力供給を制御する第2の電力供給モジュールと、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段への電力供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段により電力を供給させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする記憶媒体。

【請求項41】 前記プログラムは、カセット検出手段により記録紙を収納する記録紙カセットの有無状態を検出するカセット検出モジュールを有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする請求項40記載の記憶媒体。

【請求項42】 前記プログラムは、記録紙検出手段により記録紙の有無状態を検出する記録紙検出モジュールを有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする請求項40記載の記憶媒体。

【請求項43】 前記プログラムは、カバー検出手段により着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー状態検出モジュールを有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする請求項40記載の記憶媒体。

【請求項44】 前記プログラムは、着脱検出手段により着脱可能な記録手段の着脱状態を検出する着脱検出モジュールを有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする請求項40記載の記憶媒体。

【請求項45】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの特定キーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることに

よってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段によりどのキーが押下されたかを検出する第1のキー押下検出モジュールと、各キーに対応する信号によりどのキーが押下されたかを示すスタティック・キー・スキャン方式であり且つ前記低消費電力待機状態から通常待機状態に遷移する際に使用するキーを含む第2のキー手段によりどのキーが押下されたかを検出する第2のキー押下検出モジュールと、クロック信号供給手段により前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給モジュールと、前記第1の制御手段及び前記クロック信号供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする記憶媒体。

【請求項46】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの任意のキーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによつてどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段によりどのキーが押下されたかを検出する第1のキー押下検出モジュールと、前記クロック信号を用いず1つでもキーが押下されると低消費電力待機状態から通常待機状態に遷移する第2のキー手段によりどのキーが押下されたかを検出する第2のキー押下検出モジュールと、クロック信号供給手段により前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給モジュールと、前記第1の制御手段及び前記クロック信号供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロッ

ク信号供給手段によるクロック信号供給を行わないことを特徴とする記憶媒体。

【請求項47】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿が有ることを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、原稿検出手段により原稿の有無状態を検出する原稿検出モジュールと、第1の電力供給手段により前記原稿検出手段への電力供給を制御する第1の電力供給モジュールと、原稿読取手段により原稿を読み取る原稿読取モジュールと、第2の電力供給手段により前記原稿読取手段への電力供給を制御する第2の電力供給モジュールと、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする記憶媒体。

【請求項48】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿を抑える圧板が開放したことを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、圧板検出手段により前記圧板の開閉状態を検出する圧板検出モジュールと、第1の電力供給手段により前記圧板検出手段への電力供給を制御する第1の電力供給モジュールと、原稿読取手段により原稿を読み取る原稿読取モジュールと、第2の電力供給手段により前記原稿読取手段への電力供給を制御する第2の電力供給モジュールと、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1

の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする記憶媒体。

【請求項49】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ電話回線からの起動信号及び回線に接続される電話機のオフフックにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、起動信号検出手段により前記電話回線からの起動信号を検出する起動信号検出モジュールと、オフフック検出手段により前記回線に接続される電話機のオフフック状態を検出するオフフック検出モジュールと、網制御手段により前記起動信号検出手段と前記オフフック検出手段を含み前記電話回線網との制御を行う網制御モジュールと、第1の電力供給手段により前記網制御手段から前記起動信号検出手段と前記オフフック検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給モジュールと、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御モジュールの各モジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする記憶媒体。

【請求項50】 待機時の消費電力を抑制する低消費電力待機機能を備え且つコンピュータからの起動信号により低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、起動信号検出手段により前記コンピュータからの起動信号を検出する起動信号検出モジュールと、信号送受手段により前記コンピュータとのインターフェース信号のやり取りを行う信号送受モジュールと、第1の電力供給手段により前記信号送受手段から前記起動信号検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給モジュールと、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御モジュールの各モジュールを有するプログラムを格納

してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする記憶媒体。

【請求項51】 待機時の消費電力を抑制する低消費電力待機機能を備え且つ指定した時間が経過することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、時間検出手段により前記指定した時間が経過したか否かを検出する時間検出モジュールと、第2の制御手段により前記第1の制御手段の状態制御と前記時間検出手段の検出制御とを行う第2の制御モジュールの各モジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持すると共に、前記時間検出手段により前記指定した時間が経過したことが検出されると前記第1の制御手段を停止状態から動作状態に遷移させることを特徴とする記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ファクシミリ装置等の情報処理方法及び装置並びにこれら情報処理方法及び装置に使用する記憶媒体に関する。

【0002】

【従来の技術】従来、ファクシミリ装置は、低消費電力待機モードから通常の待機モードに遷移する条件として、操作者による記録紙無し等の記録可能状態から記録不可能状態への遷移を有していなかった。

【0003】

【発明が解決しようとする課題】上述した従来例にあつては、記録不可能時、通常の待機モードではエラー情報を報知するが、低消費電力待機モードでは報知しないので、操作者に対して異なるオペレーションを要求するように装置が動作し、通常の待機モードと低消費電力待機モードで操作が異なることを操作者が意識しなければならぬので、操作に混乱を引き起こすと共に、操作が不自然であるという問題点があつた。

【0004】本発明は上述した従来の技術の有するこのような問題点に鑑みてなされたものであり、その第1の目的とするところは、操作に混乱を引き起こすことなく、操作も自然な情報処理方法及び装置を提供しようとするものである。

【0005】また、本発明の第2の目的とするところは、上述した情報処理装置を円滑に制御することができ

る記憶媒体を提供しようとするものである。

【0006】

【課題を解決するための手段】上記第1の目的を達成するために本発明の請求項1記載の情報処理方法は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、記録状態検出手段により記録の可否状態を検出する記録状態検出工程と、第1の電力供給手段により前記記録状態検出手段への電力供給を制御する第1の電力供給工程と、記録手段により印字出力を行う印字出力工程と、第2の電力供給手段により前記記録手段への電力供給を制御する第2の電力供給工程と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段への電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0007】また、上記第1の目的を達成するために本発明の請求項2記載の情報処理方法は、請求項1記載の情報処理方法において、カセット検出手段により記録紙を収納する記録紙カセットの有無状態を検出するカセット検出工程を有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする。

【0008】また、上記第1の目的を達成するために本発明の請求項3記載の情報処理方法は、請求項1記載の情報処理方法において、記録紙検出手段により記録紙の有無状態を検出する記録紙検出工程を有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする。

【0009】また、上記第1の目的を達成するために本発明の請求項4記載の情報処理方法は、請求項1記載の情報処理方法において、カバー検出手段により着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー検出工程を有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする。

【0010】また、上記第1の目的を達成するために本発明の請求項5記載の情報処理方法は、請求項1記載の情報処理方法において、着脱検出手段により着脱可能な

記録手段の着脱状態を検出する着脱検出工程を有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする。

【0011】また、上記第1の目的を達成するために本発明の請求項6記載の情報処理装置は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、記録の可否状態を検出する記録状態検出手段と、前記記録状態検出手段への電力供給を制御する第1の電力供給手段と、印字出力を行う記録手段と、前記記録手段への電力供給を制御する第2の電力供給手段と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段への電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0012】また、上記第1の目的を達成するために本発明の請求項7記載の情報処理装置は、請求項6記載の情報処理装置において、記録紙を収納する記録紙カセットの有無状態を検出するカセット検出手段を有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする。

【0013】また、上記第1の目的を達成するために本発明の請求項8記載の情報処理装置は、請求項6記載の情報処理装置において、記録紙の有無状態を検出する記録紙検出手段を有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする。

【0014】また、上記第1の目的を達成するために本発明の請求項9記載の情報処理装置は、請求項6記載の情報処理装置において、着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー検出手段を有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする。

【0015】また、上記第1の目的を達成するために本発明の請求項10記載の情報処理装置は、請求項6記載の情報処理装置において、着脱可能な記録手段の着脱状態を検出する着脱検出手段を有し、前記記録状態検出手

段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする。

【0016】また、上記第1の目的を達成するために本発明の請求項11記載の情報処理方法は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、記録状態検出手段により記録の可否状態を検出する記録状態検出工程と、第1の電力供給手段により前記記録状態検出手段への電力供給を制御する第1の電力供給工程と、記録手段により印字出力を行う印字出力工程と、第2の電力供給手段により前記記録手段への電力供給を制御する第2の電力供給工程と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段への電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段により電力を供給させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0017】また、上記第1の目的を達成するために本発明の請求項12記載の情報処理方法は、請求項11記載の情報処理方法において、カセット検出手段により記録紙を収納する記録紙カセットの有無状態を検出するカセット検出工程を有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする。

【0018】また、上記第1の目的を達成するために本発明の請求項13記載の情報処理方法は、請求項11記載の情報処理方法において、記録紙検出手段により記録紙の有無状態を検出する記録紙検出工程を有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする。

【0019】また、上記第1の目的を達成するために本発明の請求項14記載の情報処理方法は、請求項11記載の情報処理方法において、カバー検出手段により着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー状態検出工程を有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする。

【0020】また、上記第1の目的を達成するために本発明の請求項15記載の情報処理方法は、請求項11記

載の情報処理方法において、着脱検出手段により着脱可能な記録手段の着脱状態を検出する着脱検出工程を有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする。

【0021】また、上記第1の目的を達成するために本発明の請求項16記載の情報処理装置は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、記録の可否状態を検出する記録状態検出手段と、前記記録状態検出手段への電力供給を制御する第1の電力供給手段と、印字出力を行う記録手段と、前記記録手段への電力供給を制御する第2の電力供給手段と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段への電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段により電力を供給させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0022】また、上記第1の目的を達成するために本発明の請求項17記載の情報処理装置は、請求項16記載の情報処理装置において、記録紙を収納する記録紙カセットの有無状態を検出するカセット検出手段を有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする。

【0023】また、上記第1の目的を達成するために本発明の請求項18記載の情報処理装置は、請求項16記載の情報処理装置において、記録紙の有無状態を検出する記録紙検出手段を有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする。

【0024】また、上記第1の目的を達成するために本発明の請求項19記載の情報処理装置は、請求項16記載の情報処理装置において、着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー検出手段を有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする。

【0025】また、上記第1の目的を達成するために本発明の請求項20記載の情報処理装置は、請求項16記載の情報処理装置において、着脱可能な記録手段の着脱

状態を検出する着脱検出手段を有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする。

【0026】また、上記第1の目的を達成するために本発明の請求項21記載の情報処理方法は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの特定キーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段によりどのキーが押下されたかを検出する第1のキー押下検出工程と、各キーに対応する信号によりどのキーが押下されたかを示すスタティック・キー・スキャン方式であり且つ前記低消費電力待機状態から通常待機状態に遷移する際に使用するキーを含む第2のキー手段によりどのキーが押下されたかを検出する第2のキー押下検出工程と、クロック信号供給手段により前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給工程と、前記第1の制御手段及び前記クロック信号供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする。

【0027】また、上記第1の目的を達成するために本発明の請求項22記載の情報処理装置は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの特定キーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段と、各キーに対応する信号によりどのキーが押下されたかを示すスタティック・キー・スキャン方式であり且つ前記低消費電力待機状態から通常待機状態に遷移する際に使用するキーを含む第2のキー手段と、前記第1のキ

ー手段を動作させるために必要なクロック信号を供給するクロック信号供給手段と、前記第1の制御手段及び前記クロック信号供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする。

【0028】また、上記第1の目的を達成するために本発明の請求項23記載の情報処理方法は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの任意のキーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段によりどのキーが押下されたかを検出する第1のキー押下検出工程と、前記クロック信号を用いず1つでもキーが押下されると低消費電力待機状態から通常待機状態に遷移する第2のキー手段によりどのキーが押下されたかを検出する第2のキー押下検出工程と、クロック信号供給手段により前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給工程と、前記第1の制御手段及び前記クロック信号供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする。

【0029】また、上記第1の目的を達成するために本発明の請求項24記載の情報処理装置は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの任意のキーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、複数のキーをグループ化し且つクロック信号を用い

て所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段と、前記クロック信号を用いず1つでもキーが押下されると低消費電力待機状態から通常待機状態に遷移すると共にどのキーが押下されたかを検出する第2のキー手段と、前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給手段と、前記第1の制御手段及び前記クロック信号供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする。

【0030】また、上記第1の目的を達成するために本発明の請求項25記載の情報処理方法は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿が有ることを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、原稿検出手段により原稿の有無状態を検出する原稿検出工程と、第1の電力供給手段により前記原稿検出手段への電力供給を制御する第1の電力供給工程と、原稿読取手段により原稿を読み取る原稿読取工程と、第2の電力供給手段により前記原稿読取手段への電力供給を制御する第2の電力供給工程と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0031】また、上記第1の目的を達成するために本発明の請求項26記載の情報処理装置は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿が有ることを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、原稿の有無

状態を検出する原稿検出手段と、前記原稿検出手段への電力供給を制御する第1の電力供給手段と、原稿を読み取る原稿読取手段と、前記原稿読取手段への電力供給を制御する第2の電力供給手段と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0032】また、上記第1の目的を達成するために本発明の請求項27記載の情報処理方法は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿を抑える圧板が開放したことを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、圧板検出手段により前記圧板の開閉状態を検出する圧板検出工程と、第1の電力供給手段により前記圧板検出手段への電力供給を制御する第1の電力供給工程と、原稿読取手段により原稿を読み取る原稿読取工程と、第2の電力供給手段により前記原稿読取手段への電力供給を制御する第2の電力供給工程と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0033】また、上記第1の目的を達成するために本発明の請求項28記載の情報処理装置は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿を抑える圧板が開放したことを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、前記圧板の開閉状態を検出する圧板検出手段と、前記圧板検出手段への電力供給を制御する第1の電力供

給手段と、原稿を読み取る原稿読取手段と、前記原稿読取手段への電力供給を制御する第2の電力供給手段と、前記第1の制御手段、前記第1及び第2の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0034】また、上記第1の目的を達成するために本発明の請求項29記載の情報処理方法は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ電話回線からの起動信号及び回線に接続される電話機のオフフックにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、起動信号検出手段により前記電話回線からの起動信号を検出する起動信号検出工程と、オフフック検出手段により前記回線に接続される電話機のオフフック状態を検出するオフフック検出工程と、網制御手段により前記起動信号検出手段と前記オフフック検出手段を含み前記電話回線網との制御を行う網制御工程と、第1の電力供給手段により前記網制御手段から前記起動信号検出手段と前記オフフック検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給工程と、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする。

【0035】また、上記第1の目的を達成するために本発明の請求項30記載の情報処理装置は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ電話回線からの起動信号及び回線に接続される電話機のオフフックにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、前記電話回線からの起動信号を検出する起動信号検出手段と、前記回線に接続される電

話機のオフフック状態を検出するオフフック検出手段と、前記起動信号検出手段と前記オフフック検出手段を含み前記電話回線網との制御を行う網制御手段と、前記網制御手段から前記起動信号検出手段と前記オフフック検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給手段と、前記第1の制御手段及び前記第1の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする。

【0036】また、上記第1の目的を達成するために本発明の請求項31記載の情報処理方法は、待機時の消費電力を抑制する低消費電力待機機能を備え且つコンピュータからの起動信号により低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、起動信号検出手段により前記コンピュータからの起動信号を検出する起動信号検出工程と、信号送受手段により前記コンピュータとのインターフェース信号のやり取りを行う信号送受工程と、第1の電力供給手段により前記信号送受手段から前記起動信号検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給工程と、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする。

【0037】また、上記第1の目的を達成するために本発明の請求項32記載の情報処理装置は、待機時の消費電力を抑制する低消費電力待機機能を備え且つコンピュータからの起動信号により低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、前記コンピュータからの起動信号を検出する起動信号検出手段と、前記コンピュータとのインターフェース信号のやり取りを行う信号送受手段と、前記信号送受手段から前記起動信号検出手段が動作するために必要な部位を除いた部位へ

の電力供給を制御する第1の電力供給手段と、前記第1の制御手段及び前記第1の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする。

【0038】また、上記第1の目的を達成するために本発明の請求項3記載の情報処理方法は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ指定した時間が経過することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置により情報を処理する情報処理方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、時間検出手段により前記指定した時間が経過したか否かを検出する時間検出工程と、第2の制御手段により前記第1の制御手段の状態制御と前記時間検出手段の検出制御とを行う第2の制御工程とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持すると共に、前記時間検出手段により前記指定した時間が経過したことが検出されると前記第1の制御手段を停止状態から動作状態に遷移させることを特徴とする。

【0039】また、上記第1の目的を達成するために本発明の請求項3記載の情報処理装置は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ指定した時間が経過することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、前記指定した時間が経過したか否かを検出する時間検出手段と、前記第1の制御手段の状態制御と前記時間検出手段の検出制御とを行う第2の制御手段とを具備し、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持すると共に、前記時間検出手段により前記指定した時間が経過したことが検出されると前記第1の制御手段を停止状態から動作状態に遷移させることを特徴とする。

【0040】また、上記第2の目的を達成するために本発明の請求項3記載の記憶媒体は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と

消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、記録状態検出手段により記録の可否状態を検出する記録状態検出モジュールと、第1の電力供給手段により前記記録状態検出手段への電力供給を制御する第1の電力供給モジュールと、記録手段により印字出力を行う印字出力モジュールと、第2の電力供給手段により前記記録手段への電力供給を制御する第2の電力供給モジュールと、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段への電力供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0041】また、上記第2の目的を達成するために本発明の請求項3記載の記憶媒体は、請求項3記載の記憶媒体において、前記プログラムは、カセット検出手段により記録紙を収納する記録紙カセットの有無状態を検出するカセット検出モジュールを有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする。

【0042】また、上記第2の目的を達成するために本発明の請求項3記載の記憶媒体は、請求項3記載の記憶媒体において、前記プログラムは、記録紙検出手段により記録紙の有無状態を検出する記録紙検出モジュールを有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする。

【0043】また、上記第2の目的を達成するために本発明の請求項3記載の記憶媒体は、請求項3記載の記憶媒体において、前記プログラムは、カバー検出手段により着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー検出モジュールを有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする。

【0044】また、上記第2の目的を達成するために本発明の請求項3記載の記憶媒体は、請求項3記載の記憶媒体において、前記プログラムは、着脱検出手段により着脱可能な記録手段の着脱状態を検出する着脱検出モジュールを有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする。

【0045】また、上記第2の目的を達成するために本発明の請求項40記載の記憶媒体は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ記録不能状態を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、記録状態検出手段により記録の可否状態を検出する記録状態検出モジュールと、第1の電力供給手段により前記記録状態検出手段への電力供給を制御する第1の電力供給モジュールと、記録手段により印字出力を行う印字出力モジュールと、第2の電力供給手段により前記記録手段への電力供給を制御する第2の電力供給モジュールと、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段への電力供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段により電力を供給させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0046】また、上記第2の目的を達成するために本発明の請求項41記載の記憶媒体は、請求項40記載の記憶媒体において、前記プログラムは、カセット検出手段により記録紙を収納する記録紙カセットの有無状態を検出するカセット検出モジュールを有し、前記記録状態検出手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする。

【0047】また、上記第2の目的を達成するために本発明の請求項42記載の記憶媒体は、請求項40記載の記憶媒体において、前記プログラムは、記録紙検出手段により記録紙の有無状態を検出する記録紙検出モジュールを有し、前記記録状態検出手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする。

【0048】また、上記第2の目的を達成するために本発明の請求項43記載の記憶媒体は、請求項40記載の記憶媒体において、前記プログラムは、カバー検出手段により着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー状態検出モジュールを有し、前記記録状態検出手段は、前記カバー検出手段が前記カバーの開放状態を検出した場合に記録不能とすることを特徴とする。

【0049】また、上記第2の目的を達成するために本

発明の請求項44記載の記憶媒体は、請求項40記載の記憶媒体において、前記プログラムは、着脱検出手段により着脱可能な記録手段の着脱状態を検出する着脱検出モジュールを有し、前記記録状態検出手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする。

【0050】また、上記第2の目的を達成するために本発明の請求項45記載の記憶媒体は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの特定キーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段によりどのキーが押下されたかを検出する第1のキー押下検出モジュールと、各キーに対応する信号によりどのキーが押下されたかを示すスタティック・キー・スキャン方式であり且つ前記低消費電力待機状態から通常待機状態に遷移する際に使用するキーを含む第2のキー手段によりどのキーが押下されたかを検出する第2のキー押下検出モジュールと、クロック信号供給手段により前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給モジュールと、前記第1の制御手段及び前記クロック信号供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする。

【0051】また、上記第2の目的を達成するために本発明の請求項46記載の記憶媒体は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの任意のキーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを

示すダイナミック・キー・スキャン方式である第1のキー手段によりどのキーが押下されたかを検出する第1のキー押下検出モジュールと、前記クロック信号を用いず1つでもキーが押下されると低消費電力待機状態から通常待機状態に遷移する第2のキー手段によりどのキーが押下されたかを検出する第2のキー押下検出モジュールと、クロック信号供給手段により前記第1のキー手段を動作させるために必要なクロック信号を供給するクロック信号供給モジュールと、前記第1の制御手段及び前記クロック信号供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする。

【0052】また、上記第2の目的を達成するために本発明の請求項47記載の記憶媒体は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿が有ることを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、原稿検出手段により原稿の有無状態を検出する原稿検出モジュールと、第1の電力供給手段により前記原稿検出手段への電力供給を制御する第1の電力供給モジュールと、原稿読取手段により原稿を読み取る原稿読取モジュールと、第2の電力供給手段により前記原稿読取手段への電力供給を制御する第2の電力供給モジュールと、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0053】また、上記第2の目的を達成するために本発明の請求項48記載の記憶媒体は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿を抑える

圧板が開放したことを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、圧板検出手段により前記圧板の開閉状態を検出する圧板検出モジュールと、第1の電力供給手段により前記圧板検出手段への電力供給を制御する第1の電力供給モジュールと、原稿読取手段により原稿を読み取る原稿読取モジュールと、第2の電力供給手段により前記原稿読取手段への電力供給を制御する第2の電力供給モジュールと、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行う第2の制御モジュールの各プログラムモジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0054】また、上記第2の目的を達成するために本発明の請求項49記載の記憶媒体は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ電話回線からの起動信号及び回線に接続される電話機のオフフックにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、起動信号検出手段により前記電話回線からの起動信号を検出する起動信号検出モジュールと、オフフック検出手段により前記回線に接続される電話機のオフフック状態を検出するオフフック検出モジュールと、網制御手段により前記起動信号検出手段と前記オフフック検出手段を含み前記電話回線網との制御を行う網制御モジュールと、第1の電力供給手段により前記網制御手段から前記起動信号検出手段と前記オフフック検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給モジュールと、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御モジュールの各モジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力

力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする。

【0055】また、上記第2の目的を達成するために本発明の請求項50記載の記憶媒体は、待機時の消費電力を抑制する低消費電力待機機能を備え且つコンピュータからの起動信号により低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、起動信号検出手段により前記コンピュータからの起動信号を検出する起動信号検出モジュールと、信号送受手段により前記コンピュータとのインターフェース信号のやり取りを行う信号送受モジュールと、第1の電力供給手段により前記信号送受手段から前記起動信号検出手段が動作するために必要な部位を除いた部位への電力供給を制御する第1の電力供給モジュールと、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行う第2の制御モジュールの各モジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする。

【0056】また、上記第2の目的を達成するために本発明の請求項51記載の記憶媒体は、待機時の消費電力を抑制する低消費電力待機機能を備え且つ指定した時間が経過することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体であって、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御モジュールと、時間検出手段により前記指定した時間が経過したか否かを検出する時間検出モジュールと、第2の制御手段により前記第1の制御手段の状態制御と前記時間検出手段の検出制御とを行う第2の制御モジュールの各モジュールを有するプログラムを格納してなり、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持すると共に、前記時間検出手段により前記指定した時間が経過したことが検出されると前記第1の制御手段を停止状態から動作状態に遷移させることを特徴とする。

【0057】

【発明の実施の形態】以下、本発明の各実施の形態を図面に基づき説明する。

【0058】（第1の実施の形態）図1は、本発明の一実施の形態に係る画像処理装置としてのファクシミリ装置の斜視図、図2は、同ファクシミリ装置の圧板を開放した状態の斜視図、図3は、同ファクシミリ装置のセンサを透視した状態の図1と同状図である。

【0059】各図中、1は操作パネルで、操作者とのヒューマン・インターフェースを行うものである。2はシート原稿台で、シート状の原稿を読み取る際に、該シート状の原稿が載置セットされるものである。3は開閉可能な圧板で、ブック状の原稿を読み取る際に、該ブック状の原稿を押さえるものである。4は記録紙カセットで、複数枚の記録紙を収納するものである。5はマルチ・フィーダーで、必要に応じて記録紙をセットするものである。6はプリンタ・カバーで、トナー・カートリッジ等の記録ユニットを内部に収納する部位の開口部を開閉するものである。

【0060】また、図2中、7はブック原稿台で、ブック状の原稿を読み取る際に、該ブック状の原稿が載置セットされるものである。8はコンタクト・センサで、シート状の原稿及びブック状の原稿から画像データを読み取るものである。

【0061】また、図3中、9は圧板検出センサ（BCVS）で、圧板3の開閉状態を検出するものである。10は原稿検出センサ（DS）で、シート原稿台2にシート状の原稿が載置セットされたか否かを検出するものである。11はカバー検出センサ（カバー・スイッチ）で、プリンタ・カバー6の開閉状態を検出するものである。12はカセット検出センサ（カセット・スイッチ）で、記録紙カセット4が本装置に装着されているか否かを検出するものである。13はマルチ・フィーダー記録紙有無検出センサで、マルチ・フィーダー5に記録紙が有るか否かを検出するものである。

【0062】図4～図7は、本実施の形態に係る画像処理装置としてのファクシミリ装置の構成を示すブロック図である。図4～図7において、電源14は、商用電源15に接続され、メイン電源16とスタンバイ電源17とにより構成されている。そして、商用電源15が投入されると、メイン電源16は、「PWCTL（パワーコントロール）」18がHigh（ハイ）のとき、+5V、+12V及び+24Vを、それぞれプラス5ボルト、プラス12ボルト及びプラス24ボルトにバイアスするが、Low（ロウ）のときはバイアスしない。

【0063】ここで、「High」とは、入力側のしきい値を越えた状態であり、「Low」とは、入力側のしきい値未満の状態をそれぞれ示す。

【0064】商用電源15が投入されると、スタンバイ電源17は、「PWCTL」18の状態に拘らず、+5VS及び±12VAを、それぞれプラス5ボルト、プラス12ボルトとマイナス12ボルトにバイアスする。メイン電源16には、モータ等の動作電流が大なるデバイ

ス及びバイポーラ・デバイス等のスタティック状態でも消費電流が大なるデバイス等が主に接続される。

【0065】CPU（中央演算処理装置）19は、第1の「X'tal」20の振動子の発振を停止させて動作をアイドル状態にし、消費電力を最少にするSLEEP（スリープ）モード「STOP（ストップ）モード或いは停止モードとも呼ぶ」機能を備え、「XNMI（エックス・ノン・マスカブル・インターフェース）」21がロウのときに前記「SLEEP」モードを解除するタイプの汎用CPUにより構成され、ROM（リード・オンリー・メモリ）22に格納されているプログラムに従い制御する。CPU19とROM22の電源は+5VSに接続される。CPU19のバスはシステム・バス23に接続され、複数のメモリやI/O（入出力装置）に接続される。システム・バス23には、データ、アドレス、セレクト、リード・ライト信号等がある。

【0066】「RESET（リセット）-IC」24は、「VOLTAGE-DETECTOR（ボルテージ・デテクター）」25と「WATCH-DOG-TIMER（ウォッチ・ドグ・タイマー）」26とにより構成される。「RESET-IC」24の電源は+5VSに接続される。「VOLTAGE-DETECTOR」25は、+5VSが所定電圧以下（4.5V）で、Low出力する電圧検出手段である。「WATCH-DOG-TIMER」26は、「WDINH（Watch-Dog-timer-INHibit）」27がLowのとき、「WDCLR（Watch-Dog-timer-CLea r）」28に所定間隔のパルス（例えば、100ms）が入力されないとLow出力する。「WDINH」27がHighのときは、「WDCLR」28に所定間隔のパルスが入力されなくても、「WATCH-DOG-TIMER」26は動作しないで、出力はHighを保持する。

【0067】「VOLTAGE-DETECTOR」25と「WATCH-DOG-TIMER」26のどちらかの出力がLowであれば、「XRST（エックスリセット）」29にLowを出力し、本システムを初期化する。「XRST（エックスリセット）」29のLowからHighへの遷移は時定数を有して移行するが、逆のHighからLowへの遷移は時定数を有せずに即座に移行する。

【0068】「RTC（Real Time Clock）」30は、時刻及びカレンダー機能を有し、本実施の形態に係る情報処理装置における通信管理に用いる。第2の「X'tal」31は、一般的に使用される32.768KHzであるため、消費電流は極めて小さい。また、「RTC」30の電源は+5VSに接続され、TPoutには第2の「X'tal」31を分周した1024Hzが出力される。「SRAM（スタティック・ランダム・アクセス・メモリ）」32は、操作パネ

ル1（図1参照）から入力されたワンタッチ・ダイヤル番号等の情報を記憶する。SRAM32の電源は+5VSに接続される。

【0069】DRAM（ダイナミック・ランダム・アクセス・メモリ）33は、CPU19が動作するときのスタック、ワーキング・メモリ、画像メモリ等に使用する。DRAM33の電源は+5VSに接続される。メモリ・コントローラ34は、ROMコントローラ35、SRAMコントローラ36及びDRAMコントローラ37により構成され、それぞれROM22、SRAM32、DRAM33への「XCS」、「XRAS」、「XCAS」等のアクセス信号を、CPU19が出力するシステム・バス23上の制御信号に基づき生成する。

【0070】ROM22及びSRAM32は、それぞれの「XCS」がインアクティブであるとき、その消費電流が最小となる。DRAM33は、「XRAS」をLowにした後、「XCAS」もLowにする（セルフ・リフレッシュ・モード）と、その消費電流が最小となる。CPU19からの制御により、これらの低消費電流モードに移行する。メモリ・コントローラ34の「CLK」は動作クロックである。メモリ・コントローラ34の電源は+5VSに接続される。

【0071】プリンタ38はレーザビーム・プリンタであり、定着ユニット39、高圧ユニット40、記録モータ41、プリンタ・コントローラ42、カバー検出センサ（カバーSW）11、カセット検出センサ（カセットSW）12、マルチ・フィーダー記録紙有無検出センサ13、第1の「3STAGEバッファ」43、第1のプルアップ抵抗44及び付随する抵抗45、46、47で構成される。プリンタ38の電源は+5VS、+5V、+12V及び+24Vに接続される。抵抗45～47は+5VSに、第1のプルアップ抵抗44は+5Vに、第1の「3STAGEバッファ」43の電源は+5VSに、プリンタ・コントローラ42、記録モータ41、高圧ユニット40及び定着ユニット39は、+5V、+12V及び+24Vに接続される。

【0072】カバー検出センサ11は、本実施の形態で不図示のトナー・カートリッジを収納する部位の開閉部を開閉するプリンタ・カバー6（図1参照）の開閉状態を検出するスイッチである。カバー検出センサ11は、プリンタ・カバー6が開いているときはオフ状態、閉じているときはオン状態となり、抵抗45を介して+5VSに接続されているので、それぞれHigh、Low出力となる。

【0073】マルチ・フィーダー記録紙有無検出センサ13は、マルチ・フィーダー5（図1参照）に記録紙がセットされているか否かを検出するPhoto-Interrupter（フォト・インタラプタ）センサであり、第1の「Photo-LED（発光ダイオード）」48と第1の「Photo-TR（トランジスタ）」4

9により構成されている。「PNP-TR」50は第1の「Photo-LED」48のバイアス制御トランジスタである。「PNP-TR」50のコレクタに第1の「Photo-LED」48のアノードが接続される。

【0074】抵抗47は+5VSと第1の「Photo-TR」49のコレクタ間に接続される。「PNP-TR」50のコレクタとエミッタ間がオン状態になると、第1の「Photo-LED」48のアノードにバイアスが供給され、第1の「Photo-LED」48が発光する。第1の「Photo-LED」48と第1の「Photo-TR」49との間には、本実施の形態では、不図示のアクチュエータがあり、記録紙有り、第1の「Photo-LED」48と第1の「Photo-TR」49との間を前記アクチュエータが遮断する構成とする。

【0075】第1の「Photo-LED」48が発光している状態で記録紙が無いと、第1の「Photo-LED」48と第1の「Photo-TR」49との間の遮断物が無い状態なので、第1の「Photo-TR」49のベースにバイアスが供給され、該第1の「Photo-TR」49のコレクタとエミッタとの間がオン状態となり、第1の「Photo-TR」49のコレクタ出力がLowになる。

【0076】第1の「Photo-LED」48が発光している状態で記録紙有りにより、第1の「Photo-LED」48と第1の「Photo-TR」49との間が遮断されると、第1の「Photo-TR」49のベースにバイアスが供給されず、プルアップ抵抗44により第1の「Photo-TR」49のコレクタ出力がHighになる。

【0077】「PNP-TR」50のコレクタとエミッタ間がオフ状態では、第1の「Photo-LED」48のアノードに電圧が供給されず、第1の「Photo-LED」48が発光しないが、このときは、記録紙の有無に拘らず第1の「Photo-TR」49のベースにバイアスが供給されない、第1のプルアップ抵抗44により第1の「Photo-TR」49のコレクタ出力がHighになる。第1の「3STAGEバッファ」43の電源は+5VSに接続され、イネーブルは+5Vに接続され、入力にカバー検出センサ11、カセット検出センサ12、マルチ・フィーダー記録紙有無検出センサ13を接続し、出力に+5Vに接続された第1のプルアップ抵抗44を介してプリンタ・コントローラ42を接続する。第1の「3STAGEバッファ」43により、スタンバイ電源17のみバイアスされ、プリンタ・コントローラ42の電源であるメイン電源16がバイアスされていない場合において、プリンタ・コントローラ42にバイアスがかかることを防止することができる。

【0078】また、プリンタ・コントローラ42は「P

RRST」51の状態により、+5V、+12V、+24Vのパワー・オン時の初期動作を変化させる。「PRRST」51がHighのとき、+5V、+12V、+24Vがオンすると、プリンタ・コントローラ42は、プリンタ38内の全てのユニットを初期状態にするが、「PRRST」51がLowで+5V、+12V、+24Vがオンしたときは、初期化を繰り返すことにより寿命が短くなるユニットを除いて初期動作を行う。「PRRST」51の極性は、メイン電源16がオフ状態時に、プリンタ38のプリンタ・コントローラ42に対してバイアスが印加されないように決定した。

【0079】I/Oコントローラ52は、プリンタI/F（インターフェース）53、スキャナI/F（インターフェース）54、「RTP（Real Time Port）」55、「KEYSCN（Key Scan）」56により構成されている。I/Oコントローラ52の電源は+5VSに接続される。スキャナI/F54はシート状原稿及びブック状原稿を画像データとして読み取るコンタクト・センサ8とのインターフェースを行う。このコンタクト・センサ8の電源は+5Vに接続される。

【0080】第1のプルダウン抵抗57は、メイン電源16がオフ状態時に、コンタクト・センサ8からの信号が不安定なるのを防ぎ且つコンタクト・センサ8への逆バイアス防止用に用いる。プリンタI/F53は、プリンタ38とのコマンド、ステータスの送受及びプリンタ38への画像データの送受を行い、プリンタ38への出力ライン上にある第2の「3STAGEバッファ」58のイネーブル制御を行う。第2の「3STAGEバッファ」58の電源は+5VSに、第2のプルアップ抵抗59は+5Vにそれぞれ接続される。メイン電源16がオフ状態時に、プリンタI/F53からプリンタ38に対して電圧が供給されないように、第2の「3STAGEバッファ」58をディセーブル状態にする。

【0081】プリンタ38へのコマンド信号は、アクティブLowであり、Highが入力されてもプリンタ38は動作しない仕様である。第2のプルアップ抵抗59は、メイン電源16がオン状態にあり且つ第2の「3STAGEバッファ」58の出力がHI-Zのとき、プリンタ38にHighを出力することにより、スタンバイ電源17、メイン電源16の立ち上がり時等の不要なプリント動作を停止させるためである。

【0082】第2のプルダウン抵抗60は、メイン電源16がオフ状態のとき、プリンタ38からのステータス信号が不安定になるのを防ぎ且つプリンタ38への逆バイアス防止用に用いる。「RTP」55は、読取モータ61を駆動するモータ・ドライバ62のコントロール信号及びコントロール・ライン上にある第3の「3STAGEバッファ」63のイネーブル制御を行う。この第3の「3STAGEバッファ」63は、+5VSに、第3

のプルアップ抵抗64は+5Vにそれぞれ接続される。

【0083】モータ・ドライバ62にHighが入力されると、読取モータ61は励磁されない。メイン電源16がオフのとき、「RTP」55からモータ・ドライバ62に対して電圧が供給されないように、第3の「3STAGEバッファ」63をディセーブル状態にする。第3のプルアップ抵抗64は、メイン電源16がオン状態にあり且つ第3の「3STAGEバッファ」63の出力がHigh-Zのとき、モータ・ドライバ62にHighを出力することにより、スタンバイ電源17、メイン電源16の立ち上がり時等の不要な読取モータ61の励磁を辞めるためにある。

【0084】「CLK」65は動作クロック、「XESRST」66はI/Oコントローラ52のリセット信号であり、Lowアクティブである。「WDCLR」28は、CPU19が非SLEEP状態にあるとき、I/Oコントローラ52をアクセスするごとにパルス出力される。「KEYSCN」56は格子状に配置されたキーにより構成されるキー・マトリクス67をダイナミックにスキャンすることによりキー押下状態を検出する。キー・マトリクス67は、“00、01、…0n、10、11、…n0、n1、…nn”のキーで構成される。“00、01、…0n”キーは、「KO0」68に、“10、11、…1n”キーは、「KO1」69に、“n0、n1、…nn”キーは、「KOn」70にそれぞれ接続される。「KO0」68、「KO1」69、…「KOn」70信号は、「CLK」65に基づき所定間隔毎に順次駆動されるので、「CLK」65が無い場合は、キー・スキャンは行われない。

【0085】“00、10、…n0”キーは、「KI0」71に、“01、11、…n1”キーは、「KI1」72に、“0n、1n、…nn”キーは、「Kin」73にそれぞれ接続される。「KI0」71、「KI1」72、…「Kin」73のグループに接続されたキーの内、「KO0」68～「KOn」70信号が駆動されているキーが押下されるとアクティブになる。これにより、「KO0」68～「KOn」70、「KI0」71～「Kin」73のマトリクスによりそれぞれのキー押下を検出する。例えば、「KO0」68信号が駆動されているときに、“00”キーが押下されると、「KI0」71がアクティブになる。しかし、「KO0」68信号が駆動されていないときに「KI0」71がアクティブになると、それは、“00”キーが押下によるものではなく、“01、…0n”キーの内の1つによるものである。

【0086】発振器74のVDD（電源）は、「J-FET（JタイプのFET）」75のドレインに接続され、ソースは+5VSに接続される。ゲートにLowが入力されると、ソースとドレインとの間がオン（ON）状態となり、発振器74のVDDにバイアスが供給さ

れ、発振動作を開始する。FETを選んだのは、電流による電圧降下を防ぐためである。第3のプルダウン抵抗76は、ゲートにHighが入力され、ソースとドレインとの間がオフ（OFF）状態となり、発振器74のVDDにバイアスが供給されていないときに、発振器74からのOUT出力が不定になるのを防ぎ且つ発振器74への逆バイアスを防止するために用いる。発振器74のOUTは、メモリ・コントローラ34のCLK及びI/Oコントローラ52のCLKへそれぞれ接続される。

【0087】LED77のバイアスは、抵抗78を介して+5VSから供給され、「NPN-TR」79のベースにHighが入力されると発光し、Lowが入力されると消灯する。ESSキー80は操作パネル1（図1参照）に配置され、抵抗81を介して+5VSへプルアップされ、押下されるとショート状態になってLowが出力され、押下されないとオープン状態となってHighが出力される。NCU82は、オフフック検出回路83、Hリレー&ドライバ84、CI検出回路85、FC検出回路86、ダイヤル・リレー&ドライバ87、CMLリレー&ドライバ88、DI検出回路89により構成される。CMLリレー88は、アンプ90側、またはHリレー84側のいずれか一方を公衆回線91に接続するリレーである。CMLリレーのドライバ88の電源に+5Vを用い且つリレーをドライブしないとき、公衆回線91をHリレー84側に接続する構成になっている。

【0088】Hリレー84は、CMLリレー88側、または+5VS側のいずれか一方を電話器92に接続するリレーである。Hリレーのドライバ84の電源に+5VSを用い且つリレーをドライブしないとき、電話器92をCMLリレー88側に接続する構成になっている。ダイヤル・リレー87は、ダイヤル・パルスが発生させる際に使用し、このドライバ87の電源は+5Vを用いる。DI検出回路89は、ダイヤル・イン・サービス利用時の極反検出のために使用し、この電源は+5Vを用いる。Hリレー84が電話器92を+5VSに接続しているとき、またはHリレー84が電話器92をCMLリレー88側に接続し且つCMLリレー88が公衆回線91とHリレー84側を接続しているとき、オフフック検出回路83は、電話器92がオフフック状態であることを検出するとLowを出力する。オフフック検出回路83の電源は+5VSを用いる。

【0089】CMLリレー88が公衆回線91とHリレー84側とを接続しているとき、CI検出回路85は、公衆回線91からの16Hzの呼び出し信号を検出するとLowを出力する。CI検出回路85の電源は+5VSを用いる。CMLリレー88が公衆回線91とHリレー84側とを接続しているとき、FC検出回路86は、ファクシミリ通信網からの1300Hzの呼び出し信号を検出するとLowを出力する。FC検出回路86の電源は+5VSを用いる。

【0090】音声IC93は、例えば、「この電話はファクシミリに接続されています。ピーという音のあとに送信して下さい。電話をご利用の方は、そのまま暫くお待ち下さい。」等の音声メッセージを送出する。システム・バス23からのスタート・コマンドにより、第3のX'tal（例えば、640KHz）94が発振開始、前述の音声送出後、自動的に発振停止する。音声IC93の電源は+5VSを用いる。

【0091】モデム95は、変復調装置であり、システム・バス23からのSLEEPコマンドにより第4の「X'tal」96が発振を停止し、低消費電流モードに移行する。SLEEP状態からの復帰は、モデム95の「XRST」にLowを入力することにより行われる。モデム95の電源は+5VSを用いる。

【0092】音声IC93とはモデム95からの出力は、アンプ90で加算、増幅し、NCU82に送出後、公衆回線91に出力される。公衆回線91からの受信信号は、NCU82を経由してアンプ90で増幅され、モデム95に輸入される。アンプ90の電源は±12VAに接続される。

【0093】DS（原稿検出センサ）10は、シート状原稿の有無を示すPhoto-Interrupterセンサで、第2の「Photo-LED」97と第2の「Photo-TR98」により構成される。「PNP-TR」50は、第2の「Photo-LED」97のバイアス制御トランジスタである。「PNP-TR」50のエミッタには+5VSが接続され、「PNP-TR」50のコレクタには第2の「Photo-LED」97のアノードが接続される。

【0094】第4のプルアップ抵抗99は、+5VSと第2の「Photo-TR」98のコレクタ間に接続される。PNP-TR50のコレクタとエミッタ間がオン状態になると、第2の「Photo-LED」97のアノードにバイアスが供給され、第2の「Photo-LED」97が発光する。第2の「Photo-LED」97と第2の「Photo-TR」98との間には、本実施の形態では不図示のアクチュエータがあり、シート状原稿無しで第2の「Photo-LED」97と第2の「Photo-TR」98との間をアクチュエータで遮断する構成とする。第2の「Photo-LED」97が発光している状態でシート状原稿が有ると、第2の「Photo-LED」97と第2の「Photo-TR」98との間の遮断物が無い状態なので、第2の「Photo-TR」98のベースにバイアスが供給され、第2の「Photo-TR」98のコレクタとエミッタ間がオン状態になり、第2の「Photo-TR」98のコレクタがLowになる。

【0095】第2の「Photo-LED」97が発光している状態でシート状原稿が無いことにより、第2の「Photo-LED」97と第2の「Photo-TR

R」98との間が遮断されると、第2の「Photo-TR」98のベースにバイアスが供給されず、第4のプルアップ抵抗99により第2の「Photo-TR」98のコレクタ出力がHighになる。PNP-TR50のコレクタとエミッタ間がオフ状態では、第2の「Photo-LED」97のアノードに電圧が供給されず、第2の「Photo-LED」97が発光しないが、このときは、シート状原稿の有無によらず、第2の「Photo-TR」98のベースにバイアスが供給されないため、第4のプルアップ抵抗99により第2の「Photo-TR」98のコレクタはHighになる。

【0096】BCVS（圧板検出センサ）9は、圧板3（図1参照）の開閉を示すPhoto-Interrupterセンサで、第3の「Photo-LED」100と第3の「Photo-TR」101により構成される。PNP-TR50は、第3の「Photo-LED」100のバイアス制御トランジスタでもある。PNP-TR50のコレクタは、第3の「Photo-LED」100のアノードに接続される。第5のプルアップ抵抗102は、+5VSと第3の「Photo-TR」101のコレクタ間に接続される。PNP-TR50のコレクタとエミッタ間がオン状態になると、第3の「Photo-LED」100のアノードにバイアスが供給され、第3の「Photo-LED」100が発光する。

【0097】第3の「Photo-LED」100と第3の「Photo-TR」101間には、本実施の形態では不図示のアクチュエータがあり、圧板3が閉状態で、第3の「Photo-LED」100と第3の「Photo-TR」101間をアクチュエータで遮断する構成とする。第3の「Photo-LED」100が発光している状態で圧板3が閉状態にあると、第3の「Photo-LED」100と第3の「Photo-TR」101間の遮断物が無い状態なので、第3の「Photo-TR」101のベースにバイアスが供給され、第3の「Photo-TR」101のコレクタとエミッタ間がオン状態になり、第3の「Photo-TR」101のコレクタがLowになる。第3の「Photo-LED」100が発光している状態で圧板3が開状態により、第3の「Photo-LED」100と第3の「Photo-TR」101間が遮断されると、第3の「Photo-TR」101のベースにバイアスが供給されず、第5のプルアップ抵抗102により第3の「Photo-TR」101のコレクタはHighになる。

【0098】「PNP-TR」50のコレクタとエミッタ間がオフ状態では、第3の「Photo-LED」100のアノードに電圧が供給されず、第3の「Photo-LED」100が発光しないが、このときは、圧板3の開閉によらず、第3の「Photo-TR」101のベースにバイアスが供給されないため、第5のプルア

ップ抵抗102により第3の「Photo-TR」101のコレクタはHighになる。

【0099】バイセントロニクス・チップ103は、「IEEE-P1284」の制御を行うチップである。バイセントロニクス・チップ103の電源は+5VSに接続される。双方向信号として「PIFDO」～「PIFD7」、双方向バッファ制御信号として「XPIFEN」、「PIFDIR」を有し、入力信号として「SELIN」、「ATFD」、「STRB」、「INIT」を有し、出力信号として「XPERR」、「ACK」、「XBUSY」、「FALT」、「XSEL」を有する。

【0100】バイセントロニクス・インターフェイス・コネクタ104とバイセントロニクス・チップ103間には、バッファ「LS245」105、「LS14」106、「LS06」107、「LS14」108がある。更に、これらのバッファ「LS245」105～「LS14」108とバイセントロニクス・インターフェイス・コネクタ104間には、プルアップ抵抗109, 110, 111, 112がある。これらのバッファ「LS245」105～「LS14」108とプルアップ抵抗109～112は、「INIT」信号に接続されるバッファ「LS14」108関連のみ+5VSに接続され、これ以外は+5Vに接続される。

【0101】図4～図7における「NMIG (ノンマスカブルーインターフェース ジェネレータ)」113は、図8に示すように構成されている。即ち、図8において、114はレジスタ/ステータス部、115は「RTC」タイマー部、116は「NMI」要因検出部、117は「NMI」出力遅延タイマー部、118は「XESSRST」出力タイマー部、119は「CLKCTL・PWCTL」出力タイマー部、120は「SENPW」出力タイマー部である。

【0102】レジスタ/ステータス部114は、図9に示すように、デコーダ121、ラッチ122、バッファ123により構成される。デコーダ121は、アドレス124をデコードして、ライト対象となるラッチを選択する。バッファ123は、NMI要因検出部116からの「ESSSTS0～ESSSTS10」125をCPU19がリード時にシステム・バス23上に出力する。

【0103】ラッチ121には、「T0」129～「T7」136、「ESSBIT」126、「ESSLED」127、「WDINH」27、「XMDMRST」128、「PRRST」51を設定するためのレジスタがある。このレジスタの初期値は、「PRRST」51を除いて“0”がセットされる。これらのうち、「ESSBIT」126、「ESSLED」127、「WDINH」27、「XMDMRST」128、「PRRST」51は、出力ポートとして動作する。

【0104】図10は、「RTC」タイマー部115の

内部構成を示す回路図であり、このRTCタイマー部115は、カウンタ115aとコンパレータ115bとから構成される。そして、図11に示すごとく、「ESSBIT」126がHighのとき、カウンタ115aがカウント動作を行い、「T0」129と一致すると「RTCON」137にHighパルスを出力する。

【0105】図12は、「NMI」出力遅延タイマー部117の内部構成を示す回路図であり、この「NMI」出力遅延タイマー部117は、カウンタ117aとコンパレータ117bとラッチ117cとから構成される。そして、図12に示すごとく、「NMI」138がLowのとき、「XNMI」21はHighであり、「NMI」138がHighのとき、カウンタ117aがカウント動作を行い、「T1」130と一致するとラッチ117cによりラッチされ、「XNMI」21はHighからLowに変化する。その後、「NMI」138がHighからLowに移行すると、「XNMI」21はHighになる。

【0106】図14は、「XESSRST」出力タイマー部118の内部構成を示す回路図であり、この「XESSRST」出力タイマー部118は、セクタ139、コンパレータ140、カウンタ141、ラッチ142, 143、AND回路144, 145, 146, 147, 148、OR回路149、「SR-FF」150, 151, 152、から構成される。

【0107】そして、図15に示すごとく、「ESSBIT」126がHighのとき、「XESSRST」66を「T2」131、「T3」132に基づきパルス出力を行う。「ESSBIT」126がLowのとき、「XESSRST」66はHigh状態である。「ESSBIT」126がLowからHighに移行すると、AND回路147出力に1パルスのHighが出力され、「SR-FF」150がセットされ、「SELO N」153がHighに移行する。これにより、セクタ139は「T2」131を選択し、「XCLR」154がLowからHighに移行し、カウンタ141が動作する。そして、カウンタ141の値が「T2」131と一致すると、SR-FF152がセットされ、「XESSRST」66がHighからLowへ移行する。また、「SR-FF」150がリセットされ、「XCLR」154がLowになり、カウンタ141が停止する。

【0108】次に、「NMI」138がLowからHighに移行すると、AND回路148出力に1パルスのHighが出力され、「SR-FF」151がセットされ、「SELOFF」155がHighに移行する。これにより、セクタ139は「T3」132を選択し、XCLR154がLowからHighに移行し、カウンタ141が動作する。そして、カウンタ141の値が「T3」132と一致すると、SR-FF152がリセ

ットされ、「XESSRST」66がLowからHighへ移行する。また、「SRFF」151がリセットされ、「XCLR」154がLowになり、カウンタ141が停止する。「XESSRST」66は、「XRST」29がLowのとき、Lowになる。

【0109】図16は、CLKCTL・PWCTL出力タイマー部119の内部構成を示す回路図であり、このCLKCTL・PWCTL出力タイマー部119は、セクタ156、コンパレータ157、カウンタ158、ラッチ159、160、AND回路161、162、163、164、OR回路165、SRFF166、167、168から構成される。

【0110】そして、図17に示すごとく、「ESSBIT」126がHighのとき、CLKCTL169、PWCTL18を「T4」133、「T5」134に基づきパルス出力を行う。「ESSBIT」126がLowのとき、CLKCTL169はLow状態、PWCTL18はHigh状態である。「ESSBIT」126がLowからHighに移行すると、AND回路163出力に1パルスのHighが出力され、「SRFF」166がセットされ、「SELON」170がHighに移行する。

【0111】これにより、セクタ156は「T4」133を選択し、「XCLR」171がLowからHighに移行し、カウンタ158が動作する。そして、カウンタ158の値が「T4」133と一致すると、「SRFF」168がセットされ、「CLKCTL」169がLowからHighへ、「PWCTL」18がHighからLowへそれぞれ移行する。また、「SRFF」166がリセットされ、「XCLR」171がLowになり、カウンタ158が停止する。

【0112】次に、「NMI」138がLowからHighへ移行すると、AND回路164出力に1パルスのHighが出力され、「SRFF」167がセットされ、「SELOFF」172がHighに移行する。これにより、セクタ156は「T5」134を選択し、「XCLR」171がLowからHighに移行し、カウンタ158が動作する。そして、カウンタ158の値が「T5」134と一致すると、「SRFF」168がセットされ、「CLKCTL」169がHighからLowへ、「PWCTL」18がLowからHighへそれぞれ移行する。また、「SRFF」167がリセットされ、「XCLR」171がLowになり、カウンタ158が停止する。

【0113】図18は、「SENPW」出力タイマー部120の内部構成を示す回路図であり、この「SENPW」出力タイマー部120は、コンパレータ173、174、カウンタ175、176、AND回路177、178、「SRFF」179から構成される。

【0114】そして、図19に示すごとく、「ESSB

IT」126がHighのとき、「SENPW」180を「T6」135、「T7」136に基づきトグル出力を行う。「ESSBIT」126がLowの間、「SENPW」180はLow状態を保持している。そして、「ESSBIT」126がHighに移行すると、AND回路177の出力がHighになり、カウンタ175がカウント動作を開始する。同様に、AND回路178の出力がHighになり、カウンタ176もカウント動作を開始する。

【0115】「T6」135と「T7」136の設定値は、「T6」135より「T7」136の方を小さく設定するので、まず、「T7」136とカウンタ176の出力が一致すると、「SRFF」179のRにパルスが入力され、「SENPW」180がLowからHighへ移行する。これに伴いAND回路178の出力がLowになり、カウンタ176がリセットされる。

【0116】次に、「T6」135とカウンタ175の出力が一致すると、「SRFF」179のSにパルスが入力され、「SENPW」180がHighからLowに移行し、AND回路177の出力に1パルスのLowが出力され、カウンタ175がリセットされ、再びカウント動作を開始する。カウンタ176に関しても同様であり、以降、この動作を繰り返す。そして、「ESSBIT」126がHighからLowに移行すると、「SENPW」180はLow状態を保持する。

【0117】図20は、NMI要因検出部116の内部構成を示すブロック図であり、このNMI要因検出部116は、INV181、182、183、184、185、186、187、ラッチ188、189、190、191、192、193、194、195、196、197、198、199、200、201、202、203、204、205、206、207、208、AND回路209、210、211、212、213、214、215、216、217、218から構成されている。

【0118】そして、NMI要因検出部116は、図21に示すごとく、「ESSBIT」126がHighのとき、「RTCON」137にHigh入力があると、ラッチされ、「ESSSTS0」219がHighになる。また、CLK220のクロック間（チャタリング防止）、「XESSR1」221～「XESSR4」224、「XESSR6」226～「XESSR7」227、「XESSR10」230にLow入力、「XESSR5」225、「XESSR8」228、「XESSR9」229にHigh入力があるとラッチされ、「ESSSTS1」231～「ESSSTS10」240がそれぞれHighになる。「ESSSTS1」231～「ESSSTS10」240の内、少なくとも1つがHighになるとラッチされ、「NMI」138がHighになる。

【0119】「ESSBIT」126がLowに設定されると、「ESSSTS0」219、「ESSSTS1」231～「ESSSTS10」240及び「NMI」138はLowになる。

【0120】次に、「NMIG」113の各信号の接続先について説明する。

【0121】D0～15、A1～4、「XIOWR」、「XIORD」は、システム・バス23に接続され、それぞれデータ、アドレス、ライト、リード信号として使用する。「XRST」は「RESET-IC」24の「XRST」に接続され、Lowが入力されると「NMIG」113をリセットする。「XESSR0」は「RTC」30の「TPOUT」に接続され、「NMIG」113の動作クロックとして使用する。「XESSR1」は「ESS」キー80に接続されている。「XESSR2」はオフック検出回路83の出力に接続されている。

【0122】「XESSR3」はCI検出回路85の出力に接続されている。「XESSR4」はFC検出回路86の出力に接続されている。「XESSR5」はバイセントロニクスチップ103の「INIT」に接続されている。「XESSR6」はDS10の「Photo-TR」98のコレクタに接続されている。「XESSR7」は「BCVS9」の「Photo-TR」101のコレクタに接続されている。「XESSR8」はカバー検出センサ11に接続されている。「XESSR9」はカセット検出センサ12に接続されている。「XESSR10」はマルチ・フィーダー記録紙有無センサ13の「Photo-TR」49のコレクタに接続されている。

【0123】「WDINH」は「RESET-IC」24の「WATCH-DOG-TIMER」26の「WDINH」に接続されている。「ESSLED」は「NPN-TR」79のベースに接続され、LED77の点灯制御に使用する。「XNMI」はCPU19の「XNMI」に接続され、CPU19のSLEEP状態の解除に使用する。「CLKCTL」は「J-FET」75のベースに接続され、発振器74のVDD制御を行う。「XESSRST」はメモリ・コントローラ34とI/Oコントローラ52の「XESSRST」に接続されている。「PWCTL」は電源14の「PWCTL」に接続され、メイン電源16（+5V、+12V、の+24V）のオン／オフ制御を行う。「SENPW」は「PNP-TR」50のベースに接続され、DS10、「BCVS」9の「Photo-LED」97、100の点灯制御に使用する。「XMDMRST」はモデム95の「XRST」に接続されている。

【0124】次に、本実施の形態に係る画像処理装置の動作を図22に基づき説明する。

【0125】電源14に商用電源15が印加されると、

電源14のスタンバイ電源17の+5VS、±12VAが立上がり、+5VSが所定の電圧に達し、時定数で定められた時間になるまで、「RESET-IC」24の「XRST」29はLowを出力する。「XRST」29のLowによりCPU19と「NMIG」113が初期化される。これにより、CPU19の「X'tal」20が発振動作を開始する。

【0126】「CLKCTL」169の初期値はLowであるので、「J-FET」75のソースとゲートとの間がオンすることにより、発振器74の「VDD」に+5VSが供給されることによって、該発振器74が発振動作を開始し、メモリ・コントローラ34とI/Oコントローラ52のCLK65に動作クロックが供給される。

【0127】「RESET-IC」24の「XRST」29がLowの間、「XESSRST」66はLowであるので、メモリ・コントローラ34とI/Oコントローラ52の初期化を行う。「SENPW」180の初期値はLowであるので、「PNP-TR」50のエミッタとコレクタとの間がオンすることにより、DS10とBCVS9とマルチ・フィーダー記録紙有無センサ13の「Photo-LED」97、100、48のアノードにバイアスが供給され、DS10とBCVS9とマルチ・フィーダー記録紙有無センサ13の「Photo-LED」97、100、48はそれぞれ点灯する。

【0128】「PWCTL」18の初期値はHighであるので、電源14のメイン電源16の+5V、+12V、+24Vが立ち上がり、プリンタ38が立ち上がる。このとき、「PRRST」51の初期値はHighであるので、プリンタ・コントローラ42は全てのユニットを初期化する。「XMDMRST」128がLowであるので、モデム95の初期化が行われ、モデム95の「X'tal」96が発振動作を開始する。「ESSLED」127の初期値はLowであるので、「NPN-TR」79のベースにバイアスが供給されず、LED77は消灯状態にある。「WDINH」27の初期値はLowであるので、「RESET-IC」24の「WATCH-DOG-TIMER」26は有効となる（S1）。

【0129】所定時間を経過すると、「RESET-IC」24の「XRST」29が、LowからHighに遷移し、CPU19が動作可能となる。この時間は、スタンバイ電源17が立ち上がる時、発振器74とCPU19の「X'tal」20の発振が十分安定する時間を満足するために必要とされる（S2）。

【0130】CPU19はモデム95のリセット状態を解除して動作可能とするために、「XMDMRST」128をHighに移行させる。同様に、この時間は、スタンバイ電源17が立ち上がる時、モデム95の「X'tal」96の発振が十分安定する時間を満足す

るために必要とされる。プリンタ38の初期化のために「PRRST」51の用途が終了したので、「PRRST」51をHighからLowに移行させる。「RESET-IC」24の「WATCH-DOG-TIMER」26のタイムアウト時間が経過する前に、CPU19はI/Oコントローラ52へのアクセスにより、「WDCLR」28にパルスが発生させる(S3)。

【0131】これにより、システムはアクティブ状態になり、通信、コピー等が可能となり、画像通信装置として使用する。

【0132】通信、コピー等のシステムが動作しなくてもよい状態が連続すると、システムは最小限必要な部分のみを動作させ、それ以外は停止、またはパワーダウンさせる低消費電力スタンバイ状態に移行しようとする。以降、この低消費電力スタンバイ状態を「Energy Saved Standby」の頭文字をとって「ESS」状態と記述する。また、「ESS」状態に移行するための前処理を行っているときの状態を「ESS」前処理状態、「ESS」状態から復帰したときの後処理を行っているときの状態を「ESS」後処理状態と記述する。

【0133】「ESS」状態から「ESS」後処理状態に移行するためのトリガとなるところの解除要因には、

- ・タイマー送信等の在る時間経過
- ・ESSキー押下
- ・オフフック検出
- ・CI検出
- ・FC検出

・T0=	3686400 (d) →	3686400 / 1024Hz →	1時間
・T1=	41 (d) →	41 / 1024Hz →	約40ms
・T2=	10 (d) →	10 / 1024Hz →	約10ms
・T3=	31 (d) →	31 / 1024Hz →	約30ms
・T4=	20 (d) →	20 / 1024Hz →	約20ms
・T5=	10 (d) →	10 / 1024Hz →	約10ms
・T6=	128 (d) →	128 / 1024Hz →	約125ms
・T7=	5 (d) →	5 / 1024Hz →	約5ms

タイマー送信等の”在る時間経過後”に再びアクティブ状態にならないといけないときの”在る時間”を「T0」129に設定する。本実施の形態では1時間とした。

【0138】ESS解除要因発生(S7)から「XNMI」21をLowにして、CPU19を「SLEEP」モードから解除するまでの時間を「T1」130に設定する。本実施の形態では約40msとした。

【0139】「T1」130>「T3」132とすることにより、CPU19が「SLEEP」モードから解除されると、即座にメモリ・コントローラ34とI/Oコントローラ52を使用することができる。

【0140】「ESSBIT」126をHighにして(S5)から「XESSRST」66をLowにするま

- ・バイセントロニクスからのINIT
- ・圧板の開
- ・シート状の原稿有り
- ・プリンタ・カバーの開
- ・記録紙カセット無し
- ・マルチ・フィーダー記録紙無し

があり、このような解除要因が検出されているときは、「ESS」前処理状態に移行しない。但し、記録紙カセットが有っても、そのカセット内に記録紙が無い場合は、「ESS」前処理状態に移行しない。

【0134】「ESS」前処理状態に移行すると、CPU19は、モデム95に対して「SLEEP」コマンドを発行し、モデム95の「X'tal」96の発振動作を停止させ、モデム95を低消費電力モードに移行させる。

【0135】「RESET-IC」24の「WATCH-DOG-TIMER」26への「WDCLR」28のパルスが無い場合でも、ウォッチ・ドグ・タイムアウトが発生しないように、CPU19は「WDINH」27をHighにする。

【0136】「ESS」状態を示すために、CPU19は「ESSLED」127をHighにし、「NPN-TR」79のベースをバイアスさせることにより、LED77を発光させる。

【0137】CPU19は「NMIG」113の「T0」129～「T7」136に、以下の値を設定する。

(d)は十進数である。

での時間を「T2」131に設定する。本実施の形態では約10msとした。この値は、「ESSBIT」126をHighにしてからCPU19が「SLEEP」モードへ移行するまでの時間より十分長い値を選択した。

【0141】これにより、CPU19が「SLEEP」モードへ移行するまでは、メモリ・コントローラ34及びI/Oコントローラ52を使用することができる。

【0142】ESS解除要因発生から「XESSRST」66をHighにして、メモリ・コントローラ34とI/Oコントローラ52をリセット状態から解除するまでの時間を「T3」132に設定する。本実施の形態では約30msとした。

【0143】「ESSBIT」126をHighにしてから「CLKCTL」169をHighにし、「PWC

TL」18をLowにして、発振器74の動作停止及びメイン電源16がオフするまでの時間を「T4」133に設定する。本実施の形態では約20msとした。

【0144】「T4」133>「T2」131とすることにより、メモリ・コントローラ34とI/Oコントローラ52に対し、リセット状態時にクロックを停止することによって、発振器74のOUTにグリッジが入っても誤動作を防止することができる。

【0145】一般的に発振器74の電源をオフにすると、電圧に比例して出力レベルが変化するので、発振器74の出力を入力信号として受け取る側からすると、しきい値電圧近傍でグリッジが発生しているが如く観測される。

【0146】ESS解除要因発生から「CLKCTL」169をLowにし、「PWCTL」18をHighにして、発振器74の動作及びメイン電源16をオンするまでの時間を「T5」134に設定する。本実施の形態では約10msとした。

【0147】「T3」132と「T5」134との差により、発振器74の電源がオンになってから発振が所定の周波数に安定するまでの時間を満たすために設けている。「T3」132>「T5」134とすることにより、メモリ・コントローラ34とI/Oコントローラ52に対し、発振器74の発振が十分に安定してからリセット解除を行うので、発振器74のOUTにグリッジが入っても誤動作を防止することができる。

【0148】「ESSBIT」126をHighにしてから「SENPW」180を連続的にLowにしている時間を「T7」136に、その後、再び「SENPW」180をLowにするまでの時間を「T6」135にそれぞれ設定する。

【0149】「T6」135の周期で「T7」136のLow期間を繰り返す。本実施の形態では、「T6」135に約125msを、「T7」136に約5msをそれぞれ設定した。

【0150】「T7」136は、DS10及びBCVS9の「Photo-LED」97、100が十分に発光するために十分短く且つ「ESSBIT」126をHighにしてからCPU19が「SLEEP」モードに移行するまでの時間より十分長い値を選択した。

【0151】これにより、CPU19が「SLEEP」モードに移行するまではDS10及びBCVS9を使用することができる。

【0152】「T6」135には、シート状の原稿があり、圧板3が開いてから、「ESS」状態からアクティブ状態への移行時間に関し、操作者が違和感無く操作できる最大値を選択した。

【0153】CPU19は、I/Oコントローラ52のプリンタI/F53とRTP55の「3STAGEバッファ」58、63のコントロール信号により、「3ST

AGEバッファ」58、63の出力をHi-zにしてメイン電源16のオフに備える。

【0154】CPU19は、メモリ・コントローラ34のSRAM32及びDRAMコントローラ37に対して、それぞれXCSインアクティブ、セルフリフレッシュの指示を行うことにより、SRAM32及びDRAM33を低消費電力モードに移行させる。

【0155】この後、SRAM32及びDRAM33は使用することができない。ROM22に関しては、CPU19が、まだROM情報に基づきプログラムを実行しているので、XCSをインアクティブにしない(S4)。

【0156】CPU19は、「ESSBIT」126をHighにする。これにより、「T2」131、「T4」133、「T6」135、「T7」136のカウンタ動作が開始する(S5)。

【0157】CPU19は、自らを低消費電力モードへ移行するために、「STOP」命令により、CPU19の「X'tal」20の発振動作を停止させ、「SLEEP」モードへ移行する(S6)。

【0158】「ESSBIT」126をHighにセットしてから「T2」131に設定した時間が経過すると、「XESSRST」66がLowになり、メモリ・コントローラ34とI/Oコントローラ52をリセットする。次に「T5」134に設定した時間が経過すると、「CLKCTL」169をHighにし、発振器74へのVDD供給を断ち且つ「PWCTL」18をLowにして、メイン電源16をオフする。

【0159】メイン電源16のオフにより、+5V、+12V、+24Vがオフになり、プリンタ38、コンタクトセンサ8、読取モータ・ドライバ62、NCU82の一部(DI検出回路89、CMLリレー&ドライバ88、ダイヤル・リレー&ドライバ87)及びバイセントロニクス・インターフェース・バッファの一部(「LS245」105、「LS14」106、「LS06」107)の電源がオフになる。

【0160】「SENPW」180は、「T6」135及び「T7」136に基づきLow、Highを繰り返し、DS10とBCVS9とマルチ・フィーダー記録紙有無センサ13の「Photo-LED」97、100、48の点滅を繰り返す。

【0161】これにより、システムは低消費電力モード状態である「ESS」状態になり、本システムには、「ESS」状態を解除するために必要なブロック及びリーク電流程度しか流れないブロックのみ通電しているので、省費電流は最小になる。

【0162】ESS解除要因が1つでも発生すると、「T1」130、「T3」132、「T5」134のカウンタ動作が開始する(S7)。

【0163】以下の状態が発生することにより、ESS

解除要因と見なされる。

- ・「T0」129で設定した時間が経過すると、「NMIG」113のNMI要因検出部116の「RTCON」137にHighが入力。

- ・ESSキー80が押下され、「XESSR1」221にLow出力が約2ms以上連続した。

- ・NSU82のオフフック検出回路83によりオフフックが検出され、「XESSR2」222にLow出力が約2ms以上連続した。

- ・NSU82のCI検出回路83によりオフフックが検出され、「XESSR3」223にLow出力が約2ms以上連続した。

- ・NSU82のFC検出回路86によりFCが検出され、「XESSR4」224にLow出力が約2ms以上連続した。

- ・バイセントロニクス・チップ103の「INIT」がアクティブになり、「XESSR5」225にHigh出力が約2ms以上連続した。

- ・「SENPW」180がLowのとき、シート状の原稿有りになり、DS10の「Photo-TR」98のコレクタがLowになり、「XESSR6」226にLow出力が約2ms以上連続した。

- ・「SENPW」180がLowのとき、圧板3が開になり、BCVS9の「Photo-TR」101のコレクタがLowになり、「XESSR7」227にLow出力が約2ms以上連続した。

- ・プリンタ38のプリンタ・カバー6が開けられカバー検出センサ11がオフになり、「XESSR8」228にHigh出力が約2ms以上連続した。

- ・プリンタ38の記録紙カセット4が取り出されてカセット検出センサ12がオフになり、「XESSR9」229にHigh出力が約2ms以上連続した。

- ・「SENPW」180がLowのとき、マルチ・フィーダー5の記録紙が無くなり、マルチ・フィーダー記録紙有無センサ13の「Photo-TR」49のコレクタがLowになり、「XESSR10」230にLow出力が約2ms以上連続した。

【0164】これらの内、始めに発生したESSの解除要因（以降、始めに発生したESSの解除要因を第1の解除要因と記述する）から「T2」131に設定した時間が経過すると、「CLKCTL」169をLowにし、発振器74へのVDD供給を開始し且つ「PWCTL」18をHighにして、メイン電源16をオンにする。このメイン電源16のオンにより、+5V、+12V、+24Vがオンになり、プリンタ38、コンタクト・センサ8、読取モータ・ドライバ62、NCU82の一部（DI検出回路89、CMLリレー&ドライバ88、ダイヤル・リレー&ドライバ87）及びバイセントロニクス・インターフェース・バッファの一部（「LS245」105、「LS14」106、「LS06」1

07）の電源がオンになる。

【0165】第1の解除要因が発生してから「T3」132に設定した時間が経過すると、「NMIG」113は「XNMI」21をLowにして、CPU19の「SLEEP」モードを解除し、CPU19の「X'tal」20の発振動作を開始させる。これにより、CPU19はROM22に格納されている内容に従ってプログラムの実行を再開する（S8）。

【0166】CPU19は、「XMDMRST」128にLowパルスを出力させることにより、モデム95の「X'tal」96の発振動作を再開させ、モデム95を「SLEEP」モードから解除する。「RESET-IC」24のWATCH-DOG-TIMER」26への「WDCLR」28のパルス無しでウォッチ・ドグ・タイムアウトが発生するように、CPU19は「WDINH」27をLowにする。CPU19は、以降、I/Oコントローラ52に「WDCLR」28のパルスを出力するようにアクセスする。CPU19は「ESSLED」127をLowにし、「NPN-TR」79のベースへのバイアスを停止することにより、ESS状態を示していたLED77を消灯させる（S9）。

【0167】CPU19は、どの要因により「ESS」が解除されたかを知るために、「NMIG」113のレジスタ/ステータス部114から「ESSSTS0」219、「ESSSTS1」231～「ESSSTS10」240を読み出し解析する。

【0168】各ビットと要因の関連を以下に示す。”1”でNMI解除要因有り、”0”でNMI解除要因無しである。複数のビットが立つこともあり得る。

【0169】「ESSSTS0」219：タイマー送信等の在る時間経過

「ESSSTS1」231：ESSキー押下

「ESSSTS2」232：オフフック検出

「ESSSTS3」233：CI検出

「ESSSTS4」234：FC検出

「ESSSTS5」235：バイセントロニクスの起動

「ESSSTS6」236：シート状の原稿

「ESSSTS7」237：圧板3の開

「ESSSTS8」238：プリンタ・カバー6の開

「ESSSTS9」239：記録紙カセット4の取り出し

「ESSSTS10」240：マルチ・フィーダー記録紙無し

CPU19は、ESSBIT126をLowにし、「XNMI」21をHighにし、「SENPW」180のトリグルを停止・Low固定化及び「ESSSTS0」219、「ESSSTS1」231～「ESSSTS10」240を”0”リセットする（S10）。

【0170】これにより、システムはESS後処理状態が終了してアクティブ状態になり、通信、コピー等が可

能となり、画像通信装置として使用する。

【0171】（第2の実施の形態）上述した第1の実施の形態では、原稿を読み取る手段として密着型センサであるコンタクト・センサとしたが、固体撮像素子であるCCDでもよい。また、上述した第1の実施の形態では、ESSからの解除要因のキー押下をESSキーによるものとしたが、スタンバイ時において、ダイナミック・スキャンにより検出しているキーに対して、キー接点を一対追加することによって、これらのキーの内から1つでも押下されるとESS状態から解除するようにしてもよい。このESS状態時、ダイナミック・スキャン用のクロックは停止していること及びこのキーが押下されている場合、ESS前処理状態に移行しないことは、上述した第1の実施の形態と同一である。

【0172】また、上述した第1の実施の形態では、ESSからの解除要因のキー押下をESSキーによるものとしたが、スタンバイ時にダイナミック・スキャンにより検出しているキーに対して、ESS時はキー押下の対象となるグループを遷移させず、全てのグループを同時に対象とすることによって、キーの内から1つでも押下されるとESS状態から解除するようにしてもよい。ESS状態時、ダイナミック・スキャン用のクロックは停止していること及びこのキーが押下されている場合、ESS前処理状態に移行しないことは、上述した第1の実施の形態と同一である。

【0173】また、上述した第1の実施の形態では、DS10、BCVS9、マルチ・フィーダー記録紙有無センサ13を、「Photo-Interrupter」センサでカバー検出センサ12、カセット検出センサ12をスイッチにより構成したが、それぞれ「Photo-Interrupter」センサとスイッチのどちらでもよい。

【0174】また、上述した第1の実施の形態では、プリンタ・カバー6を開けることによりESS状態から解除するようにしたが、B J（バブル・ジェット）プリンタ・カートリッジのようにプリンタ・カバー6が無く、プリント部を直接取り外しできるような構成の場合は、このプリント部が取り外された場合、ESS状態から解除するようにしてもよい。また、このプリント部が取り外されている場合、ESS前処理状態に移行しない。

【0175】（第3の実施の形態）次に本発明の記憶媒体について図23～図29を用いて説明する。

【0176】待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの特定キーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体には、少なくとも図23に示すように、「第1の制御モジュール」、「第1のキー押下検出モジュール」、「第2のキー押下検出モジュール」、「クロック信号供給モジュール」、「第2の制御モジュール」の各

プログラムモジュールを有するプログラムコードを格納すればよい。

【0177】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「第1のキー押下検出モジュール」は、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段によりどのキーが押下されたかを検出するためのプログラムモジュールである。また、「第2のキー押下検出モジュール」は、各キーに対応する信号によりどのキーが押下されたかを示すスタティック・キー・スキャン方式であり且つ前記低消費電力待機状態から通常待機状態に遷移する際に使用するキーを含む第2のキー手段によりどのキーが押下されたかを検出するためのプログラムモジュールである。また、「クロック信号供給モジュール」は、クロック信号供給手段により前記第1のキー手段を動作させるために必要なクロック信号を供給するためのプログラムモジュールである。また、「第2の制御モジュール」は、前記第1の制御手段及び前記クロック信号供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行うためのプログラムモジュールである。

【0178】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする。

【0179】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの任意のキーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23に示す記憶媒体とは異なる記憶媒体には、少なくとも図24に示すように、「第1の制御モジュール」、「第1のキー押下検出モジュール」、「第2のキー押下検出モジュール」、「クロック信号供給モジュール」、「第2の制御モジュール」の各プログラムモジュールを有するプログラムコードを格納すればよい。

【0180】ここで、「第1の制御モジュール」、「第1のキー押下検出モジュール」、「第2のキー押下検出モジュール」、「クロック信号供給モジュール」、「第2の制御モジュール」は、図23に示す「第1の制御モジュール」、「第1のキー押下検出モジュール」、「第2のキー押下検出モジュール」、「クロック信号供給モジュール」の各

ジュール」、「第2の制御モジュール」とそれぞれ同一である。

【0181】図24に示す記憶媒体の場合における前記第2の制御手段は、スタンバイ状態において、前記第1の制御手段を動作状態に保持し、前記第1及び第2の電力供給手段による電力を供給させ、低消費電力スタンバイ状態においては、前記第1の制御手段を停止状態に保持し、前記第1の電力供給手段により電力を供給させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0182】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿が有ることを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23及び図24に示す記憶媒体とは異なる記憶媒体には、少なくとも図25に示すように、「第1の制御モジュール」、「原稿検出モジュール」、「第1の電力供給モジュール」、「原稿読取モジュール」、「第2の電力供給モジュール」、「第2の制御モジュール」の各プログラムモジュールを有するプログラムコードを格納すればよい。

【0183】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「原稿検出モジュール」は、原稿検出手段により原稿の有無状態を検出するためのプログラムモジュールである。また、「第1の電力供給モジュール」は、第1の電力供給手段により前記原稿検出手段への電力供給を制御するためのプログラムモジュールである。また、「原稿読取モジュール」は、原稿読取手段により原稿を読み取るためのプログラムモジュールである。また、「第2の電力供給モジュール」は、第2の電力供給手段により前記原稿読取手段への電力供給を制御するためのプログラムモジュールである。また、「第2の制御モジュール」は、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行うためのプログラムモジュールである。

【0184】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0185】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿を抑える圧板が開放したこ

とを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23～図25に示す記憶媒体とは異なる記憶媒体には、少なくとも図26に示すように、「第1の制御モジュール」、「圧板検出モジュール」、「第1の電力供給モジュール」、「原稿読取モジュール」、「第2の電力供給モジュール」、「第2の制御モジュール」の各プログラムモジュールを有するプログラムコードを格納すればよい。

【0186】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「圧板検出モジュール」は、圧板検出手段により前記圧板の開閉状態を検出するためのプログラムモジュールである。また、

「第1の電力供給モジュール」は、第1の電力供給手段により前記圧板検出手段への電力供給を制御するためのプログラムモジュールである。また、「原稿読取モジュール」は、原稿読取手段により原稿を読み取るためのプログラムモジュールである。また、「第2の電力供給モジュール」は、第2の電力供給手段により前記原稿読取手段への電力供給を制御するためのプログラムモジュールである。また、「第2の制御モジュール」は、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行うためのプログラムモジュールである。

【0187】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0188】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つ電話回線からの起動信号及び回線に接続される電話機のオフフックにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23～図26とは異なる記憶媒体には、少なくとも図27に示すように、「第1の制御モジュール」、「起動信号検出モジュール」、「オフフック検出モジュール」、「網制御モジュール」、「第1の電力供給モジュール」、「第2の制御モジュール」の各モジュールを有するプログラムコードを格納すればよい。

【0189】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するため

のプログラムモジュールである。また、「起動信号検出モジュール」は、起動信号検出手段により前記電話回線からの起動信号を検出するためのプログラムモジュールである。また、「オフフック検出モジュール」は、オフフック検出手段により前記回線に接続される電話機のオフフック状態を検出するためのプログラムモジュールである。また、「網制御モジュール」は、網制御手段により前記起動信号検出手段と前記オフフック検出手段を含み前記電話回線網との制御を行うためのプログラムモジュールである。また、「第1の電力供給モジュール」は、第1の電力供給手段により前記網制御手段から前記起動信号検出手段と前記オフフック検出手段が動作するために必要な部位を除いた部位への電力供給を制御するためのプログラムモジュールである。また、「第2の制御モジュール」は、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行うためのプログラムモジュールである。

【0190】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする。

【0191】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つコンピュータからの起動信号により低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23～図27とは異なる記憶媒体には、少なくとも図28に示すように、「第1の制御モジュール」、「起動信号検出モジュール」、「信号送受モジュール」、「第1の電力供給モジュール」、「第2の制御モジュール」の各モジュールを有するプログラムコードを格納すればよい。

【0192】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「起動信号検出モジュール」は、起動信号検出手段により前記コンピュータからの起動信号を検出するためのプログラムモジュールである。また、「信号送受モジュール」は、信号送受手段により前記コンピュータとのインターフェース信号のやり取りを行うためのプログラムモジュールである。また、「第1の電力供給モジュール」は、第1の電力供給手段により前記信号送受手段から前記起動信号検出手段が動作するために必要な部位を除いた部位への電力供給を制御するためのプログラムモジュールである。また、「第2の制御モジュール」は、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態と

の間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行うためのプログラムモジュールである。

【0193】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする。

【0194】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つ指定した時間が経過することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23～図28とは異なる記憶媒体には、少なくとも図29に示すように、「第1の制御モジュール」、「時間検出モジュール」、「第2の制御モジュール」の各モジュールを有するプログラムコードを格納すればよい。

【0195】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「時間検出モジュール」は、時間検出手段により前記指定した時間が経過したか否かを検出するためのプログラムモジュールである。また、「第2の制御モジュール」は、第2の制御手段により前記第1の制御手段の状態制御と前記時間検出手段の検出制御とを行うためのプログラムモジュールである。

【0196】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持すると共に、前記時間検出手段により前記指定した時間が経過したことが検出されると前記第1の制御手段を停止状態から動作状態に遷移させることを特徴とする。

【0197】

【発明の効果】以上詳述したように本発明の情報処理方法及び装置によれば、例えば、記録不可を検出すると、低消費電力スタンバイ・モードからスタンバイ・モードに移行して、エラー情報を操作者に通知することができるので、低消費電力スタンバイ・モードとスタンバイ・モードとで操作が異なることを操作者が意識すること無く、操作に混乱を引き起こすことも無く、操作も自然であるという効果を奏する。

【0198】また、本発明の記憶媒体によれば、上述した情報処理装置を円滑に制御することができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る情報処理装置の斜視図である。

【図2】同情報処理装置の圧板を開いた状態の斜視図である。

【図3】同情報処理装置のセンサ部分を透視した状態の斜視図である。

【図4】同情報処理装置の構成を示すブロック図である。

【図5】同情報処理装置の構成を示すブロック図である。

【図6】同情報処理装置の構成を示すブロック図である。

【図7】同情報処理装置の構成を示すブロック図である。

【図8】同情報処理装置における「NMIG」の構成を示すブロック図である。

【図9】同情報処理装置における「NMIG」のレジスタ・ステータス部の構成を示すブロック図である。

【図10】同情報処理装置における「NMIG」の「RTC」タイマー部の構成を示すブロック図である。

【図11】同情報処理装置における「NMIG」の「RTC」タイマー部の動作フロー図である。

【図12】同情報処理装置における「NMIG」の「NMI」出力遅延タイマー部の構成を示すブロック図である。

【図13】同情報処理装置における「NMIG」の「NMI」出力遅延タイマー部の動作フロー図である。

【図14】同情報処理装置における「NMIG」の「XESSRST」出力タイマー部の構成を示すブロック図である。

【図15】同情報処理装置における「NMIG」の「XESSRST」出力タイマー部の動作フロー図である。

【図16】同情報処理装置における「NMIG」の「CLKCTL」、「PWCTL」出力タイマー部の構成を示すブロック図である。

【図17】同情報処理装置における「NMIG」の「CLKCTL」、「PWCTL」出力タイマー部の動作フロー図である。

【図18】同情報処理装置における「NMIG」の「SENPW」出力タイマー部の構成を示すブロック図である。

【図19】同情報処理装置における「NMIG」の「SENPW」出力タイマー部の動作フロー図である。

【図20】同情報処理装置における「NMIG」の「NMI」検出要因部の構成を示すブロック図である。

【図21】同情報処理装置における「NMIG」の「NMI」検出要因部の動作フロー図である。

【図22】同情報処理装置全体の動作フロー図である。

【図23】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【図24】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【図25】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【図26】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【図27】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【図28】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【図29】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【符号の説明】

1	操作パネル
2	シート原稿台
3	圧板
4	記録紙カセット
5	マルチ・フィーダー
6	プリンタ・カバー
7	ブック原稿台
8	コンタクト・センサ
9	圧板検出センサ (BVCS)
10	原稿検出センサ (DS)
11	カバー検出センサ (カバー・スイッチ)
12	カセット検出センサ (カセット・スイッチ)
13	マルチ・フィーダー記録紙有無センサ
14	電源
15	商用電源
16	メイン電源
17	スタンバイ電源
18	PWCTL
19	CPU
20	X' t a l
21	XNMI
22	ROM
23	システム・バス
24	RESET-IC
25	VOLTAGE-DETECTOR
26	WATCH-DOG-TIMER
27	WDINH
28	WDCLR
29	XRST
30	RTC
31	X' t a l
32	SRAM
33	DRAM
34	メモリ・コントローラ
35	ROM・コントローラ
36	SRAM・コントローラ
37	DRAM・コントローラ
38	プリンタ
39	定着ユニット
40	高圧ユニット
41	記録モータ

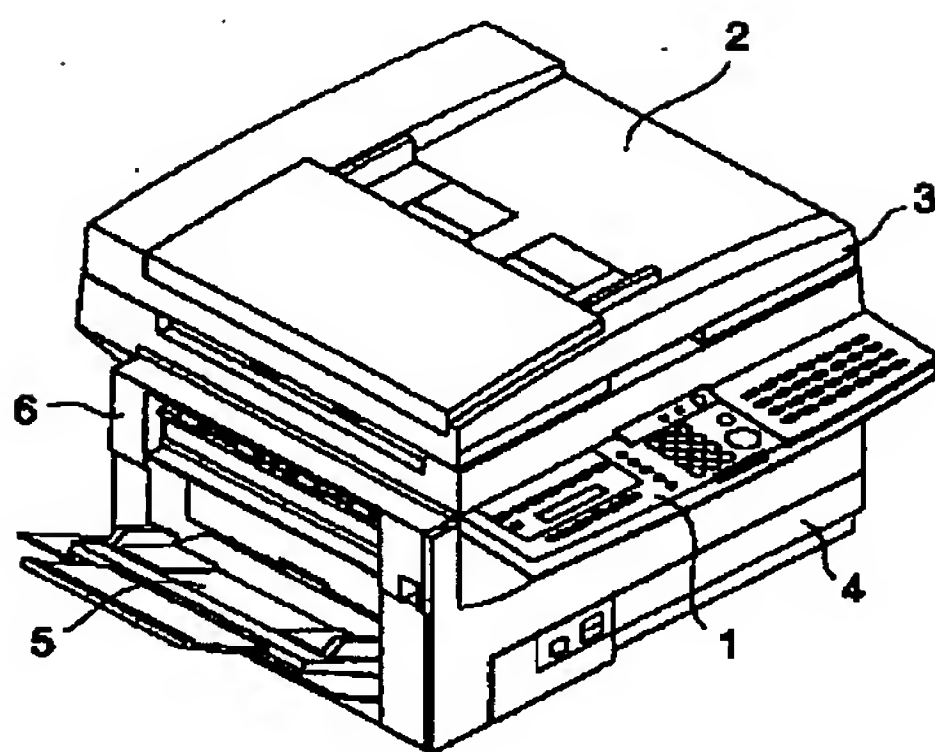
42 プリンタ・コントローラ
 43 3STAGEバッファ
 44 プルアップ抵抗
 45 抵抗
 46 抵抗
 47 抵抗
 48 Photo-LED
 49 Photo-TR
 50 PNP-TR
 51 PRRST
 52 I/Oコントローラ
 53 プリンタI/F
 54 スキャナI/F
 55 RTP
 56 KEYSCN
 57 プルダウン抵抗
 58 3STAGEバッファ
 59 プルアップ抵抗
 60 プルダウン抵抗
 61 読取モータ
 62 読取モータ・ドライバ
 63 3STAGEバッファ
 64 プルアップ抵抗
 65 CLK
 66 XESSRST
 67 キー・マトリクス
 68 KO0
 69 KO1
 70 KO_n
 71 KIO
 72 KI1
 73 KIn
 74 発振器
 75 J-FET
 76 プルダウン抵抗
 77 LED
 78 抵抗
 79 NPN-TR
 80 ESSキー
 81 抵抗
 82 NCU
 83 オフフック検出回路
 84 Hリレー&ドライバ
 85 CI検出回路
 86 FC検出回路
 87 ダイヤル・リレー&ドライバ
 88 CMリレー&ドライバ
 89 DI検出回路
 90 アンプ
 91 公衆回線

92 電話機
 93 音声IC
 94 X'tal
 95 モデム
 96 X'tal
 97 Photo-LED
 98 Photo-TR
 99 プルアップ抵抗
 100 Photo-LED
 101 Photo-TR
 102 プルアップ抵抗
 103 バイセントロニクス・チップ
 104 バイセントロニクス・インターフェース・コネクタ
 105 「LS245」
 106 「LS14」
 107 「LS06」
 108 「LS14」
 109 プルアップ抵抗
 110 プルアップ抵抗
 111 プルアップ抵抗
 112 プルアップ抵抗
 113 NMIG
 114 レジスタ/ステータス部
 115 RTCタイマー部
 116 NMI要因検出部
 117 NMI出力遅延タイマー部
 118 XESSRST出力タイマー部
 119 CLKCTL、PWCTL出力タイマー部
 120 SENPW出力タイマー部
 121 デコーダ
 122 ラッチ
 123 バッファ
 124 アドレス
 125 ESSSTS
 126 ESSBIT
 127 ESSLED
 128 XMDMRST
 129 T0
 130 T1
 131 T2
 132 T3
 133 T4
 134 T5
 135 T6
 136 T7
 137 RTCON
 138 NMI
 139 セレクタ
 140 コンパレータ

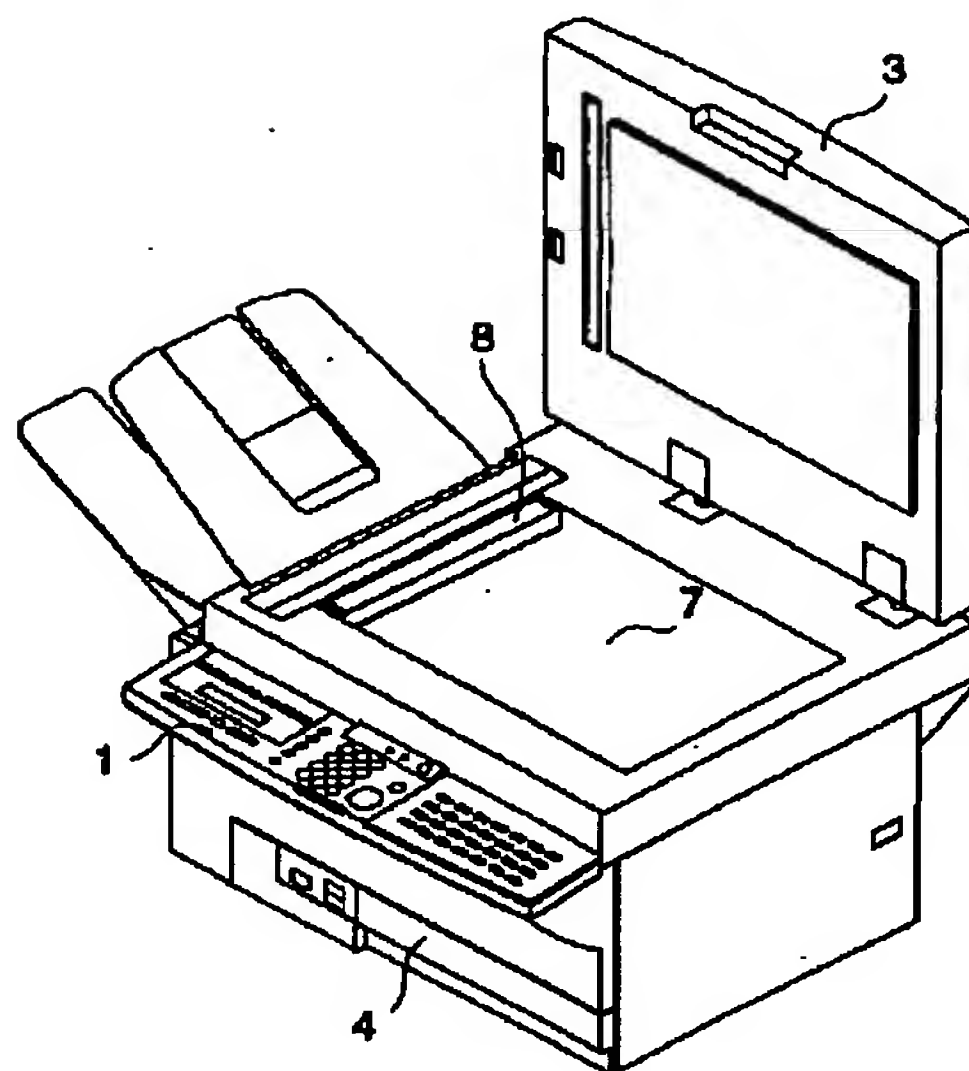
141 カウンタ
 142 ラッチ
 143 ラッチ
 144 AND回路
 145 AND回路
 146 AND回路
 147 AND回路
 148 AND回路
 149 OR回路
 150 SR-FF
 151 SR-FF
 152 SR-FF
 153 SELON
 154 XCLR
 155 SELOFF
 156 セレクタ
 157 コンパレータ
 158 カウンタ
 159 ラッチ
 160 ラッチ

161 AND回路
 162 AND回路
 163 AND回路
 164 AND回路
 165 OR回路
 166 SR-FF
 167 SR-FF
 168 SR-FF
 169 CLKCTL
 170 SELON
 171 XCLR
 172 SELOFF
 173 コンパレータ
 174 コンパレータ
 175 カウンタ
 176 カウンタ
 177 AND回路
 178 AND回路
 179 SR-FF
 180 SENPW

【図1】



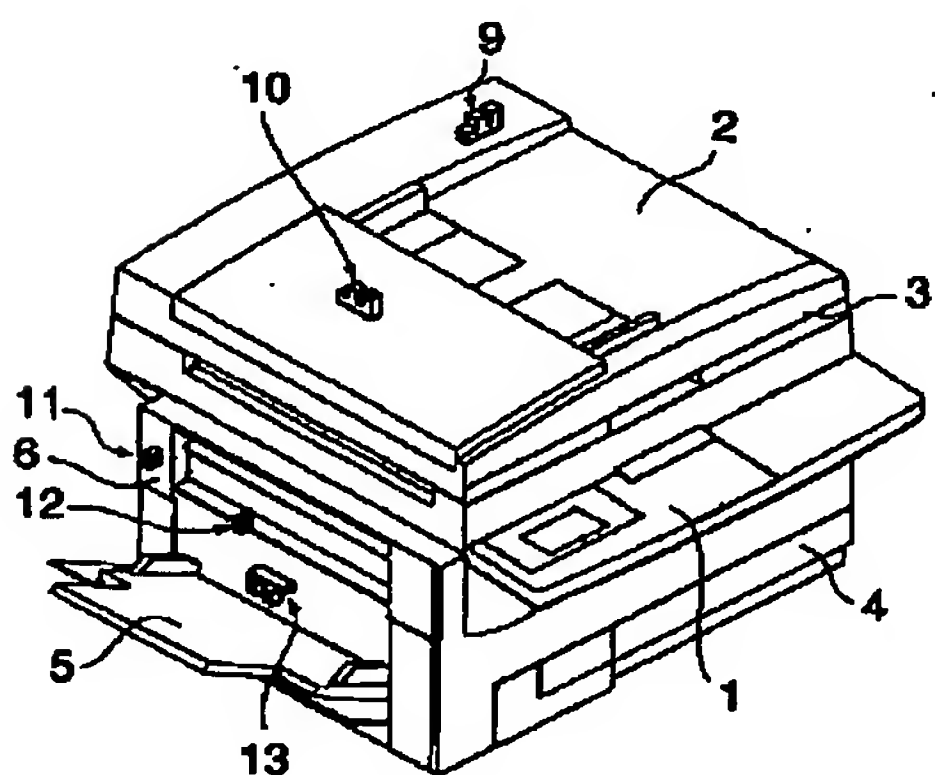
【図2】



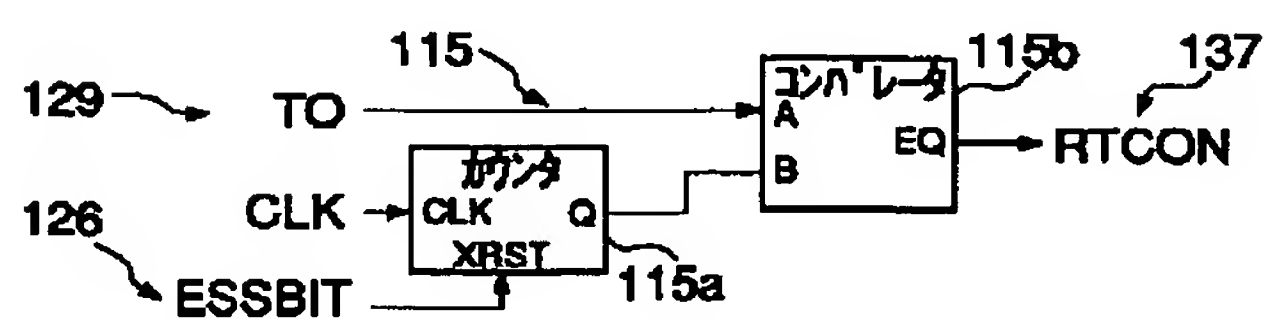
【図23】

第1の制御モジュール
第1のキー押下検出モジュール
第2のキー押下検出モジュール
クロック信号供給モジュール
第2の制御モジュール
⋮

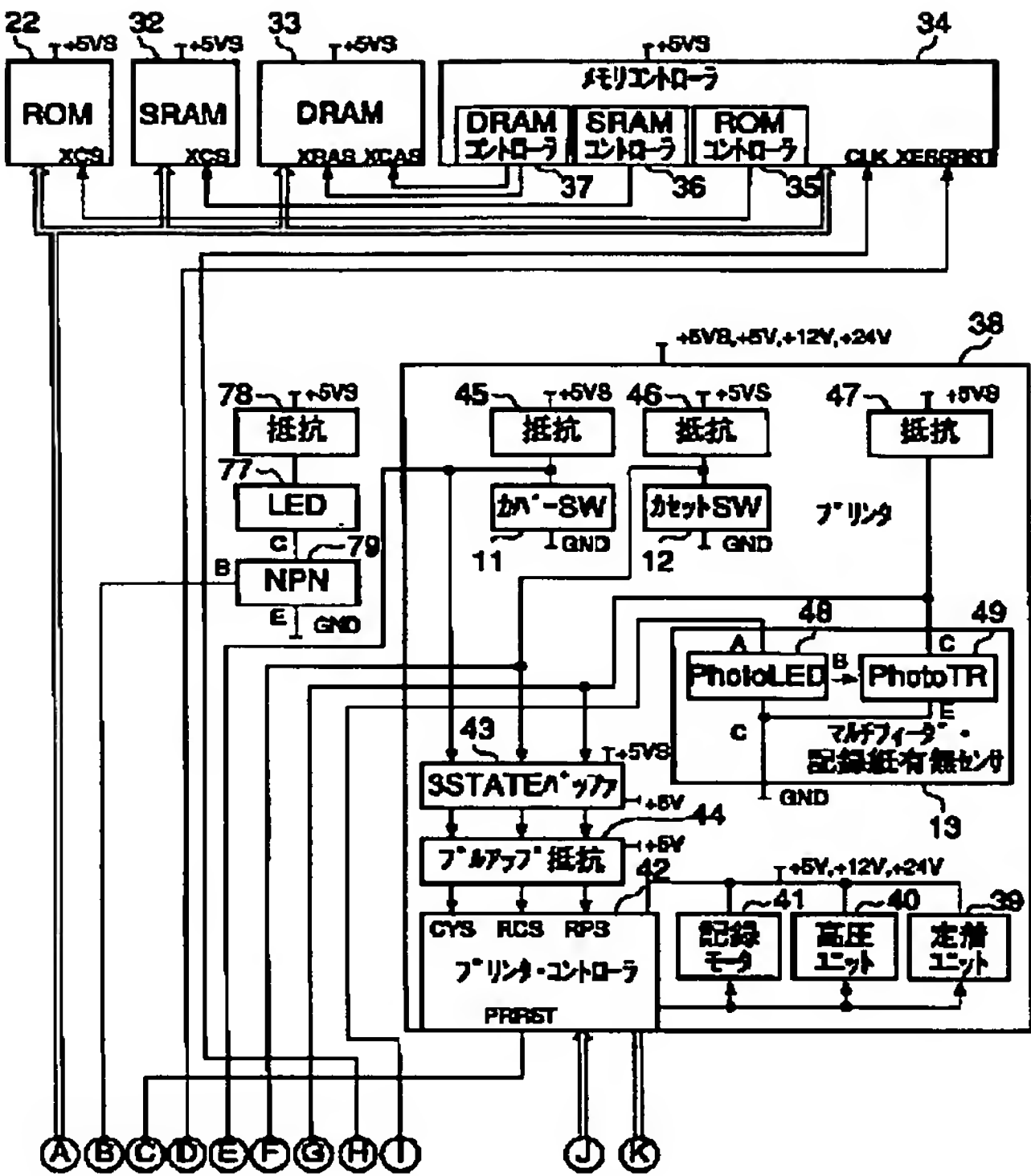
【図3】



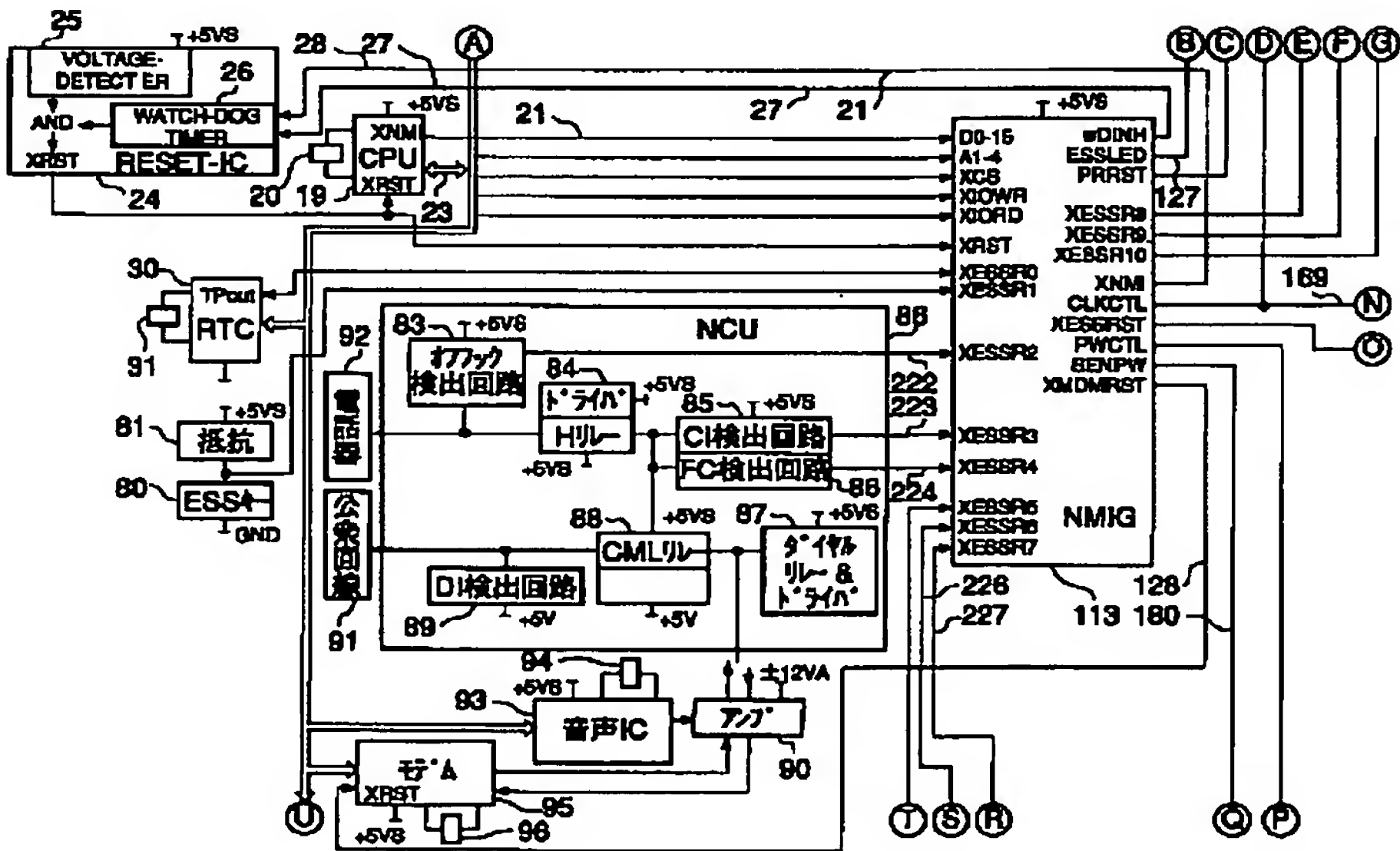
【図10】



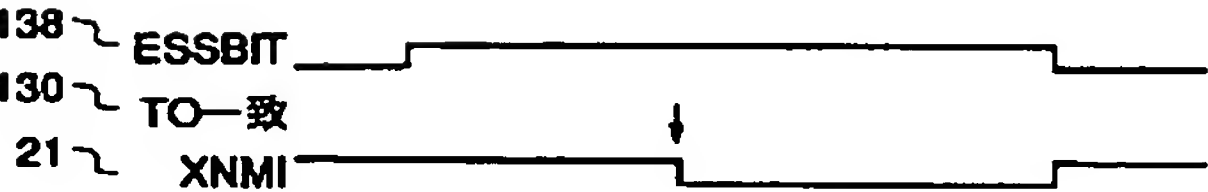
【図 4】



【図 5】



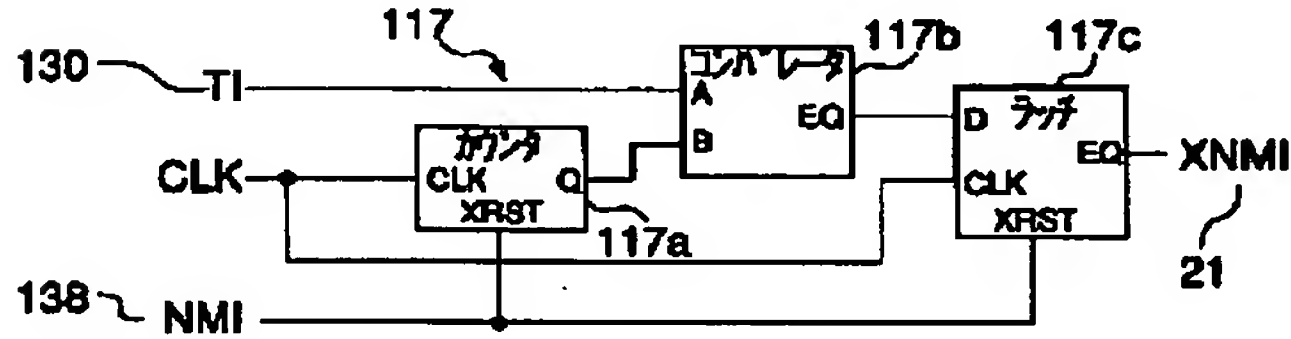
【図 1 3】



【図 1 1】



【図 1 2】



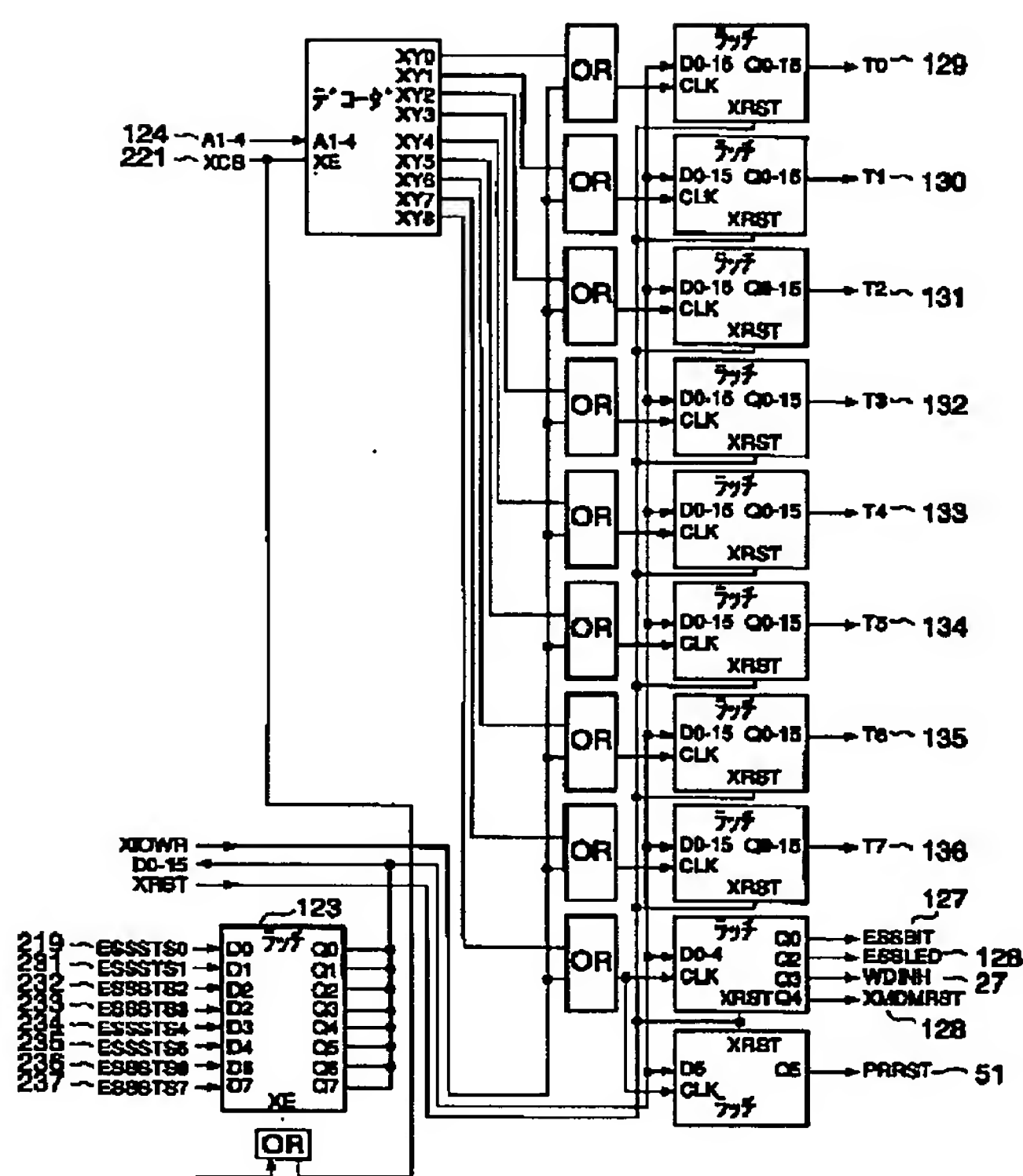
【図 2 4】

第1の制御モジュール
第1のキー押下検出モジュール
第2のキー押下検出モジュール
クロック信号供給モジュール
第2の制御モジュール
...

【図 2 5】

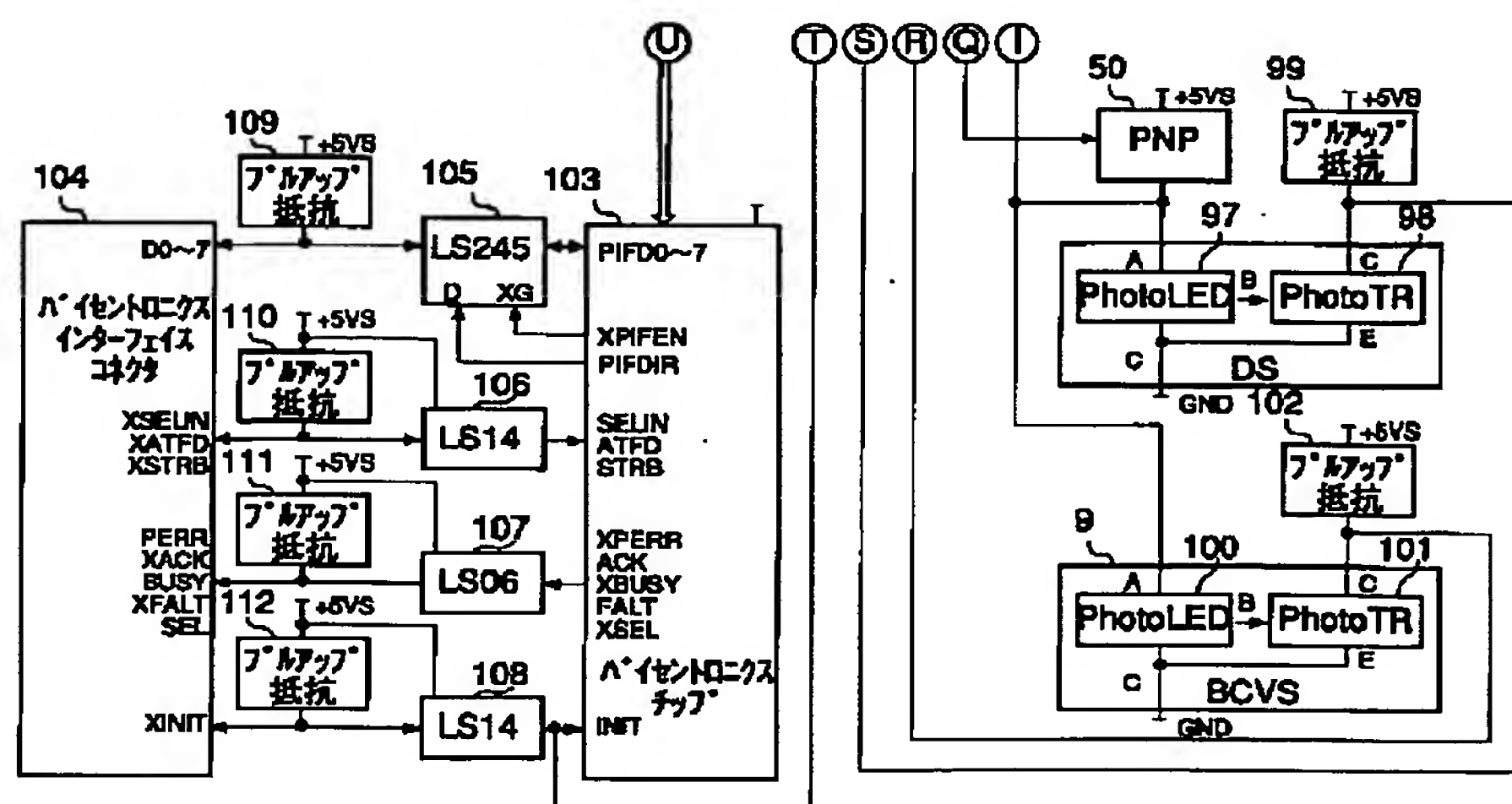
第1の制御モジュール
原稿検出モジュール
第1の電力供給モジュール
原稿脱取モジュール
第2の電力供給モジュール
第2の制御モジュール
...

【図9】



【図 26】

【图 7】

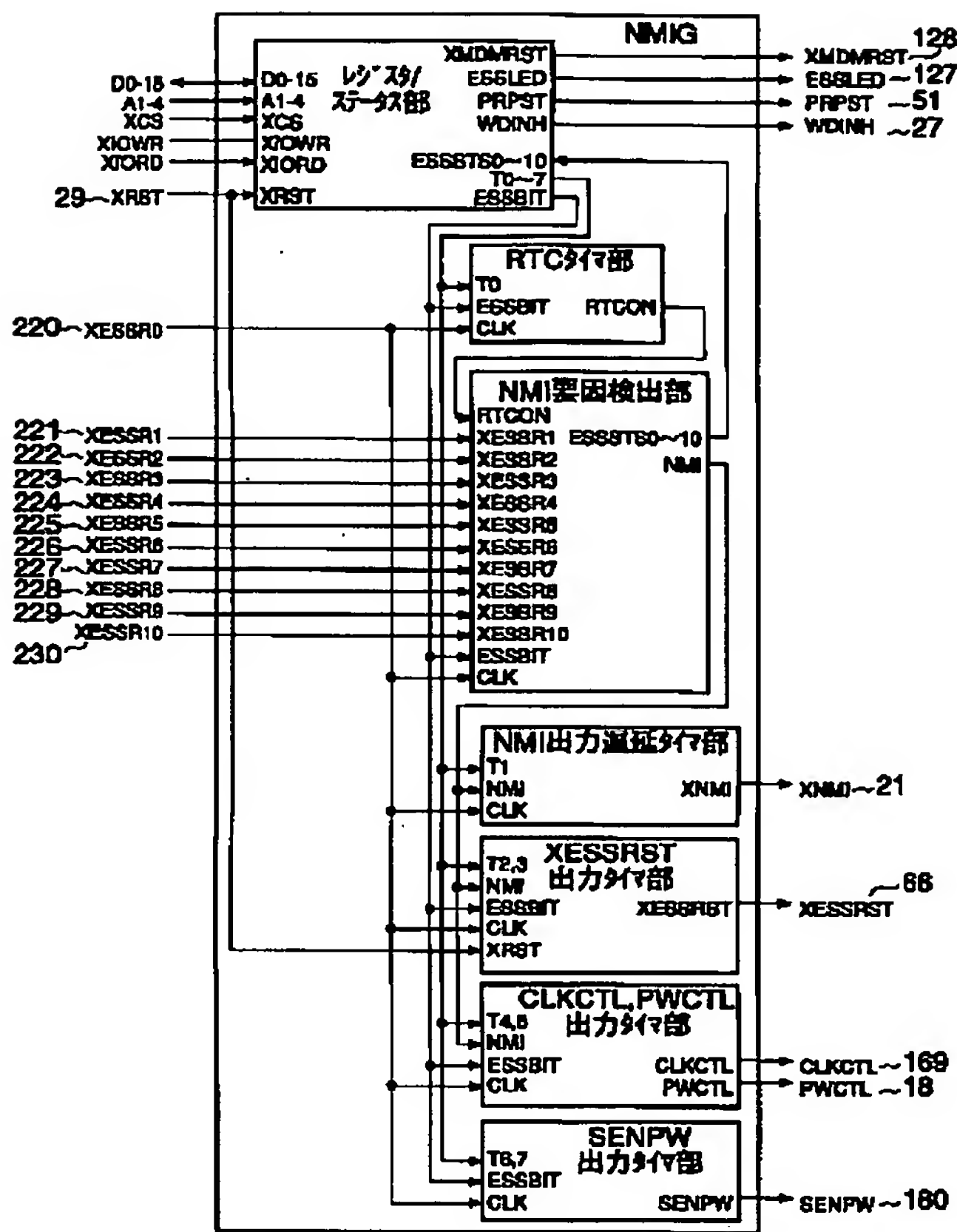


【図 27】

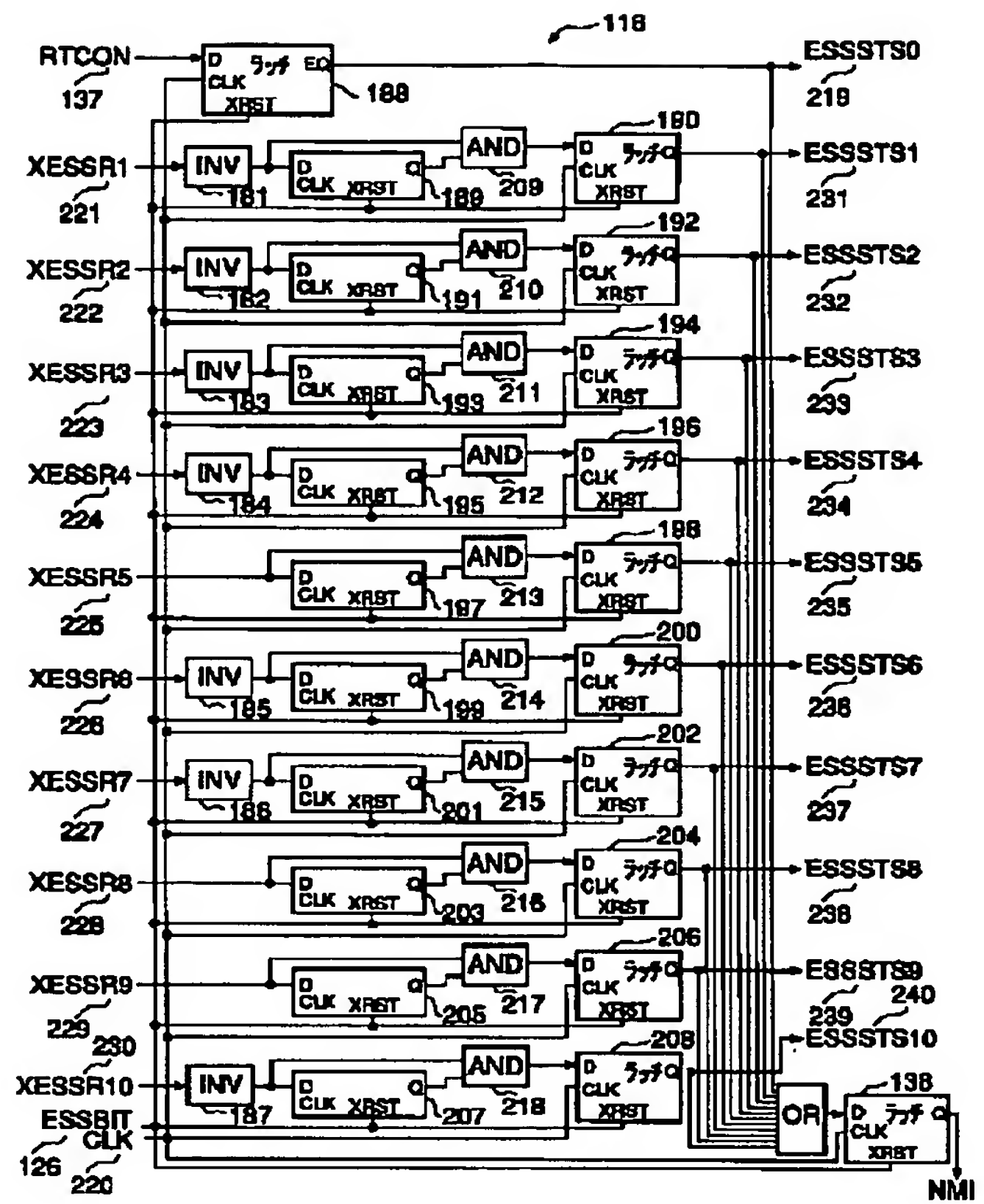
第1の制御モジュール
圧縮検出モジュール
第1の電力供給モジュール
原稿読取モジュール
第2の電力供給モジュール
第2の制御モジュール
⋮

第1の制御モジュール
起動信号検出モジュール
オフフック検出モジュール
網制御モジュール
第1の電力供給モジュール
第2の制御モジュール
⋮

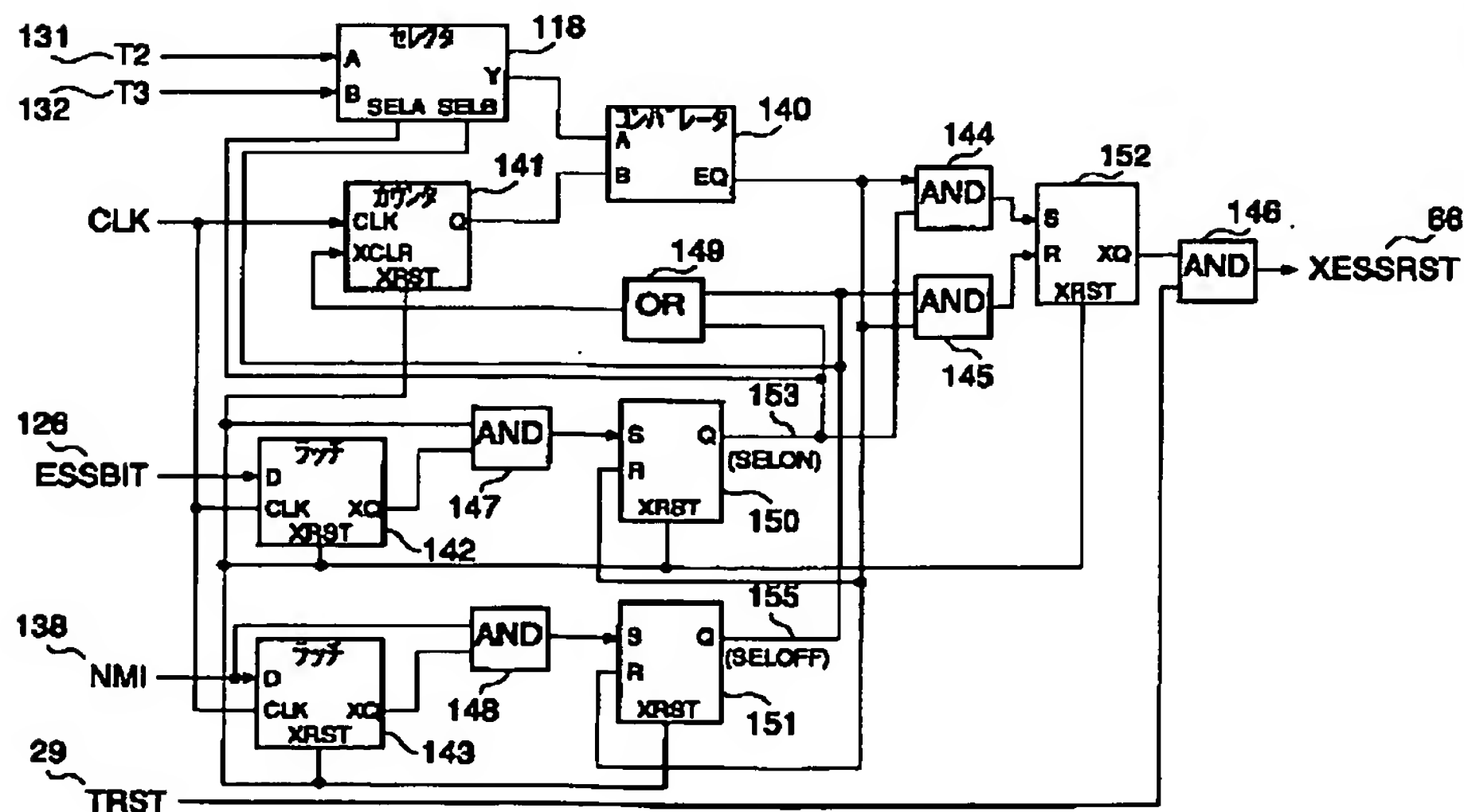
【図8】



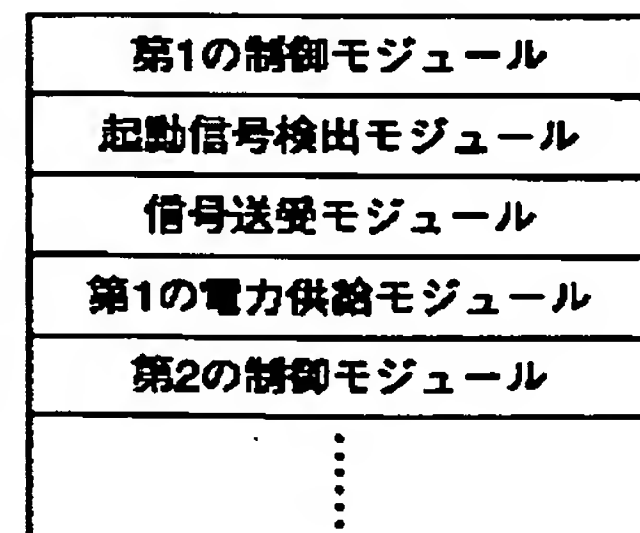
【図20】



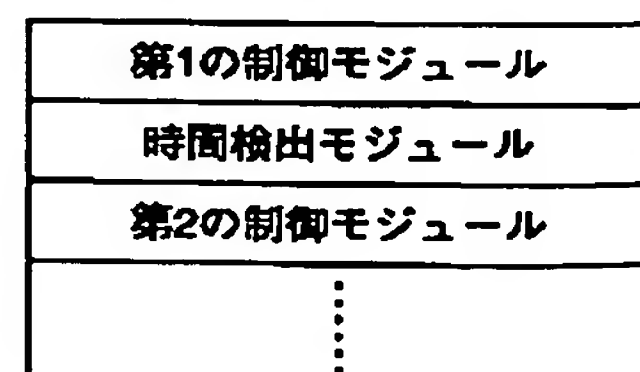
【図14】



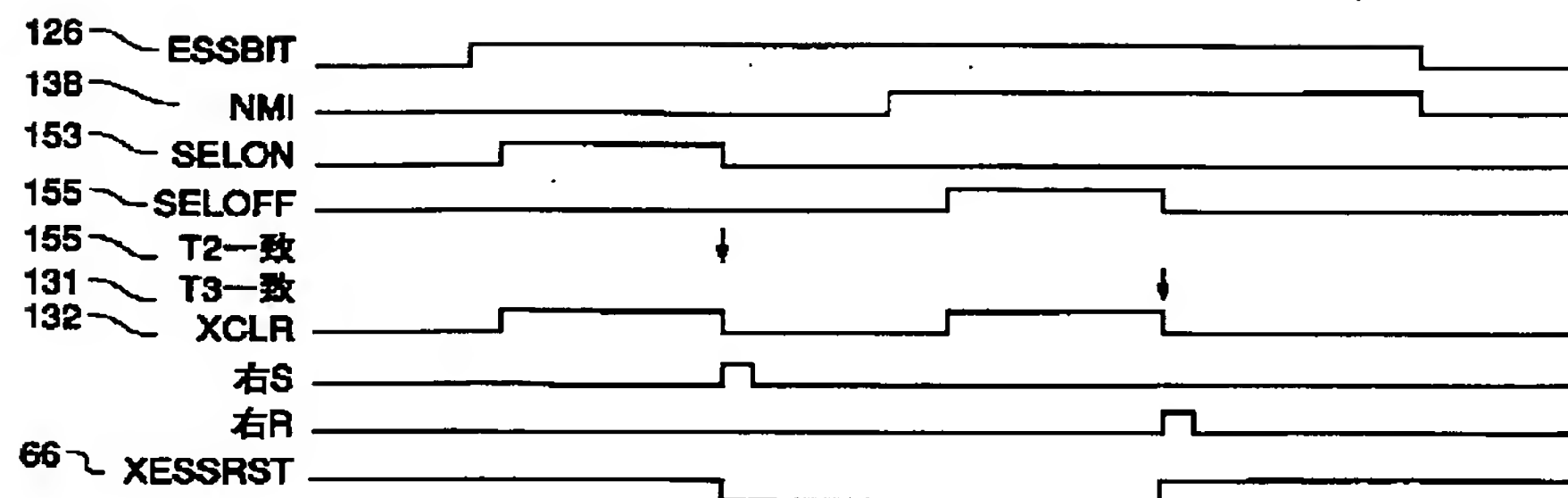
【図28】



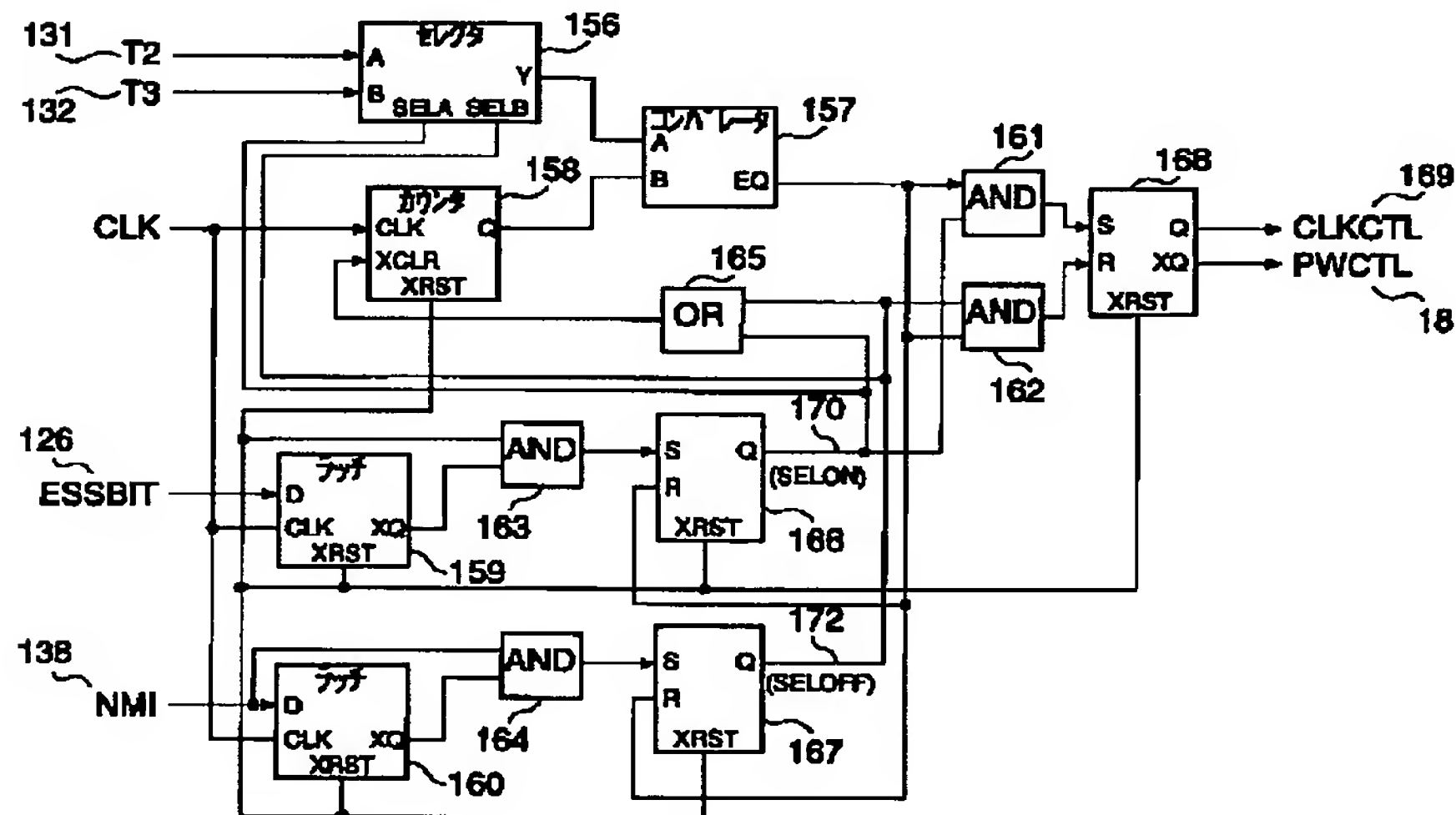
【図29】



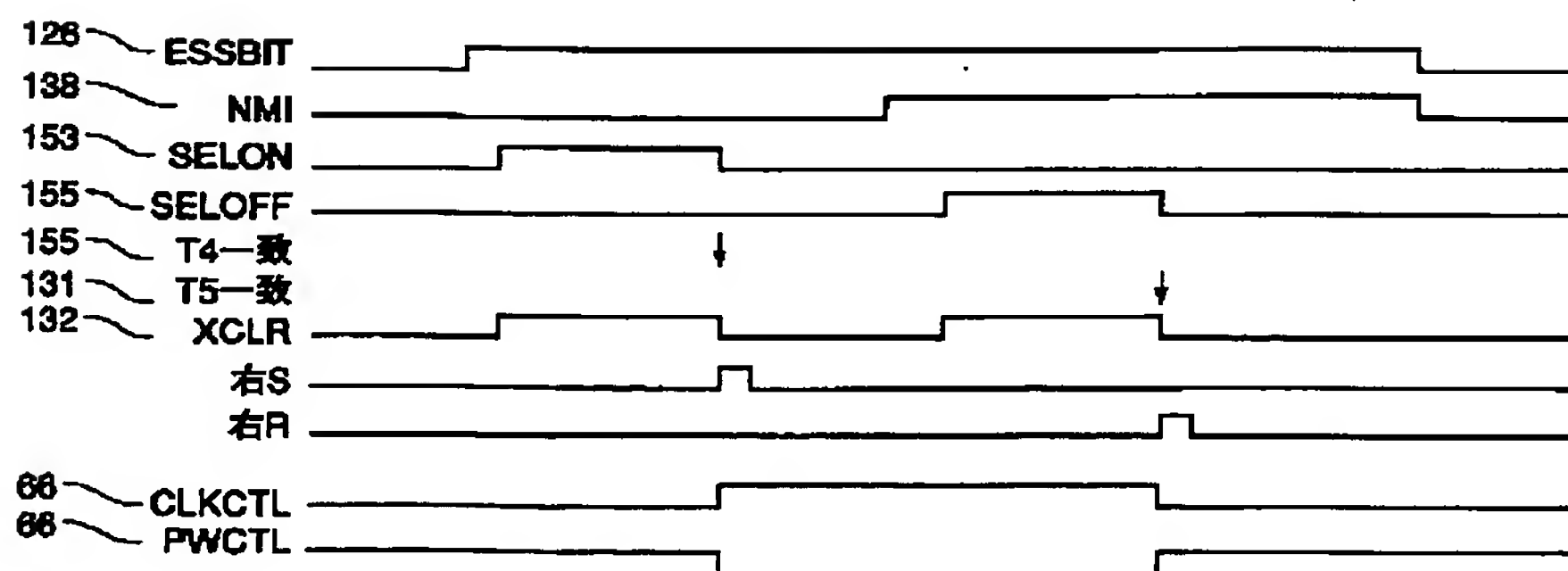
【図15】



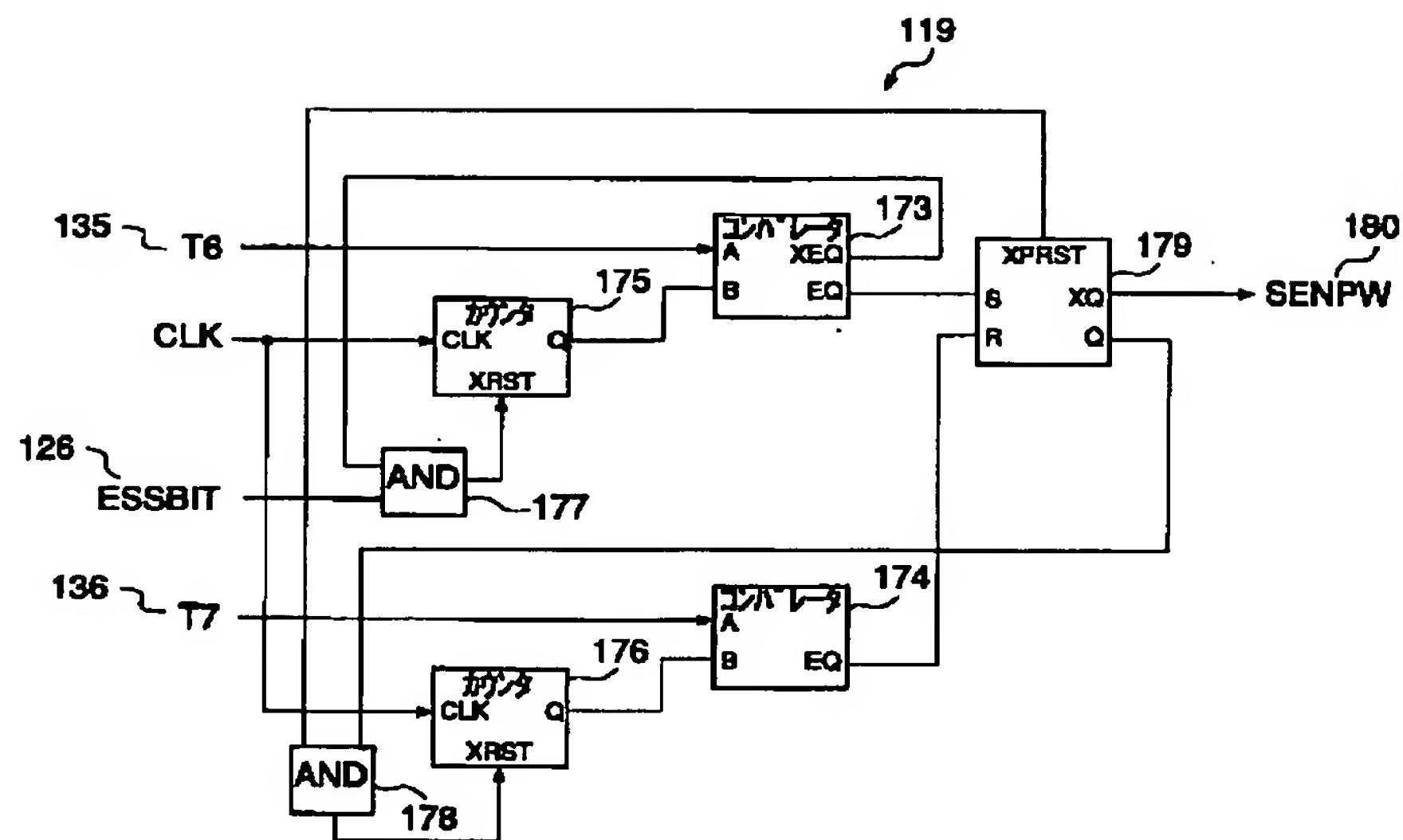
【図16】



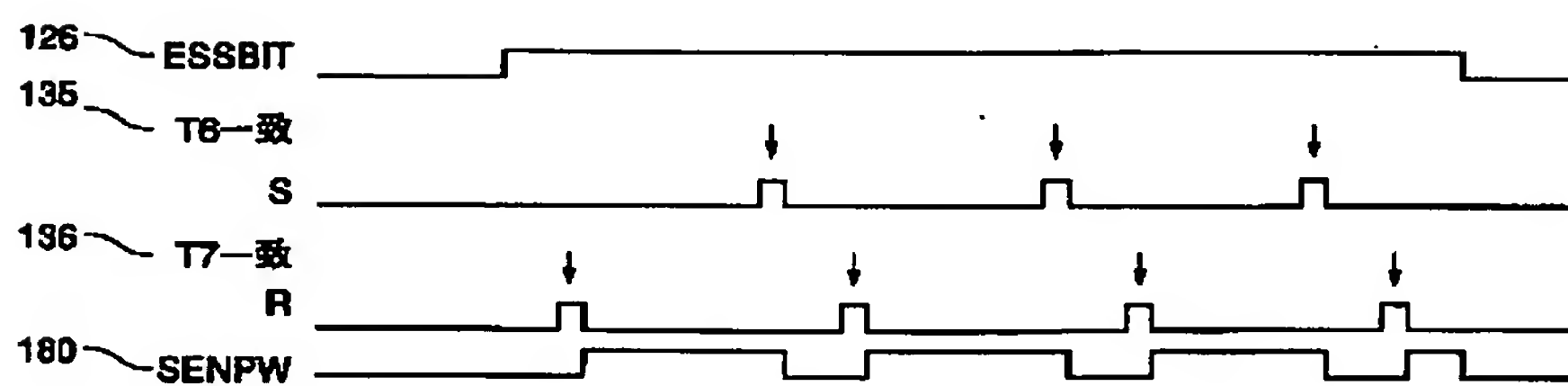
【図17】



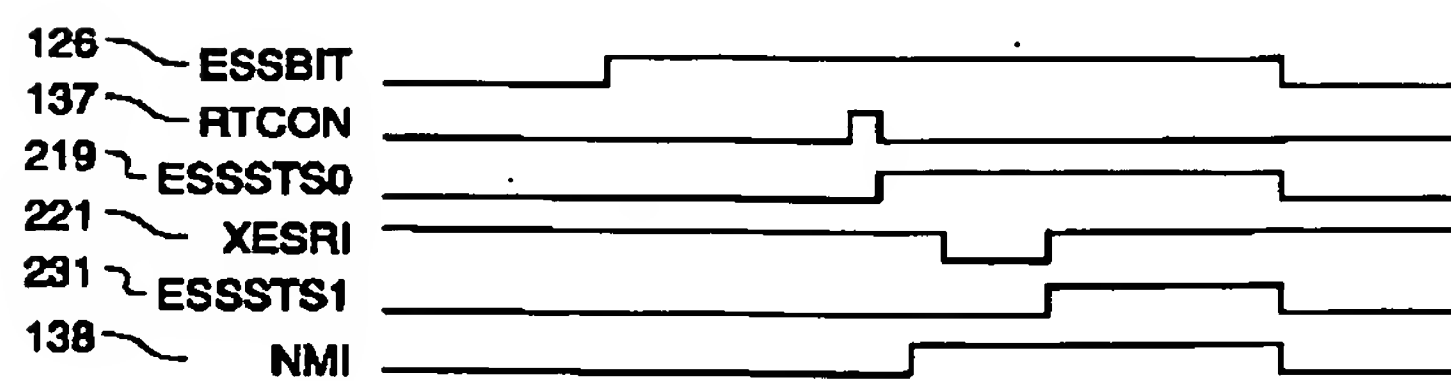
【図18】



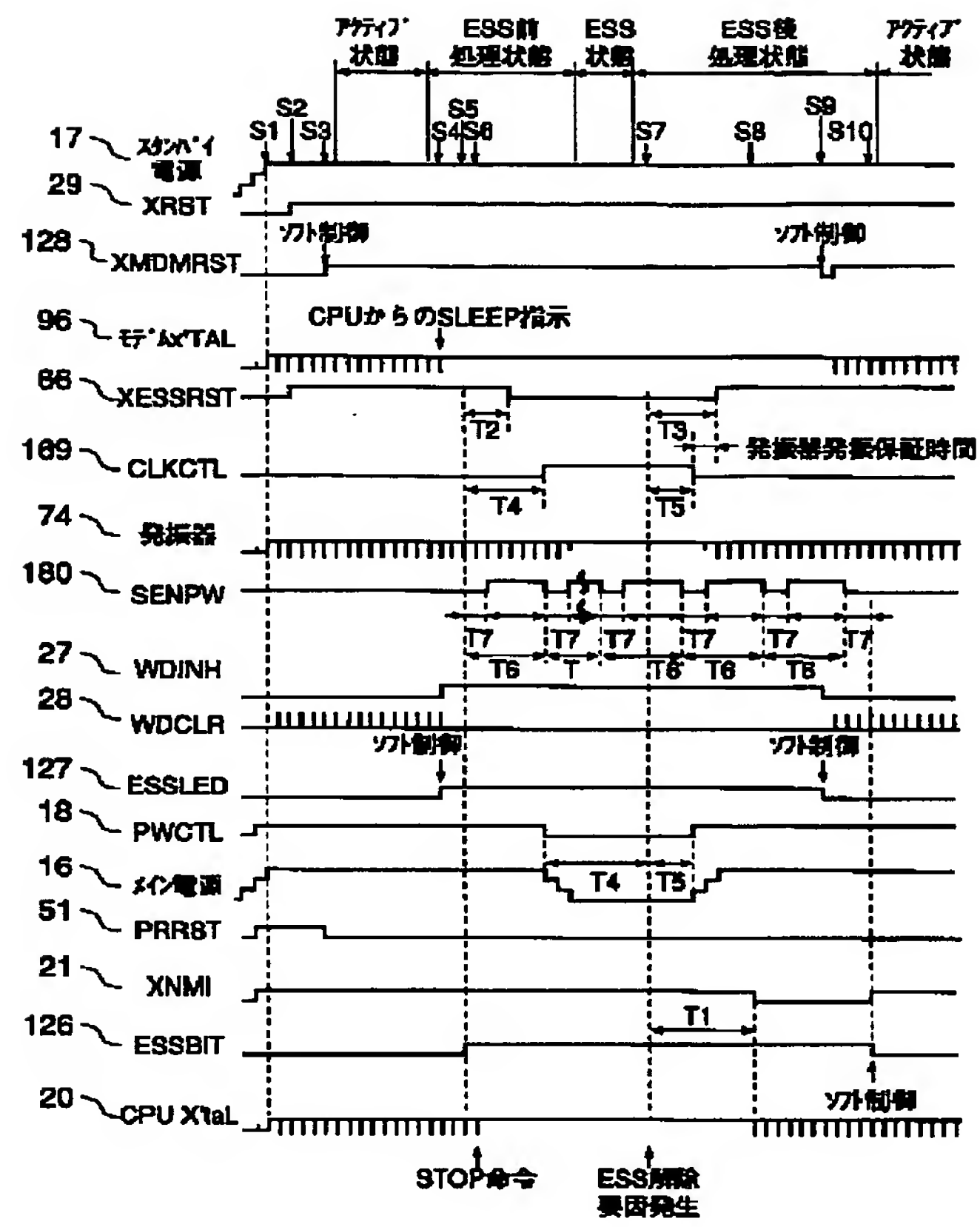
【図19】



【図21】



【図22】



(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

特許第3408109号
(P3408109)

(45)発行日 平成15年 5 月19日 (2003. 5. 19)

(24)登録日 平成15年 3 月14日 (2003. 3. 14)

(51)Int.Cl.⁷

識別記号

F I

H 0 4 N 1/00

H 0 4 N 1/00

C

B 4 1 J 29/38

B 4 1 J 29/38

D

Z

29/48

29/48

A

G 0 6 F 1/32

G 0 6 F 1/00

3 3 2 Z

請求項の数10(全 28 頁)

(21)出願番号

特願平9-117471

(22)出願日

平成 9 年 4 月22日 (1997. 4. 22)

(65)公開番号

特開平10-297059

(43)公開日

平成10年11月10日 (1998. 11. 10)

審査請求日

平成11年 6 月29日 (1999. 6. 29)

前置審査

(73)特許権者 000001007

キヤノン株式会社

東京都大田区下丸子 3 丁目30番 2 号

(72)発明者

藤井 康雄

東京都大田区下丸子 3 丁目30番 2 号 キ

ヤノン株式会社内

(74)代理人

100081880

弁理士 渡部 敏彦

審査官

鶴谷 裕二

(56)参考文献

特開 平 9 - 36995 (J P, A)

特開 平 9 - 46460 (J P, A)

特開 平 6 - 255184 (J P, A)

特開 平 1 - 113818 (J P, A)

特開 昭63-292312 (J P, A)

最終頁に続く

(54)【発明の名称】 情報処理装置及びその制御方法

1

(57)【特許請求の範囲】

【請求項 1】 待機時の消費電力を抑制する低消費電力待機機能を備えた情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第 1 の制御手段と、記録制御部を有し且つ印字出力を行う記録手段と、記録の可否状態を検出し且つ前記記録制御部へ検出結果を出力する記録状態検出手段と、通常状態及び低消費電力待機状態において前記記録状態検出手段へ電力供給を行う第 1 の電力供給手段と、前記記録手段へ電力供給を行う第 2 の電力供給手段と、前記第 1 の制御手段及び前記第 2 の電力供給手段に接続され且つ前記第 1 の制御手段の動作状態と停止状態との間の状態遷移制御と前記第 2 の電力供給手段の電力供給制御を行い且つ通常待機状態において前記第 1 の制御手

2

段を動作状態に保持し且つ前記第 2 の電力供給手段による電力供給を行わせ且つ低消費電力待機状態においては前記第 1 の制御手段を停止状態に保持し且つ前記第 2 の電力供給手段による電力供給を行わせない第 2 の制御手段とを具備し、前記記録状態検出手段は、前記記録制御部の他にも前記第 2 の制御手段へ検出結果を出力し、前記第 2 の制御手段は、前記記録状態検出手段が記録不能状態を検出することにより低消費電力待機状態から通常状態に遷移する制御を行うことを特徴とする情報処理装置。

【請求項 2】 前記記録状態検出手段は、記録紙を収納する記録紙カセットの有無状態を検出するカセット検出手段であり、前記第 2 の制御手段は、前記カセット検出手段が前記記録紙カセット無し状態を検出した場合に記録不能とする

ことを特徴とする請求項1記載の情報処理装置。

【請求項3】 前記記録状態検出手段は、記録紙の有無状態を検出する記録紙検出手段であり、
前記第2の制御手段は、前記記録紙検出手段が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする請求項1記載の情報処理装置。

【請求項4】 前記記録状態検出手段は、着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー検出手段であり、
前記第2の制御手段は、前記カバー検出手段が前記カバーの開閉状態を検出した場合に記録不能とすることを特徴とする請求項1記載の情報処理装置。

【請求項5】 前記記録状態検出手段は、着脱可能な記録手段の着脱状態を検出する着脱検出手段であり、
前記第2の制御手段は、前記着脱検出手段が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする請求項1記載の情報処理装置。

【請求項6】 待機時の消費電力を抑制する低消費電力待機機能を備えた情報処理装置の制御方法において、
消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、

通常状態及び低消費電力待機状態において第2の電力供給手段により電力供給される記録制御手段を有する記録手段により印字出力を行う印字出力工程と、
前記第1の電力供給手段により電力供給される記録状態検出手段により記録の可否状態を検出し、前記記録制御部へ検出結果を出力する記録状態検出工程と、
前記第1の制御手段と前記第1及び第2の電力供給手段に接続された第2の制御手段とにより前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行い且つ通常状態において前記第1の制御手段を動作状態に保持し且つ前記第2の電力供給手段による電力供給を行わせ且つ低消費電力待機状態においては前記第1の制御手段を停止状態に保持し且つ前記第2の電力供給手段による電力供給を行わせない第2の制御工程とを具備し、
前記記録状態検出工程は、前記記録制御部の他にも前記第2の制御手段へ検出結果を出力し、前記第2の制御工程は、前記記録状態検出工程が記録不能状態を検出することにより低消費電力待機状態から通常状態に遷移する制御を行うことを特徴とする情報処理装置の制御方法。

【請求項7】 前記記録状態検出工程は、カセット検出手段により記録紙を収納する記録紙カセットの有無状態を検出するカセット検出工程であり、
前記第2の制御工程は、前記カセット検出工程が前記記録紙カセット無し状態を検出した場合に記録不能とすることを特徴とする請求項6記載の情報処理装置の制御方法。

【請求項8】 前記記録状態検出工程は、記録紙検出手

段により記録紙の有無状態を検出する記録紙検出工程であり、

前記第2の制御工程は、前記記録紙検出工程が前記記録紙無し状態を検出した場合に記録不能とすることを特徴とする請求項6記載の情報処理装置の制御方法。

【請求項9】 前記記録状態検出工程は、カバー検出手段により着脱可能な記録手段を収納するカバーの開閉状態を検出するカバー検出工程であり、

前記第2の制御工程は、前記カバー検出工程が前記カバーの開閉状態を検出した場合に記録不能とすることを特徴とする請求項6記載の情報処理装置の制御方法。

【請求項10】 前記記録状態検出工程は、着脱検出手段により着脱可能な記録手段の着脱状態を検出する着脱検出工程であり、

前記第2の制御工程は、前記着脱検出工程が前記記録手段を取り外した状態を検出した場合に記録不能とすることを特徴とする請求項6記載の情報処理装置の制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ファクシミリ装置等の情報処理装置及びその制御方法に関する。

【0002】

【従来の技術】従来、ファクシミリ装置は、低消費電力待機モードから通常の待機モードに遷移する条件として、操作者による記録紙無し等の記録可能状態から記録不可能状態への遷移を有していなかった。

【0003】

【発明が解決しようとする課題】上述した従来例にあつては、記録不可能時、通常の待機モードではエラー情報を報知するが、低消費電力待機モードでは報知しないので、操作者に対して異なるオペレーションを要求するように装置が動作し、通常の待機モードと低消費電力待機モードで操作が異なることを操作者が意識しなければならぬので、操作に混乱を引き起こすと共に、操作が不自然であるという問題点があった。

【0004】本発明は上述した従来技術の有するこのような問題点を鑑みてなされたものであり、その目的とするところは、操作に混乱を引き起こすことなく、操作も自然な情報処理装置及びその制御方法を提供しようとするものである。

【0005】

【0006】

【課題を解決するための手段】上記目的を達成するために、本発明の請求項1記載の情報処理装置は、待機時の消費電力を抑制する低消費電力待機機能を備えた情報処理装置において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備え且つシステムを制御する第1の制御手段と、記録制御部を有し且つ印字出力を行う記録手段と、記録の可否状態を検出し且つ前記記録制御部

へ検出結果を出力する記録状態検出手段と、通常状態及び低消費電力待機状態において前記記録状態検出手段へ電力供給を行う第1の電力供給手段と、前記記録手段へ電力供給を行う第2の電力供給手段と、前記第1の制御手段及び前記第2の電力供給手段に接続され且つ前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第2の電力供給手段の電力供給制御を行い且つ通常待機状態において前記第1の制御手段を動作状態に保持し且つ前記第2の電力供給手段による電力供給を行わせ且つ低消費電力待機状態においては前記第1の制御手段を停止状態に保持し且つ前記第2の電力供給手段による電力供給を行わせない第2の制御手段とを具備し、前記記録状態検出手段は、前記記録制御部の他にも前記第2の制御手段へ検出結果を出力し、前記第2の制御手段は、前記記録状態検出手段が記録不能状態を検出することにより低消費電力待機状態から通常状態に遷移する制御を行うことを特徴とする。

【0007】

【0008】

【0009】

【0010】

【0011】また、上記目的を達成するために、本発明の請求項6記載の情報処理装置の制御方法は、待機時の消費電力を抑制する低消費電力待機機能を備えた情報処理装置の制御方法において、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御する第1の制御工程と、通常状態及び低消費電力待機状態において第2の電力供給手段により電力供給される記録制御手段を有する記録手段により印字出力を行う印字出力工程と、前記第1の電力供給手段により電力供給される記録状態検出手段により記録の可否状態を検出し、前記記録制御部へ検出結果を出力する記録状態検出工程と、前記第1の制御手段と前記第1及び第2の電力供給手段に接続された第2の制御手段とにより前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行い且つ通常状態において前記第1の制御手段を動作状態に保持し且つ前記第2の電力供給手段による電力供給を行わせ且つ低消費電力待機状態においては前記第1の制御手段を停止状態に保持し且つ前記第2の電力供給手段による電力供給を行わせない第2の制御工程とを具備し、前記記録状態検出工程は、前記記録制御部の他にも前記第2の制御手段へ検出結果を出力し、前記第2の制御工程は、前記記録状態検出工程が記録不能状態を検出することにより低消費電力待機状態から通常状態に遷移する制御を行うことを特徴とする。

【0012】

【0013】

【0014】

【0015】

【0016】

【0017】

【0018】

【0019】

【0020】

【0021】

【0022】

【0023】

【0024】

10 【0025】

【0026】

【0027】

【0028】

【0029】

【0030】

【0031】

【0032】

【0033】

【0034】

20 【0035】

【0036】

【0037】

【0038】

【0039】

【0040】

【0041】

【0042】

【0043】

【0044】

30 【0045】

【0046】

【0047】

【0048】

【0049】

【0050】

【0051】

【0052】

【0053】

【0054】

40 【0055】

【0056】

【0057】

【発明の実施の形態】以下、本発明の各実施の形態を図面に基づき説明する。

【0058】（第1の実施の形態）図1は、本発明の一実施の形態に係る画像処理装置としてのファクシミリ装置の斜視図、図2は、同ファクシミリ装置の圧板を開放した状態の斜視図、図3は、同ファクシミリ装置のセンサを透視した状態の図1と同状図である。

50 【0059】各図中、1は操作パネルで、操作者とのヒ

ューマン・インターフェースを行うものである。2はシート原稿台で、シート状の原稿を読み取る際に、該シート状の原稿が載置セットされるものである。3は開閉可能な圧板で、ブック状の原稿を読み取る際に、該ブック状の原稿を押さえるものである。4は記録紙カセットで、複数枚の記録紙を収納するものである。5はマルチ・フィーダーで、必要に応じて記録紙をセットするものである。6はプリンタ・カバーで、トナー・カートリッジ等の記録ユニットを内部に収納する部位の開閉部を開閉するものである。

【0060】また、図2中、7はブック原稿台で、ブック状の原稿を読み取る際に、該ブック状の原稿が載置セットされるものである。8はコンタクト・センサで、シート状の原稿及びブック状の原稿から画像データを読み取るものである。

【0061】また、図3中、9は圧板検出センサ（BCVS）で、圧板3の開閉状態を検出するものである。10は原稿検出センサ（DS）で、シート原稿台2にシート状の原稿が載置セットされたか否かを検出するものである。11はカバー検出センサ（カバー・スイッチ）で、プリンタ・カバー6の開閉状態を検出するものである。12はカセット検出センサ（カセット・スイッチ）で、記録紙カセット4が本装置に装着されているか否かを検出するものである。13はマルチ・フィーダー記録紙有無検出センサで、マルチ・フィーダー5に記録紙が有るか否かを検出するものである。

【0062】図4～図7は、本実施の形態に係る画像処理装置としてのファクシミリ装置の構成を示すブロック図である。図4～図7において、電源14は、商用電源15に接続され、メイン電源16とスタンバイ電源17とにより構成されている。そして、商用電源15が投入されると、メイン電源16は、「PWCTL（パワーコントロール）」18がHigh（ハイ）のとき、+5V、+12V及び+24Vを、それぞれプラス5ボルト、プラス12ボルト及びプラス24ボルトにバイアスするが、Low（ロウ）のときはバイアスしない。

【0063】ここで、「High」とは、入力側のしきい値を越えた状態であり、「Low」とは、入力側のしきい値未満の状態をそれぞれ示す。

【0064】商用電源15が投入されると、スタンバイ電源17は、「PWCTL」18の状態に拘らず、+5VS及び±12VAを、それぞれプラス5ボルト、プラス12ボルトとマイナス12ボルトにバイアスする。メイン電源16には、モータ等の動作電流が大なるデバイス及びバイポーラ・デバイス等のスタティック状態でも消費電流が大なるデバイス等が主に接続される。

【0065】CPU（中央演算処理装置）19は、第1の「X'tal」20の振動子の発振を停止させて動作をアイドル状態にし、消費電力を最少にするSLEEP（スリープ）モード「STOP（ストップ）モード或い

は停止モードとも呼ぶ」機能を備え、「XNMI（エックス・ノン・マスカブル・インターフェース）」21がロウのときに前記「SLEEP」モードを解除するタイプの汎用CPUにより構成され、ROM（リード・オンリー・メモリ）22に格納されているプログラムに従い制御する。CPU19とROM22の電源は+5VSに接続される。CPU19のバスはシステム・バス23に接続され、複数のメモリやI/O（入出力装置）に接続される。システム・バス23には、データ、アドレス、セレクト、リード・ライト信号等がある。

【0066】「RESET（リセット）-IC」24は、「VOLTAGE-DETECTOR（ボルテージ・デテクター）」25と「WATCH-DOG-TIMER（ウォッチ・ドグ・タイマー）」26とにより構成される。「RESET-IC」24の電源は+5VSに接続される。「VOLTAGE-DETECTOR」25は、+5VSが所定電圧以下（4.5V）で、Low出力する電圧検出手段である。「WATCH-DOG-TIMER」26は、「WDINH（Watch-Dog-timer-INHibit）」27がLowのとき、「WDCLR（Watch-Dog-timer-Clear）」28に所定間隔のパルス（例えば、100ms）が入力されないとLow出力する。「WDINH」27がHighのときは、「WDCLR」28に所定間隔のパルスが入力されなくても、「WATCH-DOG-TIMER」26は動作しないで、出力はHighを保持する。

【0067】「VOLTAGE-DETECTOR」25と「WATCH-DOG-TIMER」26のどちらかの出力がLowであれば、「XRST（エックスリセット）」29にLowを出力し、本システムを初期化する。「XRST（エックスリセット）」29のLowからHighへの遷移は時定数を有して移行するが、逆のHighからLowへの遷移は時定数を有せずに即座に移行する。

【0068】「RTC（Real Time Clock）」30は、時刻及びカレンダー機能を有し、本実施の形態に係る情報処理装置における通信管理に用いる。第2の「X'tal」31は、一般的に使用される32.768KHzであるため、消費電流は極めて小さい。また、「RTC」30の電源は+5VSに接続され、TPoutには第2の「X'tal」31を分周した1024Hzが出力される。「SRAM（スタティック・ランダム・アクセス・メモリ）」32は、操作パネル1（図1参照）から入力されたワンタッチ・ダイヤル番号等の情報を記憶する。SRAM32の電源は+5VSに接続される。

【0069】DRAM（ダイナミック・ランダム・アクセス・メモリ）33は、CPU19が動作するときのスタック、ワーキング・メモリ、画像メモリ等に使用す

る。DRAM33の電源は+5VSに接続される。メモリ・コントローラ34は、ROMコントローラ35、SRAMコントローラ36及びDRAMコントローラ37により構成され、それぞれROM22、SRAM32、DRAM33への「XCS」、「XRAS」、「XCAS」等のアクセス信号を、CPU19が出力するシステム・バス23上の制御信号に基づき生成する。

【0070】ROM22及びSRAM32は、それぞれの「XCS」がインアクティブであるとき、その消費電流が最小となる。DRAM33は、「XRAS」をLowにした後、「XCAS」もLowにする（セルフ・リフレッシュ・モード）と、その消費電流が最小となる。CPU19からの制御により、これらの低消費電流モードに移行する。メモリ・コントローラ34の「CLK」は動作クロックである。メモリ・コントローラ34の電源は+5VSに接続される。

【0071】プリンタ38はレーザビーム・プリンタであり、定着ユニット39、高圧ユニット40、記録モータ41、プリンタ・コントローラ42、カバー検出センサ（カバーSW）11、カセット検出センサ（カセットSW）12、マルチ・フィーダー記録紙有無検出センサ13、第1の「3STAGEバッファ」43、第1のプルアップ抵抗44及び付随する抵抗45、46、47で構成される。プリンタ38の電源は+5VS、+5V、+12V及び+24Vに接続される。抵抗45～47は+5VSに、第1のプルアップ抵抗44は+5Vに、第1の「3STAGEバッファ」43の電源は+5VSに、プリンタ・コントローラ42、記録モータ41、高圧ユニット40及び定着ユニット39は、+5V、+12V及び+24Vに接続される。

【0072】カバー検出センサ11は、本実施の形態で不図示のトナー・カートリッジを収納する部位の開閉部を開閉するプリンタ・カバー6（図1参照）の開閉状態を検出するスイッチである。カバー検出センサ11は、プリンタ・カバー6が開いているときはオフ状態、閉じているときはオン状態となり、抵抗45を介して+5VSに接続されているので、それぞれHigh、Low出力となる。

【0073】マルチ・フィーダー記録紙有無検出センサ13は、マルチ・フィーダー5（図1参照）に記録紙がセットされているか否かを検出するPhoto-Interrupter（フォト・インタラプタ）センサであり、第1の「Photo-LED（発光ダイオード）」48と第1の「Photo-TR（トランジスタ）」49により構成されている。「PNP-TR」50は第1の「Photo-LED」48のバイアス制御トランジスタである。「PNP-TR」50のコレクタに第1の「Photo-LED」48のアノードが接続される。

【0074】抵抗47は+5VSと第1の「Photo-TR」49のコレクタ間に接続される。「PNP-T

R」50のコレクタとエミッタ間がオン状態になると、第1の「Photo-LED」48のアノードにバイアスが供給され、第1の「Photo-LED」48が発光する。第1の「Photo-LED」48と第1の「Photo-TR」49との間には、本実施の形態では、不図示のアクチュエータがあり、記録紙有り、第1の「Photo-LED」48と第1の「Photo-TR」49との間を前記アクチュエータが遮断する構成とする。

【0075】第1の「Photo-LED」48が発光している状態で記録紙が無いと、第1の「Photo-LED」48と第1の「Photo-TR」49との間の遮断物が無い状態なので、第1の「Photo-TR」49のベースにバイアスが供給され、該第1の「Photo-TR」49のコレクタとエミッタとの間がオン状態となり、第1の「Photo-TR」49のコレクタ出力がLowになる。

【0076】第1の「Photo-LED」48が発光している状態で記録紙有りにより、第1の「Photo-LED」48と第1の「Photo-TR」49との間が遮断されると、第1の「Photo-TR」49のベースにバイアスが供給されず、プルアップ抵抗44により第1の「Photo-TR」49のコレクタ出力がHighになる。

【0077】「PNP-TR」50のコレクタとエミッタ間がオフ状態では、第1の「Photo-LED」48のアノードに電圧が供給されず、第1の「Photo-LED」48が発光しないが、このときは、記録紙の有無に拘らず第1の「Photo-TR」49のベースにバイアスが供給されないため、第1のプルアップ抵抗44により第1の「Photo-TR」49のコレクタ出力がHighになる。第1の「3STAGEバッファ」43の電源は+5VSに接続され、イネーブルは+5Vに接続され、入力にカバー検出センサ11、カセット検出センサ12、マルチ・フィーダー記録紙有無検出センサ13を接続し、出力に+5Vに接続された第1のプルアップ抵抗44を介してプリンタ・コントローラ42を接続する。第1の「3STAGEバッファ」43により、スタンバイ電源17のみバイアスされ、プリンタ・コントローラ42の電源であるメイン電源16がバイアスされていない場合において、プリンタ・コントローラ42にバイアスが掛かることを防止することができる。

【0078】また、プリンタ・コントローラ42は「PRRST」51の状態により、+5V、+12V、+24Vのパワー・オン時の初期動作を変化させる。「PRRST」51がHighのとき、+5V、+12V、+24Vがオンすると、プリンタ・コントローラ42は、プリンタ38内の全てのユニットを初期状態にするが、「PRRST」51がLowで+5V、+12V、+2

4 Vがオンしたときは、初期化を繰り返すことにより寿命が短くなるユニットを除いて初期動作を行う。「PR RST」51の極性は、メイン電源16がオフ状態時に、プリンタ38のプリンタ・コントローラ42に対してバイアスが印加されないように決定した。

【0079】I/Oコントローラ52は、プリンタI/F（インターフェース）53、スキャナI/F（インターフェース）54、「RTP（Real Time Port）」55、「KEYSCN（Key Scan）」56により構成されている。I/Oコントローラ52の電源は+5VSに接続される。スキャナI/F54はシート状原稿及びブック状原稿を画像データとして読み取るコンタクト・センサ8とのインターフェースを行う。このコンタクト・センサ8の電源は+5Vに接続される。

【0080】第1のプルダウン抵抗57は、メイン電源16がオフ状態時に、コンタクト・センサ8からの信号が不安定なるのを防ぎ且つコンタクト・センサ8への逆バイアス防止用に用いる。プリンタI/F53は、プリンタ38とのコマンド、ステータスの送受及びプリンタ38への画像データの送出を行い、プリンタ38への出力ライン上にある第2の「3STAGEバッファ」58のイネーブル制御を行う。第2の「3STAGEバッファ」58の電源は+5VSに、第2のプルアップ抵抗59は+5Vにそれぞれ接続される。メイン電源16がオフ状態時に、プリンタI/F53からプリンタ38に対して電圧が供給されないように、第2の「3STAGEバッファ」58をディセーブル状態にする。

【0081】プリンタ38へのコマンド信号は、アクティブLowであり、Highが入力されてもプリンタ38は動作しない仕様である。第2のプルアップ抵抗59は、メイン電源16がオン状態にあり且つ第2の「3STAGEバッファ」58の出力がHighのとき、プリンタ38にHighを出力することにより、スタンバイ電源17、メイン電源16の立ち上がり時等の不要なプリント動作を停止させるためにある。

【0082】第2のプルダウン抵抗60は、メイン電源16がオフ状態のとき、プリンタ38からのステータス信号が不安定になるのを防ぎ且つプリンタ38への逆バイアス防止用に用いる。「RTP」55は、読取モータ61を駆動するモータ・ドライバ62のコントロール信号及びコントロール・ライン上にある第3の「3STAGEバッファ」63のイネーブル制御を行う。この第3の「3STAGEバッファ」63は、+5VSに、第3のプルアップ抵抗64は+5Vにそれぞれ接続される。

【0083】モータ・ドライバ62にHighが入力されると、読取モータ61は励磁されない。メイン電源16がオフのとき、「RTP」55からモータ・ドライバ62に対して電圧が供給されないように、第3の「3STAGEバッファ」63をディセーブル状態にする。第

3のプルアップ抵抗64は、メイン電源16がオン状態にあり且つ第3の「3STAGEバッファ」63の出力がHighのとき、モータ・ドライバ62にHighを出力することにより、スタンバイ電源17、メイン電源16の立ち上がり時等の不要な読取モータ61の励磁を辞めるためにある。

【0084】「CLK」65は動作クロック、「XES SRST」66はI/Oコントローラ52のリセット信号であり、Lowアクティブである。「WDCLR」28は、CPU19が非SLEEP状態にあるとき、I/Oコントローラ52をアクセスするごとにパルス出力される。「KEYSCN」56は格子状に配置されたキーにより構成されるキー・マトリクス67をダイナミックにスキャンすることによりキー押下状態を検出する。キー・マトリクス67は、“00、01、…0n、10、11、…n0、n1、…nn”のキーで構成される。“00、01、…0n”キーは、「KO0」68に、“10、11、…1n”キーは、「KO1」69に、“n0、n1、…nn”キーは、「KOn」70にそれぞれ接続される。「KO0」68、「KO1」69、…「KOn」70信号は、「CLK」65に基づき所定間隔毎に順次駆動されるので、「CLK」65が無い場合は、キー・スキャンは行われない。

【0085】“00、10、…n0”キーは、「KI0」71に、“01、11、…n1”キーは、「KI1」72に、“0n、1n、…nn”キーは、「KIn」73にそれぞれ接続される。「KI0」71、「KI1」72、…「KIn」73のグループに接続されたキーの内、「KO0」68～「KOn」70信号が駆動されているキーが押下されるとアクティブになる。これにより、「KO0」68～「KOn」70、「KI0」71～「KIn」73のマトリクスによりそれぞれのキー押下を検出する。例えば、「KO0」68信号が駆動されているときに、“00”キーが押下されると、「KI0」71がアクティブになる。しかし、「KO0」68信号が駆動されていないときに「KI0」71がアクティブになると、それは、“00”キーが押下によるものではなく、“01、…0n”キーの内の1つによるものである。

【0086】発振器74のVDD（電源）は、「J-FET（JタイプのFET）」75のドレインに接続され、ソースは+5VSに接続される。ゲートにLowが入力されると、ソースとドレインとの間がオン（ON）状態となり、発振器74のVDDにバイアスが供給され、発振動作を開始する。FETを選んだのは、電流による電圧降下を防ぐためである。第3のプルダウン抵抗76は、ゲートにHighが入力され、ソースとドレインとの間がオフ（OFF）状態となり、発振器74のVDDにバイアスが供給されていないときに、発振器74からのOUT出力が不定になるのを防ぎ且つ発振器74

への逆バイアスを防止するために用いる。発振器74のOUTは、メモリ・コントローラ34のCLK及びI/Oコントローラ52のCLKへそれぞれ接続される。

【0087】LED77のバイアスは、抵抗78を介して+5VSから供給され、「NPN-TR」79のベースにHighが入力されると発光し、Lowが入力されると消灯する。ESSキー80は操作パネル1（図1参照）に配置され、抵抗81を介して+5VSへプルアップされ、押下されるとショート状態になってLowが出力され、押下されないとオープン状態となってHighが出力される。NCU82は、オフフック検出回路83、Hリレー&ドライバ84、CI検出回路85、FC検出回路86、ダイヤル・リレー&ドライバ87、CMLリレー&ドライバ88、DI検出回路89により構成される。CMLリレー88は、アンプ90側、またはHリレー84側のいずれか一方を公衆回線91に接続するリレーである。CMLリレーのドライバ88の電源に+5Vを用い且つリレーをドライブしないとき、公衆回線91をHリレー84側に接続する構成になっている。

【0088】Hリレー84は、CMLリレー88側、または+5VS側のいずれか一方を電話器92に接続するリレーである。Hリレーのドライバ84の電源に+5VSを用い且つリレーをドライブしないとき、電話器92をCMLリレー88側に接続する構成になっている。ダイヤル・リレー87は、ダイヤル・パルスが発生させる際に使用し、このドライバ87の電源は+5Vを用いる。DI検出回路89は、ダイヤル・イン・サービス利用時の極反検出のために使用し、この電源は+5Vを用いる。Hリレー84が電話器92を+5VSに接続しているとき、またはHリレー84が電話器92をCMLリレー88側に接続し且つCMLリレー88が公衆回線91とHリレー84側を接続しているとき、オフフック検出回路83は、電話器92がオフフック状態であることを検出するとLowを出力する。オフフック検出回路83の電源は+5VSを用いる。

【0089】CMLリレー88が公衆回線91とHリレー84側とを接続しているとき、CI検出回路85は、公衆回線91からの16Hzの呼び出し信号を検出するとLowを出力する。CI検出回路85の電源は+5VSを用いる。CMLリレー88が公衆回線91とHリレー84側とを接続しているとき、FC検出回路86は、ファクシミリ通信網からの1300Hzの呼び出し信号を検出するとLowを出力する。FC検出回路86の電源は+5VSを用いる。

【0090】音声IC93は、例えば、「この電話はファクシミリに接続されています。ピーという音のあとに送信して下さい。電話をご利用の方は、そのまま暫くお待ち下さい。」等の音声メッセージを送出する。システム・バス23からのスタート・コマンドにより、第3のX'tal（例えば、640KHz）94が発振開始、

前述の音声送出後、自動的に発振停止する。音声IC93の電源は+5VSを用いる。

【0091】モデム95は、変復調装置であり、システム・バス23からのSLEEPコマンドにより第4の「X'tal」96が発振を停止し、低消費電流モードに移行する。SLEEP状態からの復帰は、モデム95の「XRST」にLowを入力することにより行われる。モデム95の電源は+5VSを用いる。

【0092】音声IC93とはモデム95からの出力は、アンプ90で加算、増幅し、NCU82に送出後、公衆回線91に出力される。公衆回線91からの受信信号は、NCU82を経由してアンプ90で増幅され、モデム95に入力される。アンプ90の電源は±12VAに接続される。

【0093】DS（原稿検出センサ）10は、シート状原稿の有無を示すPhoto-Interrupterセンサで、第2の「Photo-LED」97と第2の「Photo-TR98」により構成される。「PNP-TR」50は、第2の「Photo-LED」97のバイアス制御トランジスタである。「PNP-TR」50のエミッタには+5VSが接続され、「PNP-TR」50のコレクタには第2の「Photo-LED」97のアノードが接続される。

【0094】第4のプルアップ抵抗99は、+5VSと第2の「Photo-TR」98のコレクタ間に接続される。PNP-TR50のコレクタとエミッタ間がオン状態になると、第2の「Photo-LED」97のアノードにバイアスが供給され、第2の「Photo-LED」97が発光する。第2の「Photo-LED」97と第2の「Photo-TR」98との間には、本実施の形態では不図示のアクチュエータがあり、シート状原稿無しで第2の「Photo-LED」97と第2の「Photo-TR」98との間をアクチュエータで遮断する構成とする。第2の「Photo-LED」97が発光している状態でシート状原稿が有ると、第2の「Photo-LED」97と第2の「Photo-TR」98との間の遮断物が無い状態なので、第2の「Photo-TR」98のベースにバイアスが供給され、第2の「Photo-TR」98のコレクタとエミッタ間がオン状態になり、第2の「Photo-TR」98のコレクタがLowになる。

【0095】第2の「Photo-LED」97が発光している状態でシート状原稿が無いことにより、第2の「Photo-LED」97と第2の「Photo-TR」98との間が遮断されると、第2の「Photo-TR」98のベースにバイアスが供給されず、第4のプルアップ抵抗99により第2の「Photo-TR」98のコレクタ出力がHighになる。PNP-TR50のコレクタとエミッタ間がオフ状態では、第2の「Photo-LED」97のアノードに電圧が供給されず、

第2の「Photo-LED」97が発光しないが、このときは、シート状原稿の有無によらず、第2の「Photo-TR」98のベースにバイアスが供給されないので、第4のプルアップ抵抗99により第2の「Photo-TR」98のコレクタはHighになる。

【0096】BCVS（圧板検出センサ）9は、圧板3（図1参照）の開閉を示すPhoto-Interrupterセンサで、第3の「Photo-LED」100と第3の「Photo-TR」101により構成される。PNP-TR50は、第3の「Photo-LED」100のバイアス制御トランジスタでもある。PNP-TR50のコレクタは、第3の「Photo-LED」100のアノードに接続される。第5のプルアップ抵抗102は、+5VSと第3の「Photo-TR」101のコレクタ間に接続される。PNP-TR50のコレクタとエミッタ間がオン状態になると、第3の「Photo-LED」100のアノードにバイアスが供給され、第3の「Photo-LED」100が発光する。

【0097】第3の「Photo-LED」100と第3の「Photo-TR」101間には、本実施の形態では不図示のアクチュエータがあり、圧板3が閉状態で、第3の「Photo-LED」100と第3の「Photo-TR」101間をアクチュエータで遮断する構成とする。第3の「Photo-LED」100が発光している状態で圧板3が閉状態にあると、第3の「Photo-LED」100と第3の「Photo-TR」101間の遮断物が無い状態なので、第3の「Photo-TR」101のベースにバイアスが供給され、第3の「Photo-TR」101のコレクタとエミッタ間がオン状態になり、第3の「Photo-TR」101のコレクタがLowになる。第3の「Photo-LED」100が発光している状態で圧板3が開状態により、第3の「Photo-LED」100と第3の「Photo-TR」101間が遮断されると、第3の「Photo-TR」101のベースにバイアスが供給されず、第5のプルアップ抵抗102により第3の「Photo-TR」101のコレクタはHighになる。

【0098】「PNP-TR」50のコレクタとエミッタ間がオフ状態では、第3の「Photo-LED」100のアノードに電圧が供給されず、第3の「Photo-LED」100が発光しないが、このときは、圧板3の開閉によらず、第3の「Photo-TR」101のベースにバイアスが供給されないで、第5のプルアップ抵抗102により第3の「Photo-TR」101のコレクタはHighになる。

【0099】バイセントロニクス・チップ103は、「IEEE-P1284」の制御を行うチップである。バイセントロニクス・チップ103の電源は+5VSに接続される。双方向信号として「PIFD0」～「PI

FD7」、双方向バッファ制御信号として「XPIFE N」、「PIFDIR」を有し、入力信号として「SELIN」、「ATFD」、「STRB」、「INIT」を有し、出力信号として「XPERR」、「ACK」、「XBUSY」、「FALT」、「XSEL」を有する。

【0100】バイセントロニクス・インターフェイス・コネクタ104とバイセントロニクス・チップ103間には、バッファ「LS245」105、「LS14」106、「LS06」107、「LS14」108がある。更に、これらのバッファ「LS245」105～「LS14」108とバイセントロニクス・インターフェイス・コネクタ104間には、プルアップ抵抗109、110、111、112がある。これらのバッファ「LS245」105～「LS14」108とプルアップ抵抗109～112は、「INIT」信号に接続されるバッファ「LS14」108関連のみ+5VSに接続され、これ以外は+5Vに接続される。

【0101】図4～図7における「NMIG（ノンマスカブル・インターフェース・ジェネレータ）」113は、図8に示すように構成されている。即ち、図8において、114はレジスタ／ステータス部、115は「RTC」タイマー部、116は「NMI」要因検出部、117は「NMI」出力遅延タイマー部、118は「XESSRST」出力タイマー部、119は「CLKCTL・PWCTL」出力タイマー部、120は「SENPW」出力タイマー部である。

【0102】レジスタ／ステータス部114は、図9に示すように、デコーダ121、ラッチ122、バッファ123により構成される。デコーダ121は、アドレス124をデコードして、ライト対象となるラッチを選択する。バッファ123は、NMI要因検出部116からの「ESSSTS0～ESSSTS10」125をCPU19がリード時にシステム・バス23上に出力する。

【0103】ラッチ122には、「T0」129～「T7」136、「ESSBIT」126、「ESSLED」127、「WDINH」27、「XMDMRST」128、「PRRST」51を設定するためのレジスタがある。このレジスタの初期値は、「PRRST」51を除いて「0」がセットされる。これらのうち、「ESSBIT」126、「ESSLED」127、「WDINH」27、「XMDMRST」128、「PRRST」51は、出力ポートとして動作する。

【0104】図10は、「RTC」タイマー部115の内部構成を示す回路図であり、このRTCタイマー部115は、カウンタ115aとコンパレータ115bとから構成される。そして、図11に示すごとく、「ESSBIT」126がHighのとき、カウンタ115aがカウント動作を行い、「T0」129と一致すると「RTCON」137にHighパルスを出力する。

10

20

30

40

50

【0105】図12は、「NMI」出力遅延タイマー部117の内部構成を示す回路図であり、この「NMI」出力遅延タイマー部117は、カウンタ117aとコンパレータ117bとラッチ117cとから構成される。そして、図13に示すごとく、「NMI」138がLowのとき、「XNMI」21はHighであり、「NMI」138がHighのとき、カウンタ117aがカウント動作を行い、「T1」130と一致するとラッチ117cによりラッチされ、「XNMI」21はHighからLowに変化する。その後、「NMI」138がHighからLowに移行すると、「XNMI」21はHighになる。

【0106】図14は、「XESSRST」出力タイマー部118の内部構成を示す回路図であり、この「XESSRST」出力タイマー部118は、セクタ139、コンパレータ140、カウンタ141、ラッチ142、143、AND回路144、145、146、147、148、OR回路149、「SR-FF」150、151、152、から構成される。

【0107】そして、図15に示すごとく、「ESSBIT」126がHighのとき、「XESSRST」66を「T2」131、「T3」132に基づきパルス出力を行う。「ESSBIT」126がLowのとき、「XESSRST」66はHigh状態である。「ESSBIT」126がLowからHighに移行すると、AND回路147出力に1パルスのHighが出力され、「SR-FF」150がセットされ、「SELO N」153がHighに移行する。これにより、セクタ139は「T2」131を選択し、「XCLR」154がLowからHighに移行し、カウンタ141が動作する。そして、カウンタ141の値が「T2」131と一致すると、SR-FF152がセットされ、「XESSRST」66がHighからLowへ移行する。また、「SR-FF」150がリセットされ、「XCLR」154がLowになり、カウンタ141が停止する。

【0108】次に、「NMI」138がLowからHighに移行すると、AND回路148出力に1パルスのHighが出力され、「SR-FF」151がセットされ、「SELOFF」155がHighに移行する。これにより、セクタ139は「T3」132を選択し、XCLR154がLowからHighに移行し、カウンタ141が動作する。そして、カウンタ141の値が「T3」132と一致すると、SR-FF152がリセットされ、「XESSRST」66がLowからHighへ移行する。また、「SR-FF」151がリセットされ、「XCLR」154がLowになり、カウンタ141が停止する。「XESSRST」66は、「XRS T」29がLowのとき、Lowになる。

【0109】図16は、CLKCTL・PWCTL出力

タイマー部119の内部構成を示す回路図であり、このCLKCTL・PWCTL出力タイマー部119は、セクタ156、コンパレータ157、カウンタ158、ラッチ159、160、AND回路161、162、163、164、OR回路165、SR-FF166、167、168から構成される。

【0110】そして、図17に示すごとく、「ESSBIT」126がHighのとき、CLKCTL169、PWCTL18を「T4」133、「T5」134に基づきパルス出力を行う。「ESSBIT」126がLowのとき、CLKCTL169はLow状態、PWCTL18はHigh状態である。「ESSBIT」126がLowからHighに移行すると、AND回路163出力に1パルスのHighが出力され、「SR-FF」166がセットされ、「SELO N」170がHighに移行する。

【0111】これにより、セクタ156は「T4」133を選択し、「XCLR」171がLowからHighに移行し、カウンタ158が動作する。そして、カウンタ158の値が「T4」133と一致すると、「SR-FF」168がセットされ、「CLKCTL」169がLowからHighへ、「PWCTL」18がHighからLowへそれぞれ移行する。また、「SR-FF」166がリセットされ、「XCLR」171がLowになり、カウンタ158が停止する。

【0112】次に、「NMI」138がLowからHighへ移行すると、AND回路164出力に1パルスのHighが出力され、「SR-FF」167がセットされ、「SELOFF」172がHighに移行する。これにより、セクタ156は「T5」134を選択し、「XCLR」171がLowからHighに移行し、カウンタ158が動作する。そして、カウンタ158の値が「T5」134と一致すると、「SR-FF」168がセットされ、「CLKCTL」169がHighからLowへ、「PWCTL」18がLowからHighへそれぞれ移行する。また、「SR-FF」167がリセットされ、「XCLR」171がLowになり、カウンタ158が停止する。

【0113】図18は、「SENPW」出力タイマー部120の内部構成を示す回路図であり、この「SENPW」出力タイマー部120は、コンパレータ173、174、カウンタ175、176、AND回路177、178、「SR-FF」179から構成される。

【0114】そして、図19に示すごとく、「ESSBIT」126がHighのとき、「SENPW」180を「T6」135、「T7」136に基づきトグル出力を行う。「ESSBIT」126がLowの間、「SENPW」180はLow状態を保持している。そして、「ESSBIT」126がHighに移行すると、AND回路177の出力がHighになり、カウンタ175

がカウント動作を開始する。同様に、AND回路178の出力がHighになり、カウンタ176もカウント動作を開始する。

【0115】「T6」135と「T7」136の設定値は、「T6」135より「T7」136の方を小さく設定するので、まず、「T7」136とカウンタ176の出力が一致すると、「SR-FF」179のRにパルスが入力され、「SENPW」180がLowからHighへ移行する。これに伴いAND回路178の出力がLowになり、カウンタ176がリセットされる。

【0116】次に、「T6」135とカウンタ175の出力が一致すると、「SR-FF」179のSにパルスが入力され、「SENPW」180がHighからLowに移行し、AND回路177の出力に1パルスのLowが出力され、カウンタ175がリセットされ、再びカウント動作を開始する。カウンタ176に関しても同様であり、以降、この動作を繰り返す。そして、「ESSBIT」126がHighからLowに移行すると、「SENPW」180はLow状態を保持する。

【0117】図20は、NMI要因検出部116の内部構成を示すブロック図であり、このNMI要因検出部116は、INV181、182、183、184、185、186、187、ラッチ188、189、190、191、192、193、194、195、196、197、198、199、200、201、202、203、204、205、206、207、208、AND回路209、210、211、212、213、214、215、216、217、218から構成されている。

【0118】そして、NMI要因検出部116は、図21に示すごとく、「ESSBIT」126がHighのとき、「RTCON」137にHigh入力があると、ラッチされ、「ESSSTS0」219がHighになる。また、CLK220のクロック間（チャタリング防止）、「XESSR1」221～「XESSR4」224、「XESSR6」226～「XESSR7」227、「XESSR10」230にLow入力、「XESSR5」225、「XESSR8」228、「XESSR9」229にHigh入力があるとラッチされ、「ESSSTS1」231～「ESSSTS10」240がそれぞれHighになる。「ESSSTS1」231～「ESSSTS10」240の内、少なくとも1つがHighになるとラッチされ、「NMI」138がHighになる。

【0119】「ESSBIT」126がLowに設定されると、「ESSSTS0」219、「ESSSTS1」231～「ESSSTS10」240及び「NMI」138はLowになる。

【0120】次に、「NMIG」113の各信号の接続先について説明する。

【0121】D0～15、A1～4、「XLOWR」、「XIOR」は、システム・バス23に接続され、それぞれデータ、アドレス、ライト、リード信号として使用する。「XRST」は「RESET-IC」24の「XRST」に接続され、Lowが入力されると「NMIG」113をリセットする。「XESSR0」は「RTC」30の「TPOUT」に接続され、「NMIG」113の動作クロックとして使用する。「XESSR1」は「ESS」キー80に接続されている。「XESSR2」はオフフック検出回路83の出力に接続されている。

【0122】「XESSR3」はCI検出回路85の出力に接続されている。「XESSR4」はFC検出回路86の出力に接続されている。「XESSR5」はバイセントロニクスチップ103の「INIT」に接続されている。「XESSR6」はDS10の「Photo-TR」98のコレクタに接続されている。「XESSR7」は「BCVS9」の「Photo-TR」101のコレクタに接続されている。「XESSR8」はカバー検出センサ11に接続されている。「XESSR9」はカセット検出センサ12に接続されている。「XESSR10」はマルチ・フィーダー記録紙有無センサ13の「Photo-TR」49のコレクタに接続されている。

【0123】「WDINH」は「RESET-IC」24の「WATCH-DOG-TIMER」26の「WDINH」に接続されている。「ESSLED」は「NPN-TR」79のベースに接続され、LED77の点灯制御に使用する。「XNMI」はCPU19の「XNMI」に接続され、CPU19のSLEEP状態の解除に使用する。「CLKCTL」は「J-FET」75のベースに接続され、発振器74のVDD制御を行う。「XESSRST」はメモリ・コントローラ34とI/Oコントローラ52の「XESSRST」に接続されている。「PWCTL」は電源14の「PWCTL」に接続され、メイン電源16（+5V、+12V、の+24V）のオン／オフ制御を行う。「SENPW」は「PNP-TR」50のベースに接続され、DS10、「BCVS」9の「Photo-LED」97、100の点灯制御に使用する。「XMDMRST」はモデム95の「XRST」に接続されている。

【0124】次に、本実施の形態に係る画像処理装置の動作を図22に基づき説明する。

【0125】電源14に商用電源15が印加されると、電源14のスタンバイ電源17の+5VS、±12VAが立上がり、+5VSが所定の電圧に達し、時定数で定められた時間になるまで、「RESET-IC」24の「XRST」29はLowを出力する。「XRST」29のLowによりCPU19と「NMIG」113が初期化される。これにより、CPU19の「X'tal」

20が発振動作を開始する。

【0126】「CLKCTL」169の初期値はLowであるので、「J-FET」75のソースとゲートとの間がオンすることにより、発振器74の「VDD」に+5Vが供給されることによって、該発振器74が発振動作を開始し、メモリ・コントローラ34とI/Oコントローラ52のCLK65に動作クロックが供給される。

【0127】「RESET-IC」24の「XRST」29がLowの間、「XESSRST」66はLowであるので、メモリ・コントローラ34とI/Oコントローラ52の初期化を行う。「SENPW」180の初期値はLowであるので、「PNP-TR」50のエミッタとコレクタとの間がオンすることにより、DS10とBCVS9とマルチ・フィーダー記録紙有無センサ13の「Photo-LED」97, 100, 48のアノードにバイアスが供給され、DS10とBCVS9とマルチ・フィーダー記録紙有無センサ13の「Photo-LED」97, 100, 48はそれぞれ点灯する。

【0128】「PWCTL」18の初期値はHighであるので、電源14のメイン電源16の+5V、+12V、+24Vが立ち上がり、プリンタ38が立ち上がる。このとき、「PRRST」51の初期値はHighであるので、プリンタ・コントローラ42は全てのユニットを初期化する。「XMDMRST」128がLowであるので、モデム95の初期化が行われ、モデム95の「X'tal」96が発振動作を開始する。「ESSLED」127の初期値はLowであるので、「NPN-TR」79のベースにバイアスが供給されず、LED77は消灯状態にある。「WDINH」27の初期値はLowであるので、「RESET-IC」24の「WATCH-DOG-TIMER」26は有効となる(S1)。

【0129】所定時間を経過すると、「RESET-IC」24の「XRST」29が、LowからHighに移行し、CPU19が動作可能となる。この時間は、スタンバイ電源17が立ち上がる時、発振器74とCPU19の「X'tal」20の発振が十分安定する時間を満足するために必要とされる(S2)。

【0130】CPU19はモデム95のリセット状態を解除して動作可能とするために、「XMDMRST」128をHighに移行させる。同様に、この時間は、スタンバイ電源17が立ち上がる時、モデム95の「X'tal」96の発振が十分安定する時間を満足するために必要とされる。プリンタ38の初期化のために「PRRST」51の用途が終了したので、「PRRST」51をHighからLowに移行させる。「RESET-IC」24の「WATCH-DOG-TIMER」26のタイムアウト時間が経過する前に、CPU19はI/Oコントローラ52へのアクセスにより、「W

DCLR」28にパルスが発生させる(S3)。

【0131】これにより、システムはアクティブ状態になり、通信、コピー等が可能となり、画像通信装置として使用する。

【0132】通信、コピー等のシステムが動作しなくてもよい状態が連続すると、システムは最小限必要な部分のみを動作させ、それ以外は停止、またはパワーダウンさせる低消費電力スタンバイ状態に移行しようとする。以降、この低消費電力スタンバイ状態を「Energy Saved Standby」の頭文字をとって「ESS」状態と記述する。また、「ESS」状態に移行するための前処理を行っているときの状態を「ESS」前処理状態、「ESS」状態から復帰したときの後処理を行っているときの状態を「ESS」後処理状態と記述する。

【0133】「ESS」状態から「ESS」後処理状態に移行するためのトリガとなるところの解除要因には、

- ・タイマー送信等の在る時間経過
- ・ESSキー押下
- ・オフフック検出
- ・CI検出
- ・FC検出
- ・バイセントロニクスからのINIT
- ・圧板の開
- ・シート状の原稿有り
- ・プリンタ・カバーの開
- ・記録紙カセット無し
- ・マルチ・フィーダー記録紙無し

があり、このような解除要因が検出されているときは、「ESS」前処理状態に移行しない。但し、記録紙カセットが有っても、そのカセット内に記録紙が無い場合は、「ESS」前処理状態に移行しない。

【0134】「ESS」前処理状態に移行すると、CPU19は、モデム95に対して「SLEEP」コマンドを発行し、モデム95の「X'tal」96の発振動作を停止させ、モデム95を低消費電力モードに移行させる。

【0135】「RESET-IC」24の「WATCH-DOG-TIMER」26への「WDCLR」28のパルスが無い場合でも、ウォッチ・ドグ・タイムアウトが発生しないように、CPU19は「WDINH」27をHighにする。

【0136】「ESS」状態を示すために、CPU19は「ESSLED」127をHighにし、「NPN-TR」79のベースをバイアスさせることにより、LED77を発光させる。

【0137】CPU19は「NMIG」113の「T0」129～「T7」136に、以下の値を設定する。

(d)は十進数である。

23

・T0=3686400 (d) → 3686400 / 1024Hz → 1時間

・T1= 41 (d) → 41 / 1024Hz → 約40ms

・T2= 10 (d) → 10 / 1024Hz → 約10ms

・T3= 31 (d) → 31 / 1024Hz → 約30ms

・T4= 20 (d) → 20 / 1024Hz → 約20ms

・T5= 10 (d) → 10 / 1024Hz → 約10ms

・T6= 128 (d) → 128 / 1024Hz → 約125ms

・T7= 5 (d) → 5 / 1024Hz → 約 5ms

タイマー送信等の” 在る時間経過後” に再びアクティブ状態にならなければならないときの” 在る時間” を「T0」129に設定する。本実施の形態では1時間とした。

【0138】ESS解除要因発生(S7)から「XNMI」21をLowにして、CPU19を「SLEEP」モードから解除するまでの時間を「T1」130に設定する。本実施の形態では約40msとした。

【0139】「T1」130>「T3」132とすることにより、CPU19が「SLEEP」モードから解除されると、即座にメモリ・コントローラ34とI/Oコントローラ52を使用することができる。

【0140】「ESSBIT」126をHighにして(S5)から「XESSRST」66をLowにするまでの時間を「T2」131に設定する。本実施の形態では約10msとした。この値は、「ESSBIT」126をHighにしてからCPU19が「SLEEP」モードへ移行するまでの時間より十分長い値を選択した。

【0141】これにより、CPU19が「SLEEP」モードへ移行するまでは、メモリ・コントローラ34及びI/Oコントローラ52を使用することができる。

【0142】ESS解除要因発生から「XESSRST」66をHighにして、メモリ・コントローラ34とI/Oコントローラ52をリセット状態から解除するまでの時間を「T3」132に設定する。本実施の形態では約30msとした。

【0143】「ESSBIT」126をHighにしてから「CLKCTL」169をHighにし、「PWCTL」18をLowにして、発振器74の動作停止及びメイン電源16がオフするまでの時間を「T4」133に設定する。本実施の形態では約20msとした。

【0144】「T4」133>「T2」131とすることにより、メモリ・コントローラ34とI/Oコントローラ52に対し、リセット状態時にクロックを停止することによって、発振器74のOUTにグリッジが入っても誤動作を防止することができる。

【0145】一般的に発振器74の電源をオフにすると、電圧に比例して出力レベルが変化するので、発振器74の出力を入力信号として受け取る側からすると、しきい値電圧近傍でグリッジが発生しているが如く観測される。

【0146】ESS解除要因発生から「CLKCTL」

24

169をLowにし、「PWCTL」18をHighにして、発振器74の動作及びメイン電源16をオンするまでの時間を「T5」134に設定する。本実施の形態では約10msとした。

【0147】「T3」132と「T5」134との差により、発振器74の電源がオンになってから発振が所定の周波数に安定するまでの時間を満たすために設けている。「T3」132>「T5」134とすることにより、メモリ・コントローラ34とI/Oコントローラ52に対し、発振器74の発振が十分に安定してからリセット解除を行うので、発振器74のOUTにグリッジが入っても誤動作を防止することができる。

【0148】「ESSBIT」126をHighにしてから「SENPW」180を連続的にLowにしている時間を「T7」136に、その後、再び「SENPW」180をLowにするまでの時間を「T6」135にそれぞれ設定する。

【0149】「T6」135の周期で「T7」136のLow期間を繰り返す。本実施の形態では、「T6」135に約125msを、「T7」136に約5msをそれぞれ設定した。

【0150】「T7」136は、DS10及びBCVS9の「Photo-LED」97, 100が十分に発光するために十分短く且つ「ESSBIT」126をHighにしてからCPU19が「SLEEP」モードに移行するまでの時間より十分長い値を選択した。

【0151】これにより、CPU19が「SLEEP」モードに移行するまではDS10及びBCVS9を使用することができる。

【0152】「T6」135には、シート状の原稿が有り、圧板3が開いてから、「ESS」状態からアクティブ状態への移行時間に関し、操作者が違和感無く操作できる最大値を選択した。

【0153】CPU19は、I/Oコントローラ52のプリンタI/F53とRTP55の「3STAGEバッファ」58, 63のコントロール信号により、「3STAGEバッファ」58, 63の出力をHi-zにしてメイン電源16のオフに備える。

【0154】CPU19は、メモリ・コントローラ34のSRAM32及びDRAMコントローラ37に対して、それぞれXCSインアクティブ、セルフリフレッシュの指示を行うことにより、SRAM32及びDRAM

33を低消費電力モードに移行させる。

【0155】この後、SRAM32及びDRAM33は使用することができない。ROM22に関しては、CPU19が、まだROM情報に基づきプログラムを実行しているので、XCSをインアクティブにしない(S4)。

【0156】CPU19は、「ESSBIT」126をHighにする。これにより、「T2」131、「T4」133、「T6」135、「T7」136のカウント動作が開始する(S5)。

【0157】CPU19は、自らを低消費電力モードへ移行するために、「STOP」命令により、CPU19の「X'tal」20の発振動作を停止させ、「SLEEP」モードへ移行する(S6)。

【0158】「ESSBIT」126をHighにセットしてから「T2」131に設定した時間が経過すると、「XESSRST」66がLowになり、メモリ・コントローラ34とI/Oコントローラ52をリセットする。次に「T5」134に設定した時間が経過すると、「CLKCTL」169をHighにし、発振器74へのVDD供給を断ち且つ「PWCTL」18をLowにして、メイン電源16をオフする。

【0159】メイン電源16のオフにより、+5V、+12V、+24Vがオフになり、プリンタ38、コンタクトセンサ8、読取モータ・ドライバ62、NCU82の一部(DI検出回路89、CMLリレー&ドライバ88、ダイヤル・リレー&ドライバ87)及びバイセントロニクス・インターフェース・バッファの一部(「LS245」105、「LS14」106、「LS06」107)の電源がオフになる。

【0160】「SENPW」180は、「T6」135及び「T7」136に基づきLow、Highを繰り返し、DS10とBCVS9とマルチ・フィーダー記録紙有無センサ13の「Photo-LED」97、100、48の点滅を繰り返す。

【0161】これにより、システムは低消費電力モード状態である「ESS」状態になり、本システムには、「ESS」状態を解除するために必要なブロック及びリーク電流程度しか流れないブロックのみ通電しているので、省費電流は最小になる。

【0162】ESS解除要因が1つでも発生すると、「T1」130、「T3」132、「T5」134のカウント動作が開始する(S7)。

【0163】以下の状態が発生することにより、ESS解除要因と見なされる。

- ・「T0」129で設定した時間が経過すると、「NMIG」113のNMI要因検出部116の「RTCON」137にHighが入力。

- ・ESSキー80が押下され、「XESSR1」221にLow出力が約2ms以上連続した。

- ・NSU82のオフフック検出回路83によりオフフックが検出され、「XESSR2」222にLow出力が約2ms以上連続した。

- ・NSU82のCI検出回路83によりオフフックが検出され、「XESSR3」223にLow出力が約2ms以上連続した。

- ・NSU82のFC検出回路86によりFCが検出され、「XESSR4」224にLow出力が約2ms以上連続した。

10 ・バイセントロニクス・チップ103の「INIT」がアクティブになり、「XESSR5」225にHigh出力が約2ms以上連続した。

- ・「SENPW」180がLowのとき、シート状の原稿有りになり、DS10の「Photo-TR」98のコレクタがLowになり、「XESSR6」226にLow出力が約2ms以上連続した。

20 ・「SENPW」180がLowのとき、圧板3が開になり、BCVS9の「Photo-TR」101のコレクタがLowになり、「XESSR7」227にLow出力が約2ms以上連続した。

- ・プリンタ38のプリンタ・カバー6が開けられカバー検出センサ11がオフになり、「XESSR8」228にHigh出力が約2ms以上連続した。

- ・プリンタ38の記録紙カセット4が取り出されてカセット検出センサ12がオフになり、「XESSR9」229にHigh出力が約2ms以上連続した。

30 ・「SENPW」180がLowのとき、マルチ・フィーダー5の記録紙が無くなり、マルチ・フィーダー記録紙有無センサ13の「Photo-TR」49のコレクタがLowになり、「XESSR10」230にLow出力が約2ms以上連続した。

【0164】これらの内、始めに発生したESSの解除要因(以降、始めに発生したESSの解除要因を第1の解除要因と記述する)から「T2」131に設定した時間が経過すると、「CLKCTL」169をLowにし、発振器74へのVDD供給を開始し且つ「PWCTL」18をHighにして、メイン電源16をオンにする。このメイン電源16のオンにより、+5V、+12V、+24Vがオンになり、プリンタ38、コンタクト

40 ・センサ8、読取モータ・ドライバ62、NCU82の一部(DI検出回路89、CMLリレー&ドライバ88、ダイヤル・リレー&ドライバ87)及びバイセントロニクス・インターフェース・バッファの一部(「LS245」105、「LS14」106、「LS06」107)の電源がオンになる。

【0165】第1の解除要因が発生してから「T3」132に設定した時間が経過すると、「NMIG」113は「XNMI」21をLowにして、CPU19の「SLEEP」モードを解除し、CPU19の「X'tal」20の発振動作を開始させる。これにより、CPU

50

19はROM22に格納されている内容に従ってプログラムの実行を再開する(S8)。

【0166】CPU19は、「XMDMRST」128にLowパルスを出力させることにより、モデム95の「X'tal」96の発振動作を再開させ、モデム95を「SLEEP」モードから解除する。「RESET-IC」24のWATCH-DOG-TIMER」26への「WDCLR」28のパルス無しでウォッチ・ドグ・タイムアウトが発生するように、CPU19は「WDINH」27をLowにする。CPU19は、以降、I/Oコントローラ52に「WDCLR」28のパルスを出力するようにアクセスする。CPU19は「ESSLED」127をLowにし、「NPN-TR」79のベースへのバイアスを停止することにより、ESS状態を示していたLED77を消灯させる(S9)。

【0167】CPU19は、どの要因により「ESS」が解除されたかを知るために、「NMIG」113のレジスタ/ステータス部114から「ESSSTS0」219、「ESSSTS1」231～「ESSSTS10」240を読み出し解析する。

【0168】各ビットと要因の関連を以下に示す。”1”でNMI解除要因有り、”0”でNMI解除要因無しである。複数のビットが立つこともあり得る。

【0169】「ESSSTS0」219：タイマー送信等の在る時間経過

「ESSSTS1」231：ESSキー押下

「ESSSTS2」232：オフフック検出

「ESSSTS3」233：CI検出

「ESSSTS4」234：FC検出

「ESSSTS5」235：バイセントロニクス of 起動

「ESSSTS6」236：シート状の原稿

「ESSSTS7」237：圧板3の開

「ESSSTS8」238：プリンタ・カバー6の開

「ESSSTS9」239：記録紙カセット4の取り出し

「ESSSTS10」240：マルチ・フィーダー記録紙無し

CPU19は、ESSBIT126をLowにし、「XNMI」21をHighにし、「SENPW」180のトグルを停止・Low固定化及び「ESSSTS0」219、「ESSSTS1」231～「ESSSTS10」240を”0”リセットする(S10)。

【0170】これにより、システムはESS後処理状態が終了してアクティブ状態になり、通信、コピー等が可能となり、画像通信装置として使用する。

【0171】(第2の実施の形態) 上述した第1の実施の形態では、原稿を読み取る手段として密着型センサであるコンタクト・センサとしたが、固体撮像素子であるCCDでもよい。また、上述した第1の実施の形態では、ESSからの解除要因のキー押下をESSキーによ

るものとしたが、スタンバイ時において、ダイナミック・スキャンにより検出しているキーに対して、キー接点を一対追加することによって、これらのキーの内から1つでも押下されるとESS状態から解除するようにしてもよい。このESS状態時、ダイナミック・スキャン用のクロックは停止していること及びこのキーが押下されている場合、ESS前処理状態に移行しないことは、上述した第1の実施の形態と同一である。

【0172】また、上述した第1の実施の形態では、ESSからの解除要因のキー押下をESSキーによるものとしたが、スタンバイ時にダイナミック・スキャンにより検出しているキーに対して、ESS時はキー押下の対象となるグループを遷移させず、全てのグループを同時に対象とすることによって、キーの内から1つでも押下されるとESS状態から解除するようにしてもよい。ESS状態時、ダイナミック・スキャン用のクロックは停止していること及びこのキーが押下されている場合、ESS前処理状態に移行しないことは、上述した第1の実施の形態と同一である。

【0173】また、上述した第1の実施の形態では、DS10、BCVS9、マルチ・フィーダー記録紙有無センサ13を、「Photo-Interrupter」センサでカバー検出センサ12、カセット検出センサ12をスイッチにより構成したが、それぞれ「Photo-Interrupter」センサとスイッチのどちらでもよい。

【0174】また、上述した第1の実施の形態では、プリンタ・カバー6を開けることによりESS状態から解除するようにしたが、BJ(バブル・ジェット)プリンタ・カートリッジのようにプリンタ・カバー6が無く、プリント部を直接取り外しできるような構成の場合は、このプリント部が取り外された場合、ESS状態から解除するようにしてもよい。また、このプリント部が取り外されている場合、ESS前処理状態に移行しない。

【0175】(第3の実施の形態) 次に本発明の記憶媒体について図23～図29を用いて説明する。

【0176】待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの特定キーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する記憶媒体には、少なくとも図23に示すように、「第1の制御モジュール」、「第1のキー押下検出モジュール」、「第2のキー押下検出モジュール」、「クロック信号供給モジュール」、「第2の制御モジュール」の各プログラムモジュールを有するプログラムコードを格納すればよい。

【0177】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「第1のキー押

下検出モジュール」は、複数のキーをグループ化し且つクロック信号を用いて所定間隔ごとにキー押下の対象とするグループを遷移させることによってどのキーが押下されたかを示すダイナミック・キー・スキャン方式である第1のキー手段によりどのキーが押下されたかを検出するためのプログラムモジュールである。また、「第2のキー押下検出モジュール」は、各キーに対応する信号によりどのキーが押下されたかを示すスタティック・キー・スキャン方式であり且つ前記低消費電力待機状態から通常待機状態に遷移する際に使用するキーを含む第2のキー手段によりどのキーが押下されたかを検出するためのプログラムモジュールである。また、「クロック信号供給モジュール」は、クロック信号供給手段により前記第1のキー手段を動作させるために必要なクロック信号を供給するためのプログラムモジュールである。また、「第2の制御モジュール」は、前記第1の制御手段及び前記クロック信号供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記クロック信号供給手段のクロック信号供給制御を行うためのプログラムモジュールである。

【0178】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記クロック信号供給手段によるクロック信号を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記クロック信号供給手段によるクロック信号供給を行わないことを特徴とする。

【0179】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つ操作者からの任意のキーの押下を検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23に示す記憶媒体とは異なる記憶媒体には、少なくとも図24に示すように、「第1の制御モジュール」、「第1のキー押下検出モジュール」、「第2のキー押下検出モジュール」、「クロック信号供給モジュール」、「第2の制御モジュール」の各プログラムモジュールを有するプログラムコードを格納すればよい。

【0180】ここで、「第1の制御モジュール」、「第1のキー押下検出モジュール」、「第2のキー押下検出モジュール」、「クロック信号供給モジュール」、「第2の制御モジュール」は、図23に示す「第1の制御モジュール」、「第1のキー押下検出モジュール」、「第2のキー押下検出モジュール」、「クロック信号供給モジュール」、「第2の制御モジュール」とそれぞれ同一である。

【0181】図24に示す記憶媒体の場合における前記第2の制御手段は、スタンバイ状態において、前記第1の制御手段を動作状態に保持し、前記第1及び第2の電力供給手段による電力を供給させ、低消費電力スタンバ

イ状態においては、前記第1の制御手段を停止状態に保持し、前記第1の電力供給手段により電力を供給させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0182】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿が有ることを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23及び図24に示す記憶媒体とは異なる記憶媒体には、少なくとも図25に示すように、「第1の制御モジュール」、「原稿検出モジュール」、「第1の電力供給モジュール」、「原稿読取モジュール」、「第2の電力供給モジュール」、「第2の制御モジュール」の各プログラムモジュールを有するプログラムコードを格納すればよい。

【0183】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「原稿検出モジュール」は、原稿検出手段により原稿の有無状態を検出するためのプログラムモジュールである。また、「第1の電力供給モジュール」は、第1の電力供給手段により前記原稿検出手段への電力供給を制御するためのプログラムモジュールである。また、「原稿読取モジュール」は、原稿読取手段により原稿を読み取るためのプログラムモジュールである。また、「第2の電力供給モジュール」は、第2の電力供給手段により前記原稿読取手段への電力供給を制御するためのプログラムモジュールである。また、「第2の制御モジュール」は、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行うためのプログラムモジュールである。

【0184】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0185】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つ原稿を抑える圧板が開放したことを検出することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23～図25に示す記憶媒体とは異なる記憶媒体には、少なくとも図26に示すように、「第1の制御モジュール」、「圧板検出モジュール」、「第1の電力供給モジュール」、「原稿読取モジュール」、「第2

の電力供給モジュール」、「第2の制御モジュール」の各プログラムモジュールを有するプログラムコードを格納すればよい。

【0186】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「圧板検出モジュール」は、圧板検出手段により前記圧板の開閉状態を検出するためのプログラムモジュールである。また、

「第1の電力供給モジュール」は、第1の電力供給手段により前記圧板検出手段への電力供給を制御するためのプログラムモジュールである。また、「原稿読取モジュール」は、原稿読取手段により原稿を読み取るためのプログラムモジュールである。また、「第2の電力供給モジュール」は、第2の電力供給手段により前記原稿読取手段への電力供給を制御するためのプログラムモジュールである。また、「第2の制御モジュール」は、前記第1の制御手段、前記第1及び第2の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1及び第2の電力供給手段の電力供給制御を行うためのプログラムモジュールである。

【0187】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1及び第2の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給と電力未供給とを交互に繰り返させると共に、前記第2の電力供給手段による電力供給を行わないことを特徴とする。

【0188】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つ電話回線からの起動信号及び回線に接続される電話機のオフフックにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23～図26とは異なる記憶媒体には、少なくとも図27に示すように、「第1の制御モジュール」、「起動信号検出モジュール」、「オフフック検出モジュール」、「網制御モジュール」、「第1の電力供給モジュール」、「第2の制御モジュール」の各モジュールを有するプログラムコードを格納すればよい。

【0189】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「起動信号検出モジュール」は、起動信号検出手段により前記電話回線からの起動信号を検出するためのプログラムモジュールである。また、「オフフック検出モジュール」は、オフフック検出手段により前記回線に接続される電話機のオフフック状態を検出するためのプログラムモジュールで

ある。また、「網制御モジュール」は、網制御手段により前記起動信号検出手段と前記オフフック検出手段を含み前記電話回線網との制御を行うためのプログラムモジュールである。また、「第1の電力供給モジュール」

は、第1の電力供給手段により前記網制御手段から前記起動信号検出手段と前記オフフック検出手段が動作するために必要な部位を除いた部位への電力供給を制御するためのプログラムモジュールである。また、「第2の制御モジュール」は、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行うためのプログラムモジュールである。

【0190】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする。

【0191】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つコンピュータからの起動信号により低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23～図27とは異なる記憶媒体には、少なくとも図28に示すように、「第1の制御モジュール」、「起動信号検出モジュール」、「信号送受モジュール」、「第1の電力供給モジュール」、「第2の制御モジュール」の各モジュールを有するプログラムコードを格納すればよい。

【0192】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「起動信号検出モジュール」は、起動信号検出手段により前記コンピュータからの起動信号を検出するためのプログラムモジュールである。また、「信号送受モジュール」は、信号送受手段により前記コンピュータとのインターフェース信号のやり取りを行うためのプログラムモジュールである。また、「第1の電力供給モジュール」は、第1の電力供給手段により前記信号送受手段から前記起動信号検出手段が動作するために必要な部位を除いた部位への電力供給を制御するためのプログラムモジュールである。また、「第2の制御モジュール」は、前記第1の制御手段及び前記第1の電力供給手段に接続された第2の制御手段により前記第1の制御手段の動作状態と停止状態との間の状態遷移制御と前記第1の電力供給手段の電力供給制御を行うためのプログラムモジュールである。

【0193】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し且つ前記第1の電力供給手段による電力を供給させ、前記低消費電力待機状態においては、前記第1の制御手

段を停止状態に保持し且つ前記第1の電力供給手段による電力供給を行わないことを特徴とする。

【0194】また、待機時の消費電力を抑制する低消費電力待機機能を備え且つ指定した時間が経過することにより低消費電力待機状態から通常待機状態に遷移する情報処理装置を制御するプログラムを格納する図23～図28とは異なる記憶媒体には、少なくとも図29に示すように、「第1の制御モジュール」、「時間検出モジュール」、「第2の制御モジュール」の各モジュールを有するプログラムコードを格納すればよい。

【0195】ここで、「第1の制御モジュール」は、消費電力が大なる動作状態と消費電力が小なる停止状態とを備えた第1の制御手段によりシステムを制御するためのプログラムモジュールである。また、「時間検出モジュール」は、時間検出手段により前記指定した時間が経過したか否かを検出するためのプログラムモジュールである。また、「第2の制御モジュール」は、第2の制御手段により前記第1の制御手段の状態制御と前記時間検出手段の検出制御とを行うためのプログラムモジュールである。

【0196】また、前記第2の制御手段は、前記通常待機状態において、前記第1の制御手段を動作状態に保持し、前記低消費電力待機状態においては、前記第1の制御手段を停止状態に保持すると共に、前記時間検出手段により前記指定した時間が経過したことが検出されると前記第1の制御手段を停止状態から動作状態に遷移させることを特徴とする。

【0197】

【発明の効果】以上詳述したように本発明の情報処理装置及びその制御方法によれば、例えば、記録不可を検出すると、低消費電力スタンバイ・モードからスタンバイ・モードに移行して、エラー情報を操作者に通知することができるので、低消費電力スタンバイ・モードとスタンバイ・モードとで操作が異なることを操作者が意識すること無く、操作に混乱を引き起こすことも無く、操作も自然であるという効果を奏する。また、本発明の情報処理装置及びその制御方法によれば、記録手段がもともと有している検出手段から検出出力を取り出すだけで、低消費電力待機状態中における記録手段の状態を監視するための専用のセンサを設けずに済み、記録手段に手を加える度合を少なくでき、本来記録手段が使用する部品を低消費電力待機状態中における記録手段の状態監視用に兼用するので、その分部品点数が少なく済み、コストダウンを無理なく図ることができるという効果を奏する。

【0198】

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る情報処理装置の斜視図である。

【図2】同情報処理装置の圧板を開いた状態の斜視図で

ある。

【図3】同情報処理装置のセンサ部分を透視した状態の斜視図である。

【図4】同情報処理装置の構成を示すブロック図である。

【図5】同情報処理装置の構成を示すブロック図である。

【図6】同情報処理装置の構成を示すブロック図である。

10 【図7】同情報処理装置の構成を示すブロック図である。

【図8】同情報処理装置における「NMIG」の構成を示すブロック図である。

【図9】同情報処理装置における「NMIG」のレジスタ・ステータス部の構成を示すブロック図である。

【図10】同情報処理装置における「NMIG」の「RTC」タイマー部の構成を示すブロック図である。

【図11】同情報処理装置における「NMIG」の「RTC」タイマー部の動作フロー図である。

20 【図12】同情報処理装置における「NMIG」の「NMI」出力遅延タイマー部の構成を示すブロック図である。

【図13】同情報処理装置における「NMIG」の「NMI」出力遅延タイマー部の動作フロー図である。

【図14】同情報処理装置における「NMIG」の「XESSRST」出力タイマー部の構成を示すブロック図である。

【図15】同情報処理装置における「NMIG」の「XESSRST」出力タイマー部の動作フロー図である。

30 【図16】同情報処理装置における「NMIG」の「CLKCTL」、「PWCTL」出力タイマー部の構成を示すブロック図である。

【図17】同情報処理装置における「NMIG」の「CLKCTL」、「PWCTL」出力タイマー部の動作フロー図である。

【図18】同情報処理装置における「NMIG」の「SENPW」出力タイマー部の構成を示すブロック図である。

40 【図19】同情報処理装置における「NMIG」の「SENPW」出力タイマー部の動作フロー図である。

【図20】同情報処理装置における「NMIG」の「NMI」検出要因部の構成を示すブロック図である。

【図21】同情報処理装置における「NMIG」の「NMI」検出要因部の動作フロー図である。

【図22】同情報処理装置全体の動作フロー図である。

【図23】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【図24】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

50 【図25】本発明の記憶媒体に格納されるプログラムの

各プログラムモジュールを示す図である。

【図26】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【図27】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【図28】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【図29】本発明の記憶媒体に格納されるプログラムの各プログラムモジュールを示す図である。

【符号の説明】

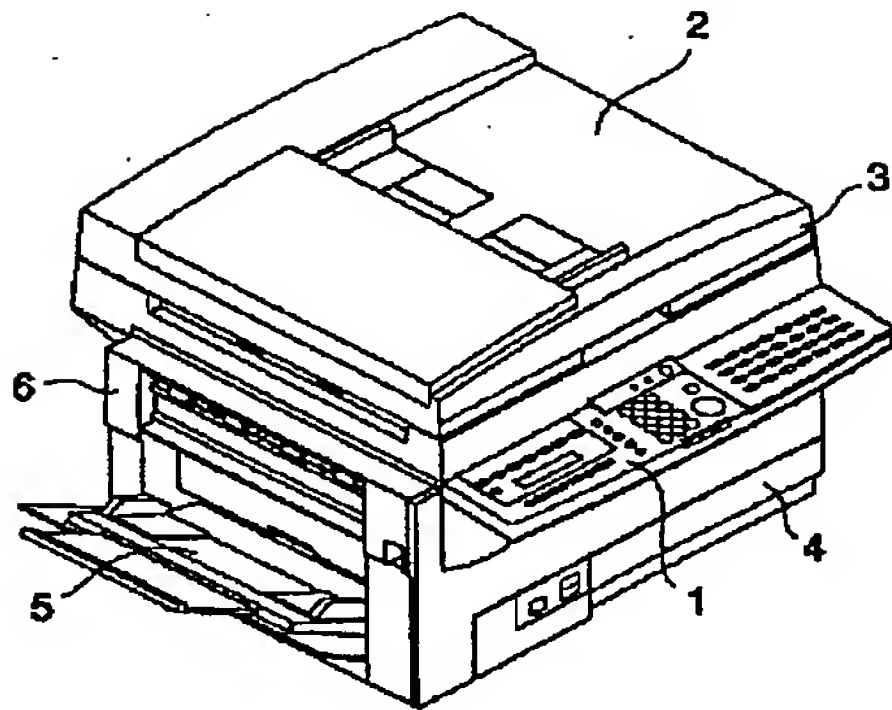
1 操作パネル
2 シート原稿台
3 圧板
4 記録紙カセット
5 マルチ・フィーダー
6 プリンタ・カバー
7 ブック原稿台
8 コンタクト・センサ
9 圧板検出センサ (BVCS)
10 原稿検出センサ (DS)
11 カバー検出センサ (カバー・スイッチ)
12 カセット検出センサ (カセット・スイッチ)
13 マルチ・フィーダー記録紙有無センサ
14 電源
15 商用電源
16 メイン電源
17 スタンバイ電源
18 PWCTL
19 CPU
20 X'_{tal}
21 XNMI
22 ROM
23 システム・バス
24 RESET-IC
25 VOLTAGE-DETECTOR
26 WATCH-DOG-TIMER
27 WDINH
28 WDCLR
29 XRST
30 RTC
31 X'_{tal}
32 SRAM
33 DRAM
34 メモリ・コントローラ
35 ROM・コントローラ
36 SRAM・コントローラ
37 DRAM・コントローラ
38 プリンタ
39 定着ユニット
40 高圧ユニット

41 記録モータ
42 プリンタ・コントローラ
43 3STAGEバッファ
44 プルアップ抵抗
45 抵抗
46 抵抗
47 抵抗
48 Photo-LED
49 Photo-TR
50 PNP-TR
51 PRRST
52 I/Oコントローラ
53 プリンタI/F
54 スキャナI/F
55 RTP
56 KEYSCN
57 プルダウン抵抗
58 3STAGEバッファ
59 プルアップ抵抗
20 60 プルダウン抵抗
61 読取モータ
62 読取モータ・ドライバ
63 3STAGEバッファ
64 プルアップ抵抗
65 CLK
66 XESSRST
67 キー・マトリクス
68 KO0
69 KO1
30 70 KO_n
71 KIO
72 KI1
73 KIn
74 発振器
75 J-FET
76 プルダウン抵抗
77 LED
78 抵抗
79 NPN-TR
40 80 ESSキー
81 抵抗
82 NCU
83 オフフック検出回路
84 Hリレー&ドライバ
85 CI検出回路
86 FC検出回路
87 ダイアル・リレー&ドライバ
88 CMリレー&ドライバ
89 DI検出回路
50 90 アンプ

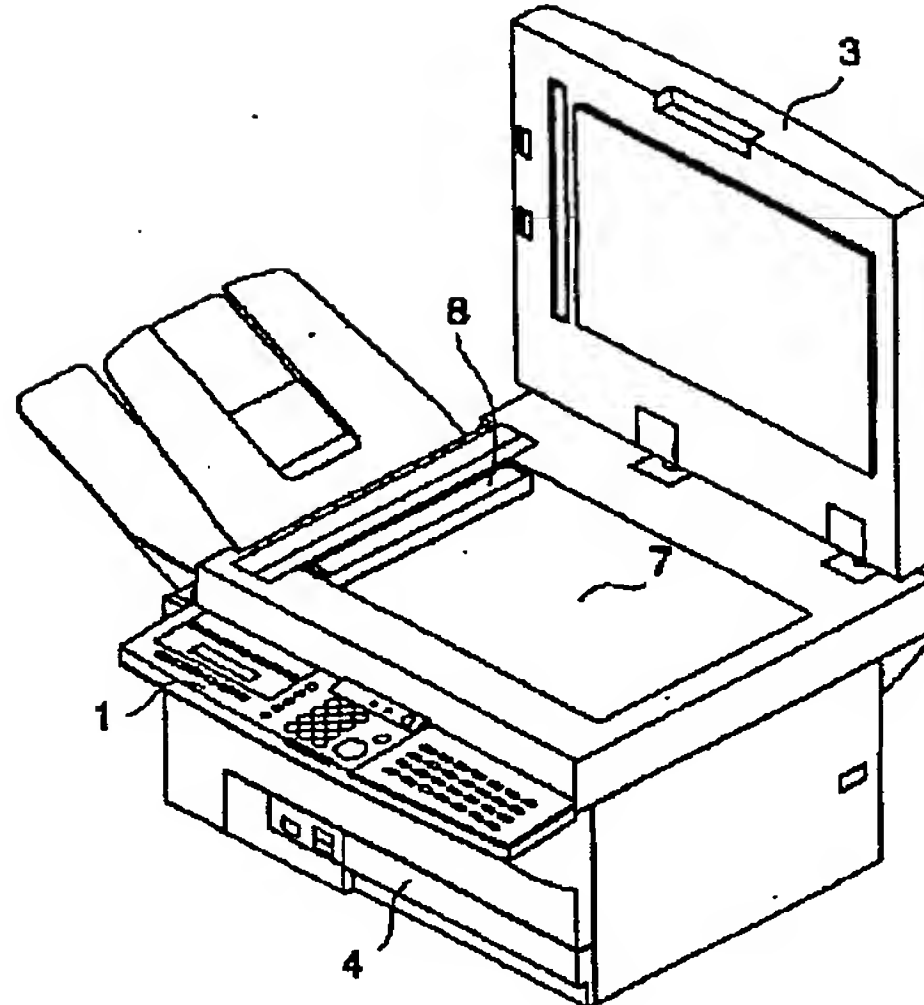
91 公衆回線
 92 電話機
 93 音声IC
 94 X' tal
 95 モデム
 96 X' tal
 97 Photo-LED
 98 Photo-TR
 99 ブルアップ抵抗
 100 Photo-LED
 101 Photo-TR
 102 ブルアップ抵抗
 103 バイセントロニクス・チップ
 104 バイセントロニクス・インターフェース・コネクタ
 105 「LS245」
 106 「LS14」
 107 「LS06」
 108 「LS14」
 109 ブルアップ抵抗
 110 ブルアップ抵抗
 111 ブルアップ抵抗
 112 ブルアップ抵抗
 113 NMIG
 114 レジスタ/ステータス部
 115 RTCタイマー部
 116 NMI要因検出部
 117 NMI出力遅延タイマー部
 118 XESSRST出力タイマー部
 119 CLKCTL、PWCTL出力タイマー部
 120 SENPW出力タイマー部
 121 デコーダ
 122 ラッチ
 123 バッファ
 124 アドレス
 125 ESSSTS
 126 ESSBIT
 127 ESSLED
 128 XMDMRST
 129 T0
 130 T1
 131 T2
 132 T3
 133 T4
 134 T5
 135 T6

136 T7
 137 RTCON
 138 NMI
 139 セレクタ
 140 コンパレータ
 141 カウンタ
 142 ラッチ
 143 ラッチ
 144 AND回路
 10 145 AND回路
 146 AND回路
 147 AND回路
 148 AND回路
 149 OR回路
 150 SR-FF
 151 SR-FF
 152 SR-FF
 153 SELON
 154 XCLR
 20 155 SELOFF
 156 セレクタ
 157 コンパレータ
 158 カウンタ
 159 ラッチ
 160 ラッチ
 161 AND回路
 162 AND回路
 163 AND回路
 164 AND回路
 30 165 OR回路
 166 SR-FF
 167 SR-FF
 168 SR-FF
 169 CLKCTL
 170 SELON
 171 XCLR
 172 SELOFF
 173 コンパレータ
 174 コンパレータ
 40 175 カウンタ
 176 カウンタ
 177 AND回路
 178 AND回路
 179 SR-FF
 180 SENPW

【図1】



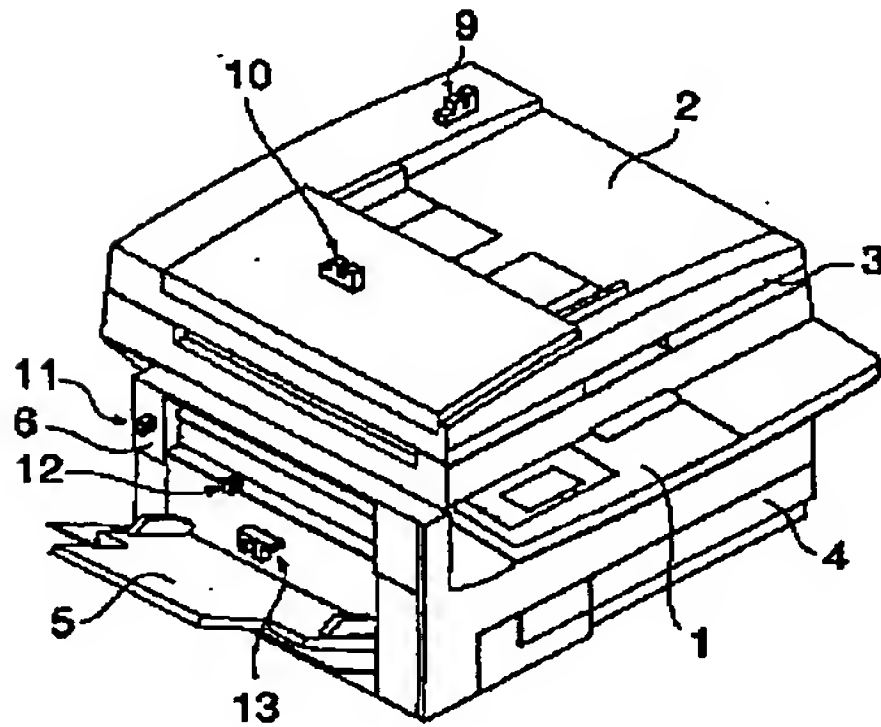
【図2】



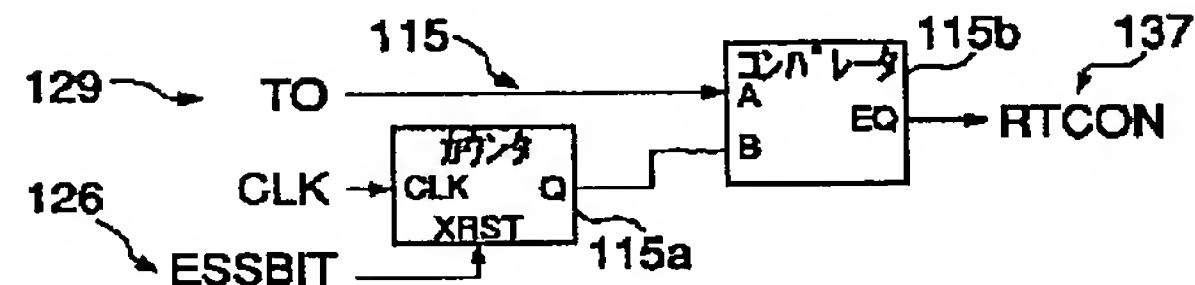
【図23】

第1の制御モジュール
第1のキー押下検出モジュール
第2のキー押下検出モジュール
クロック信号供給モジュール
第2の制御モジュール
⋮

【図3】



【図10】



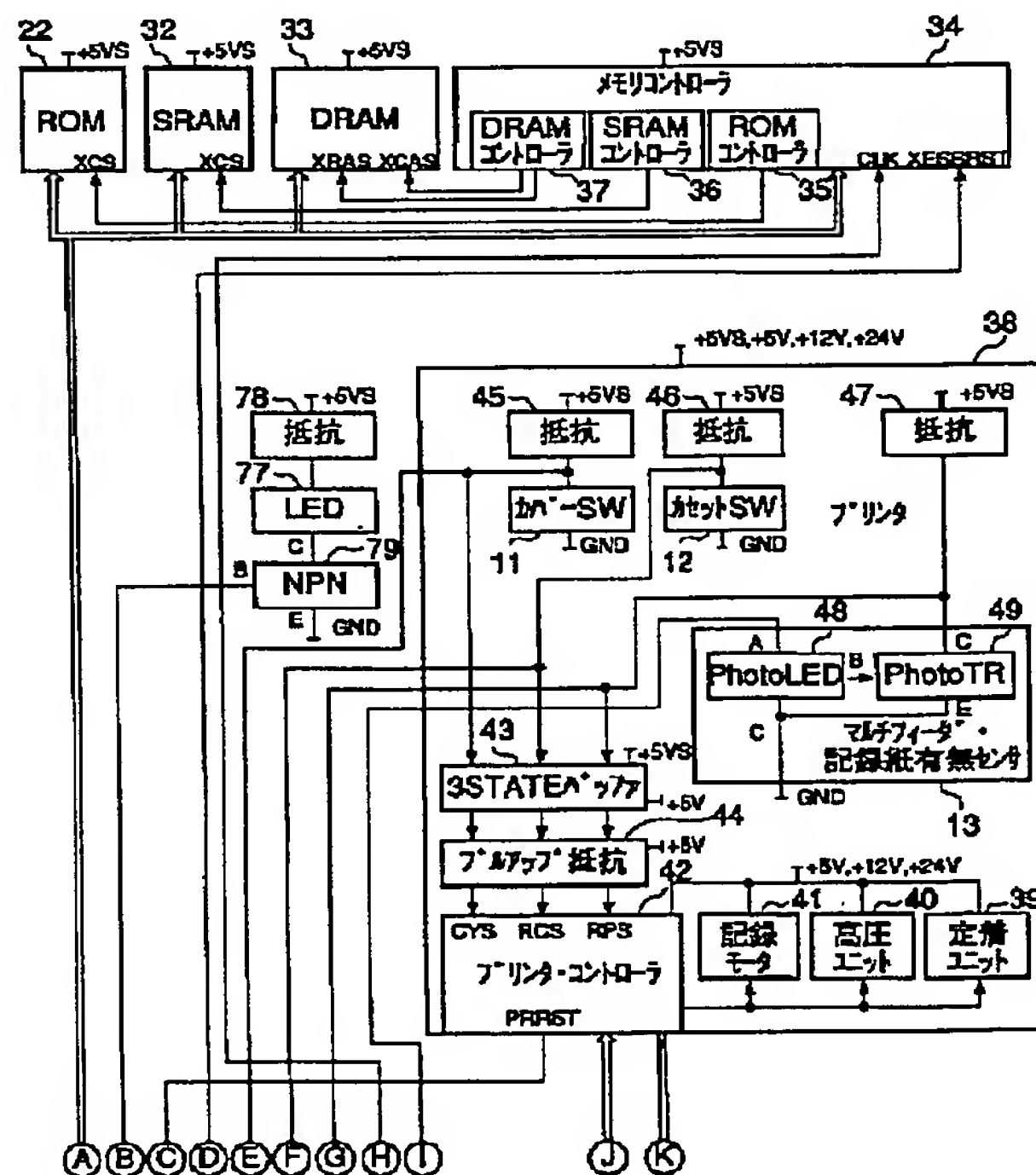
【図4】

【図24】

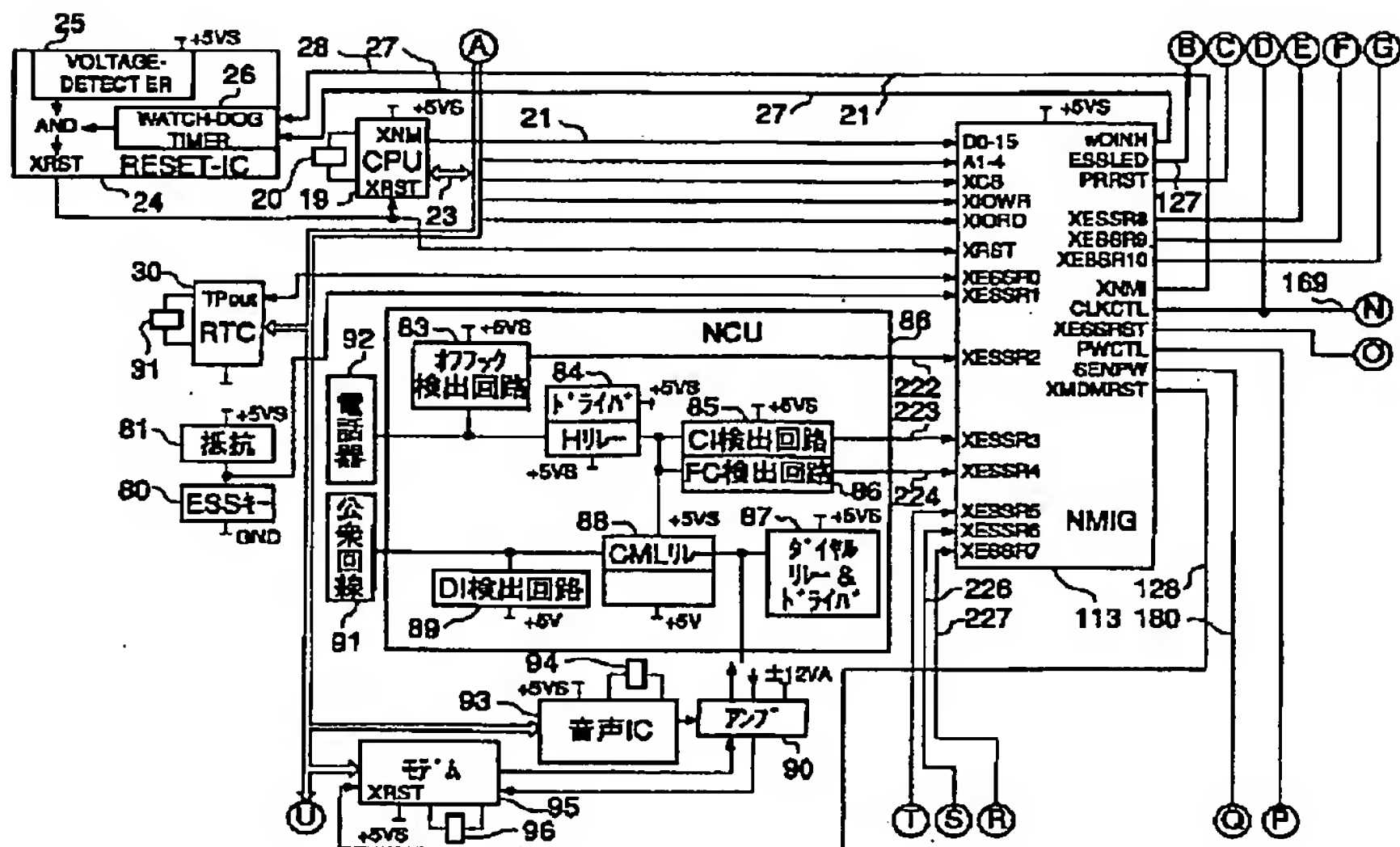
第1の制御モジュール
第1のキー押下検出モジュール
第2のキー押下検出モジュール
クロック信号供給モジュール
第2の制御モジュール
⋮

【図25】

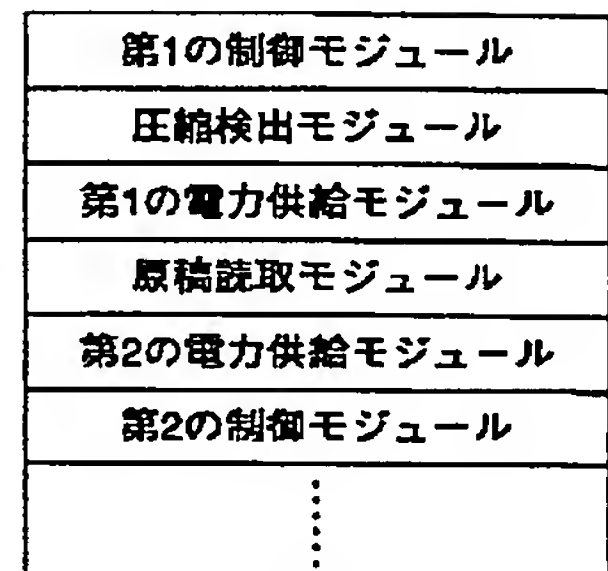
第1の制御モジュール
原稿検出モジュール
第1の電力供給モジュール
原稿読取モジュール
第2の電力供給モジュール
第2の制御モジュール
⋮



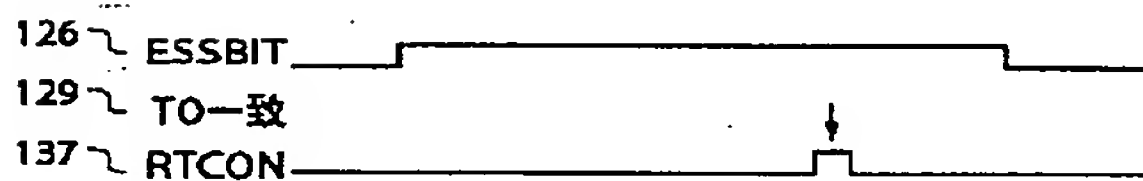
【図5】



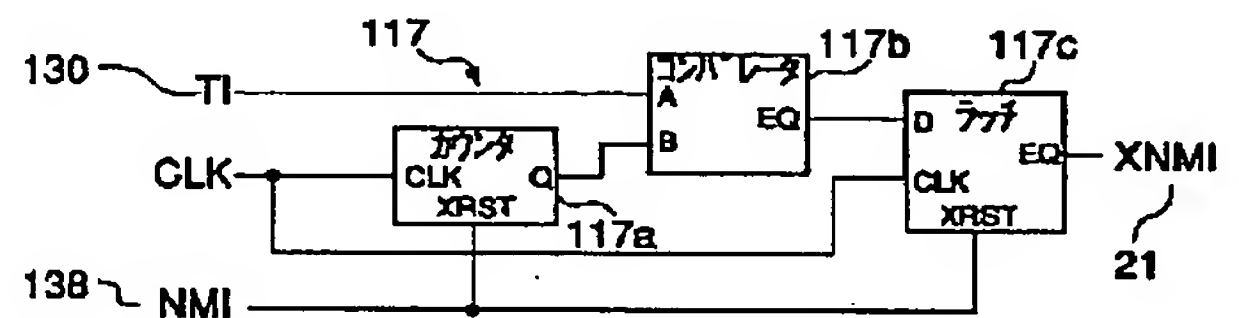
【図26】



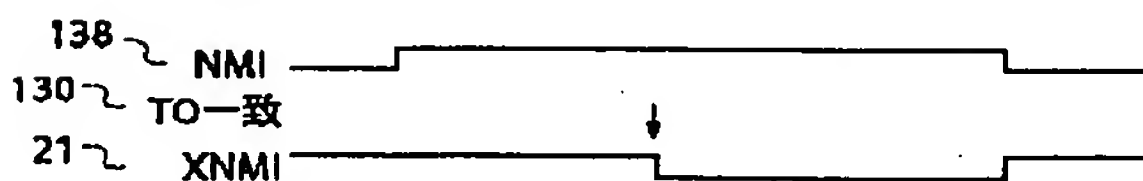
【図11】



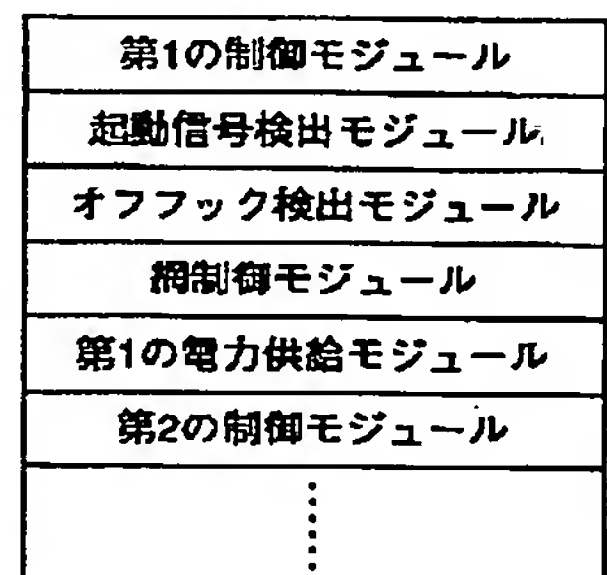
【図12】



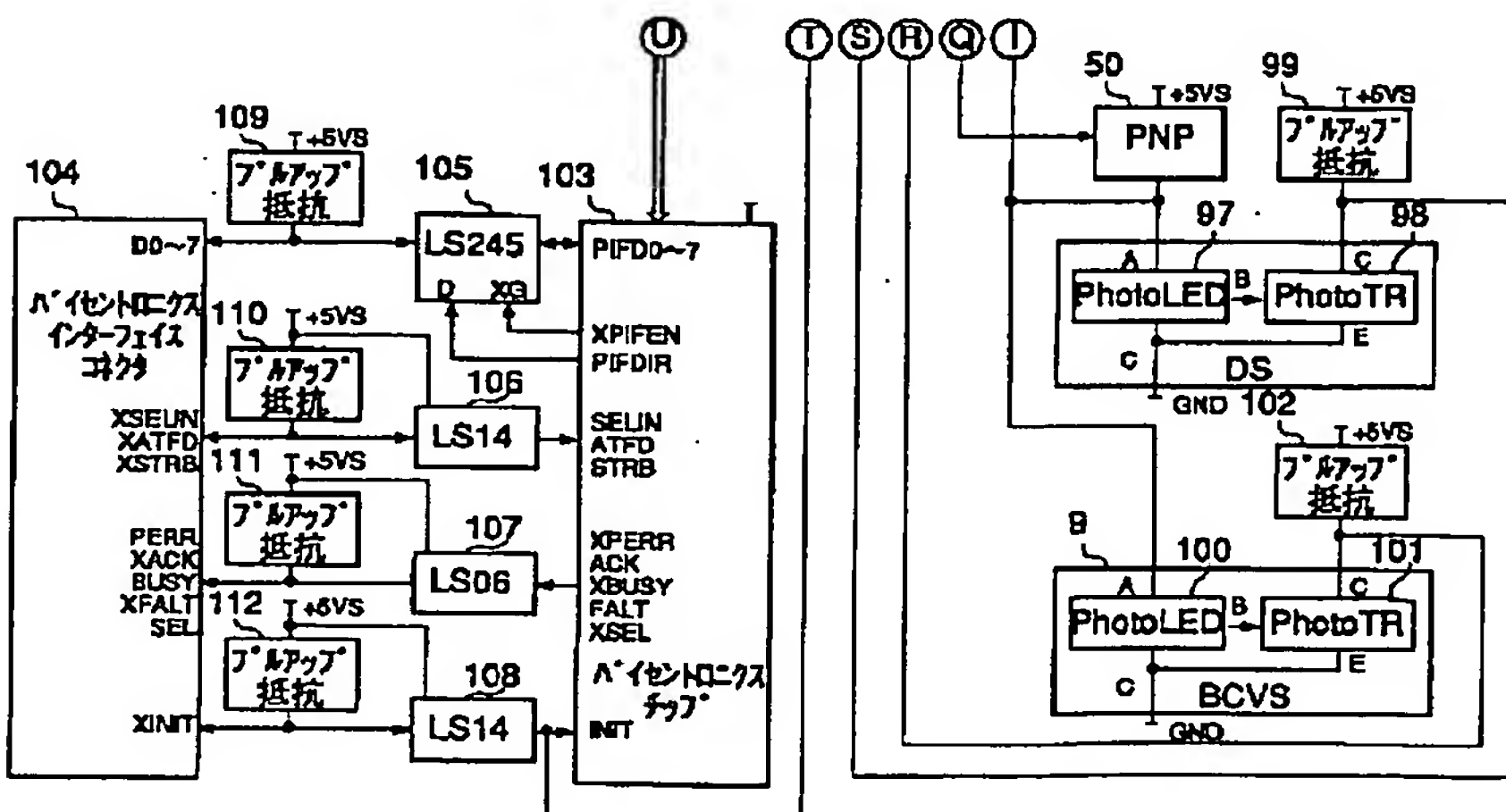
【図13】



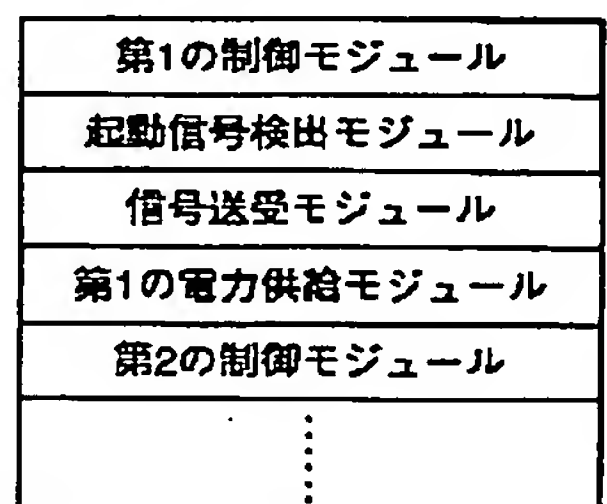
【図27】



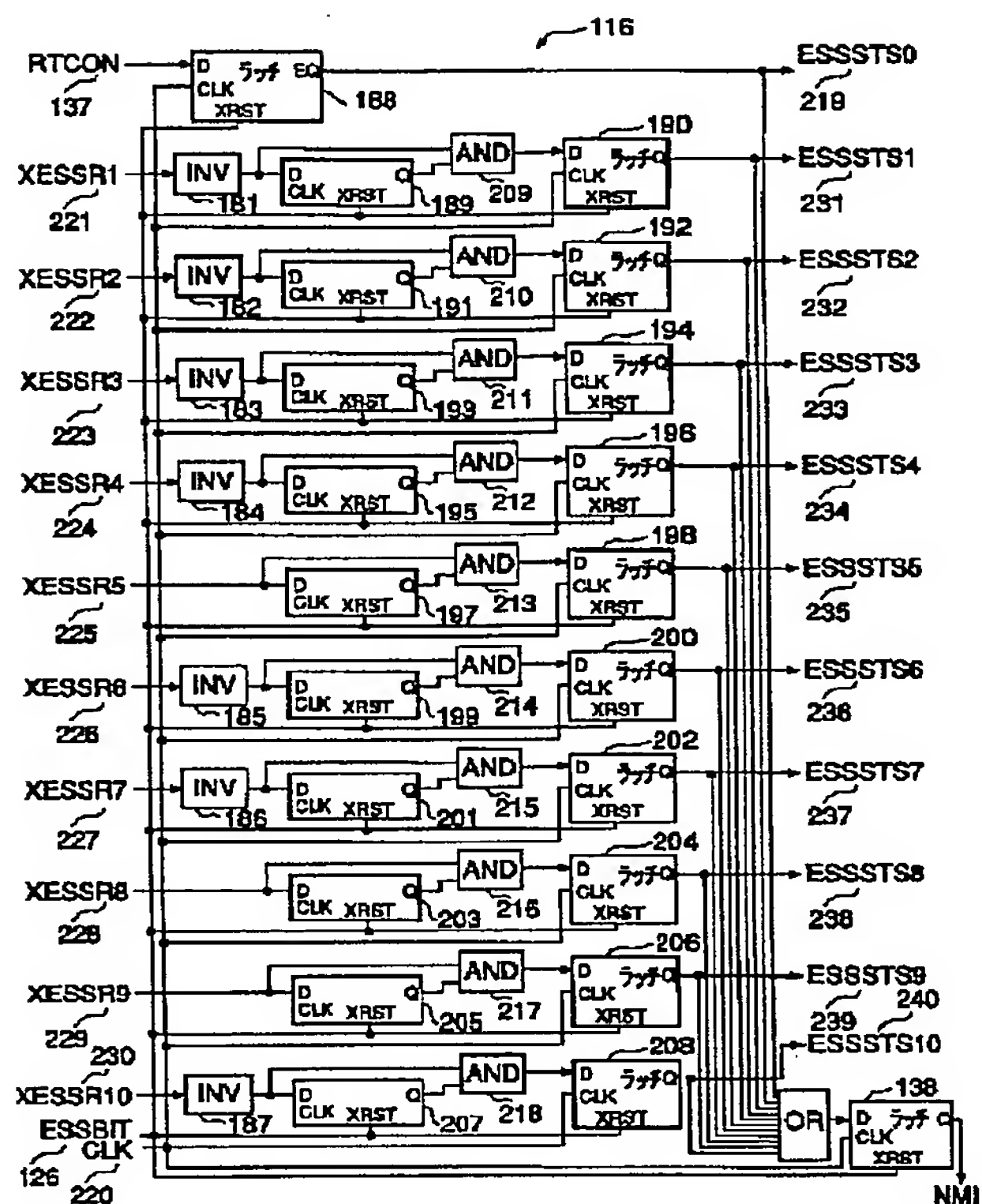
【図7】



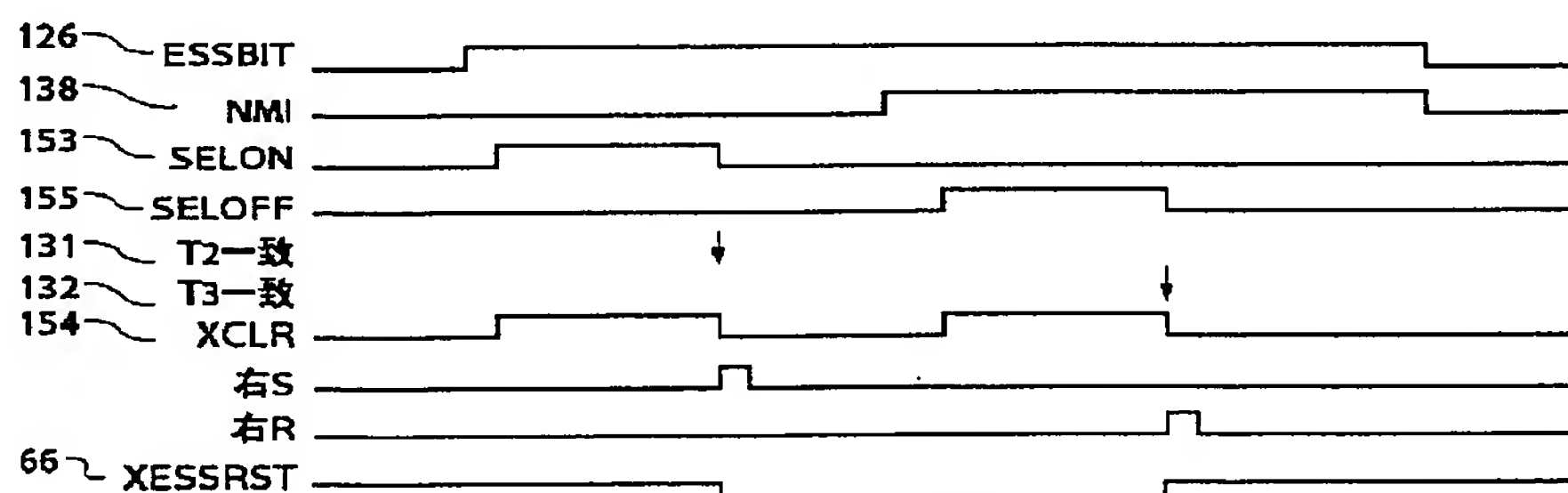
【図28】



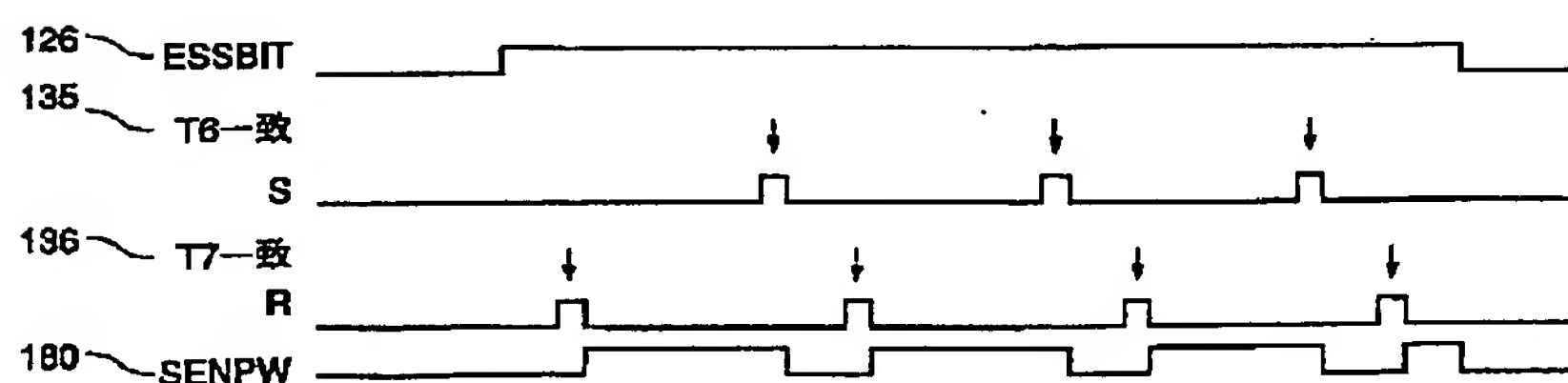
【図 20】



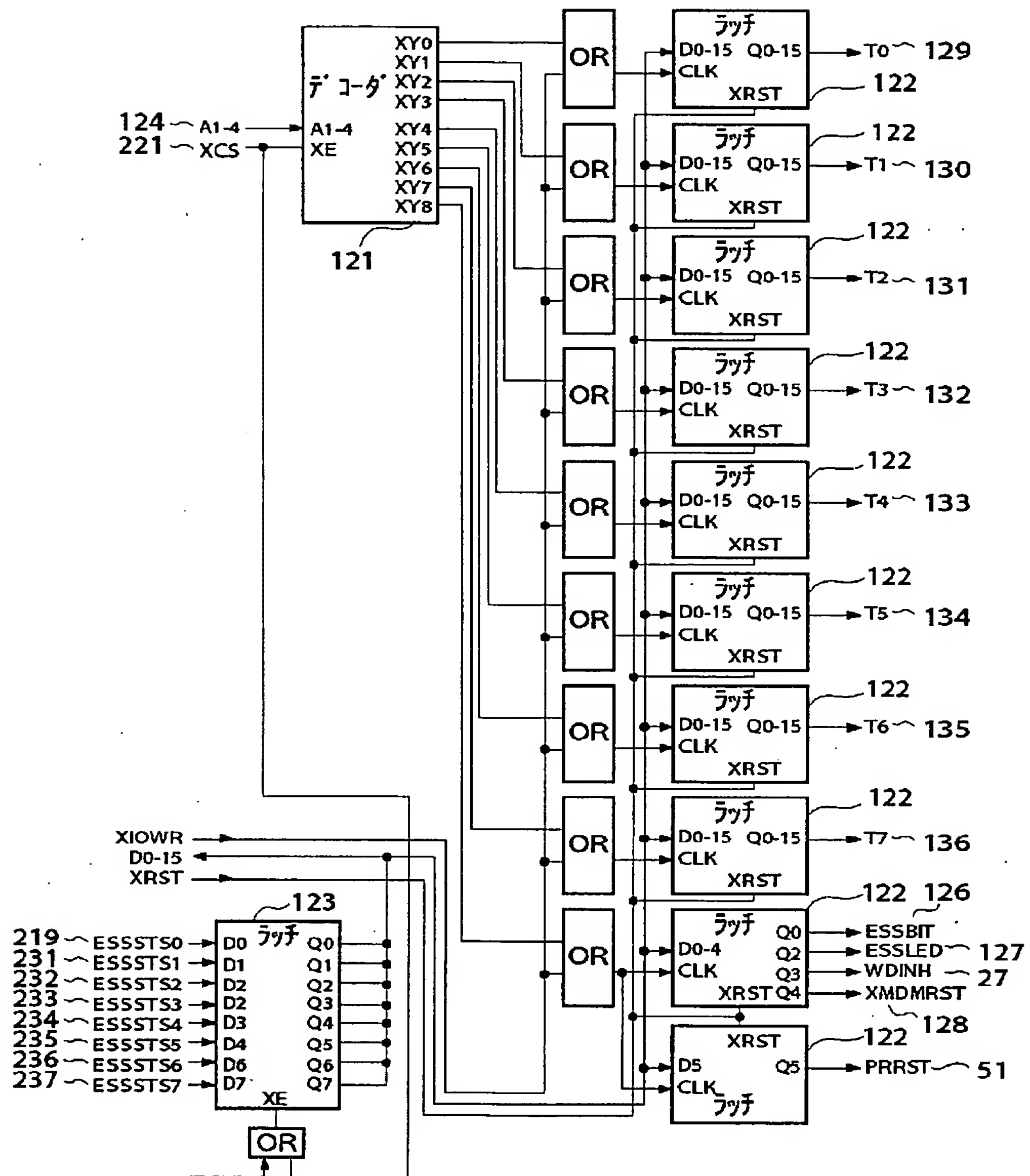
【図 15】



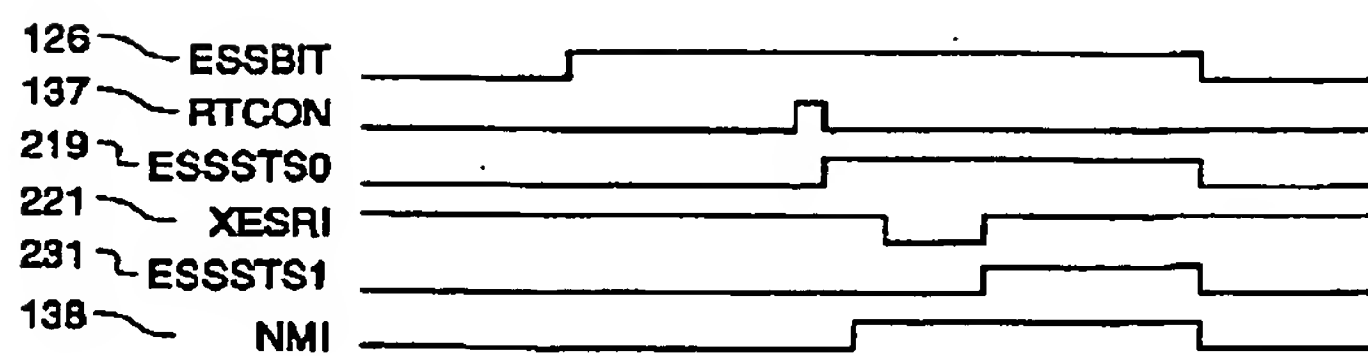
【図 19】



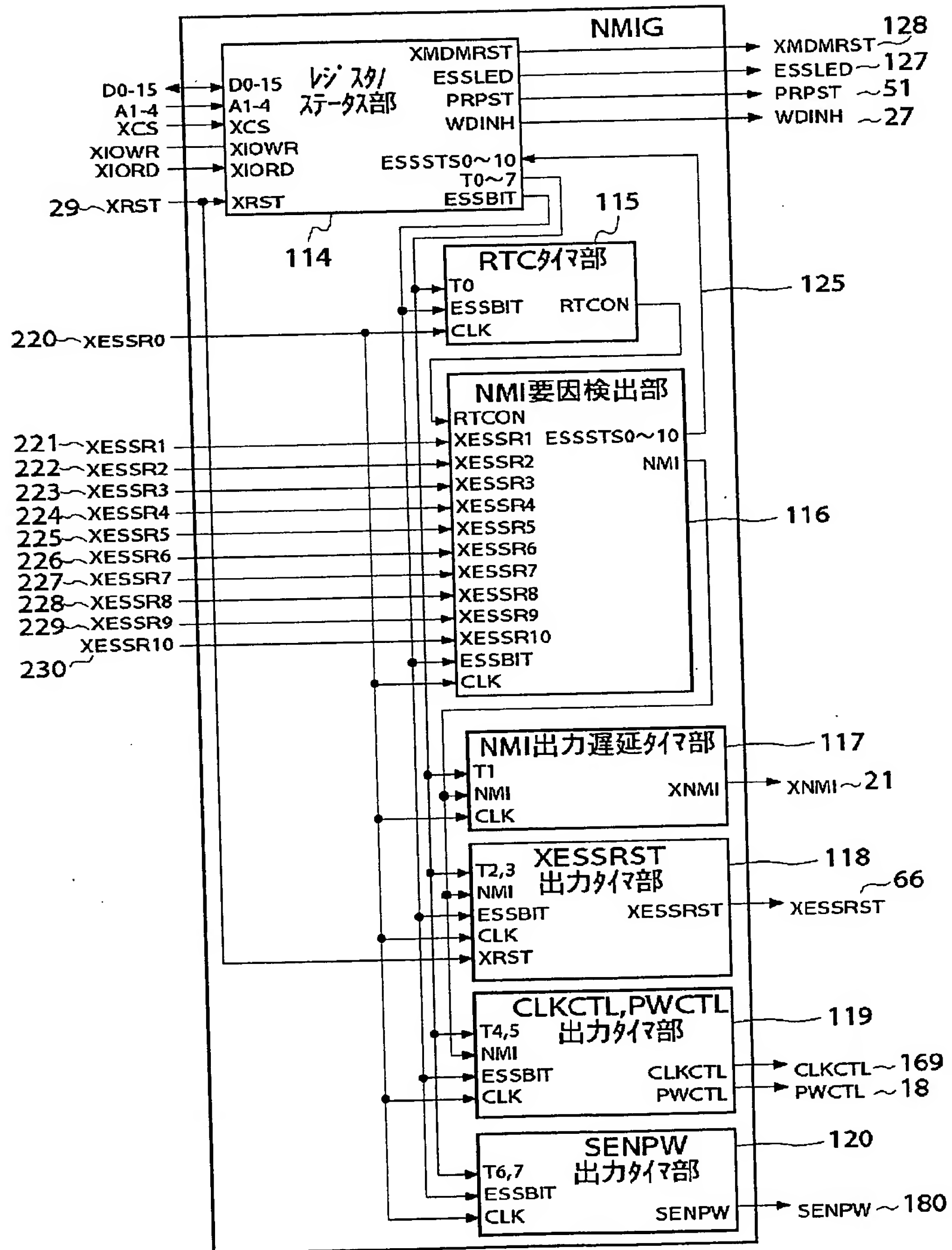
【図9】



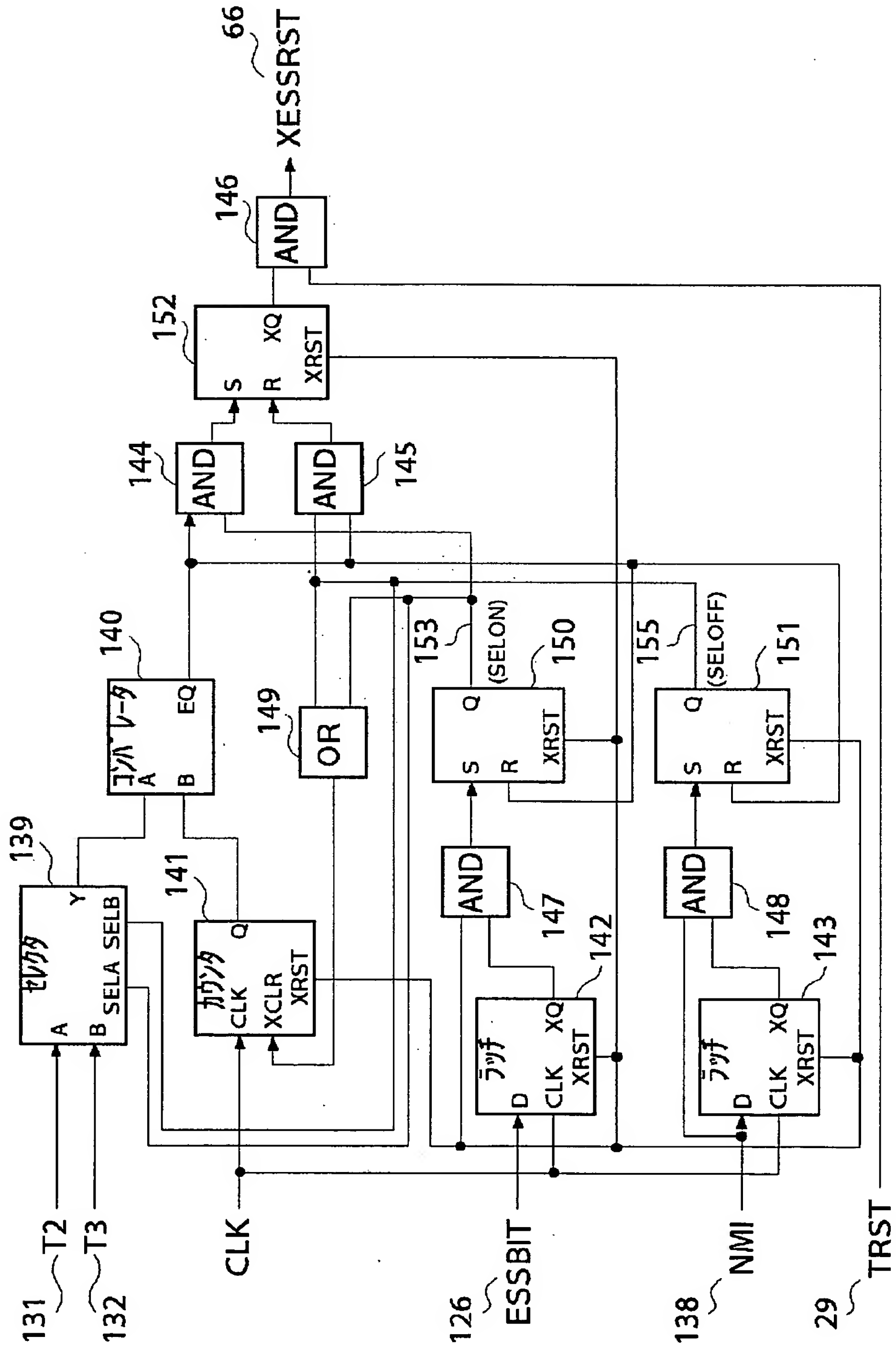
【図21】



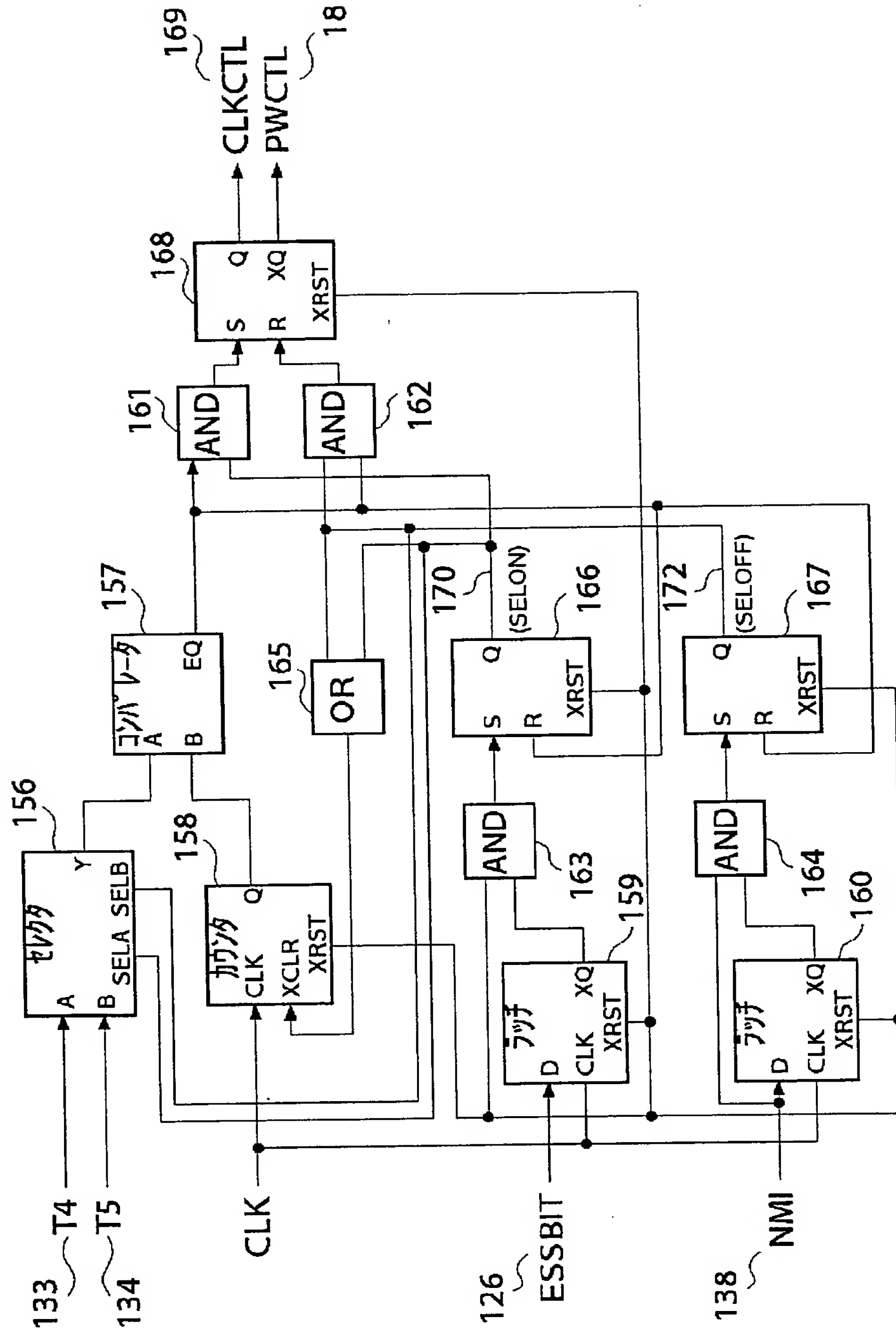
【図8】



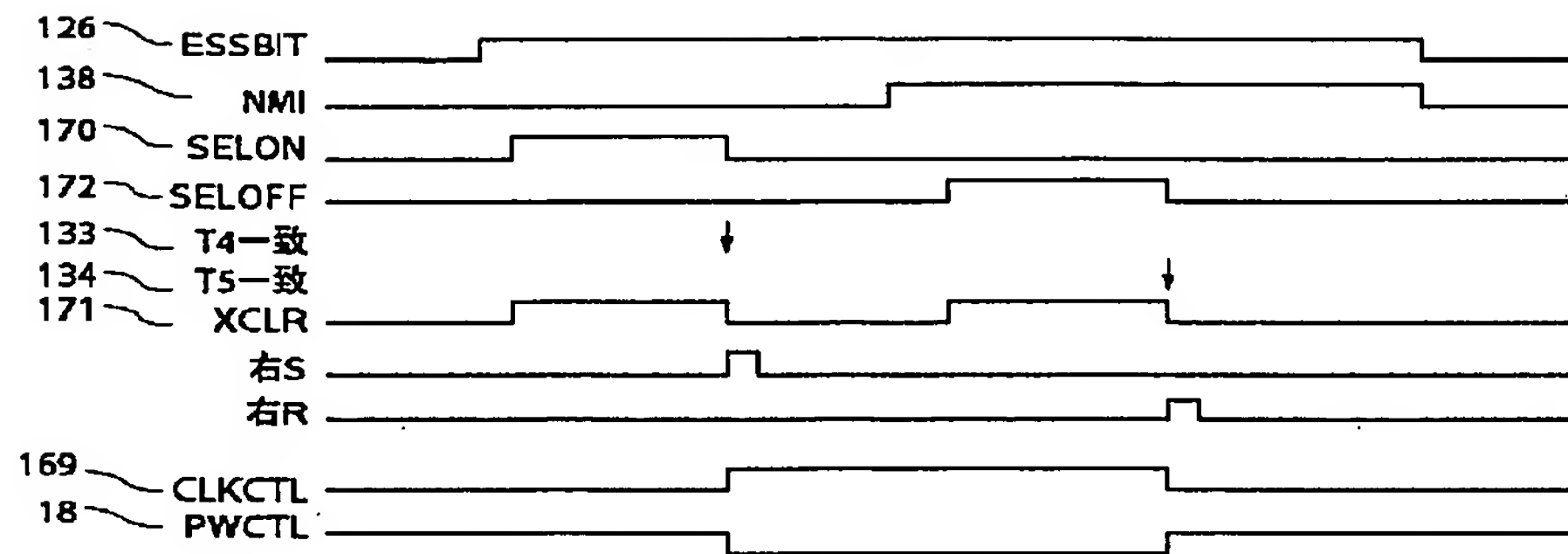
【図14】



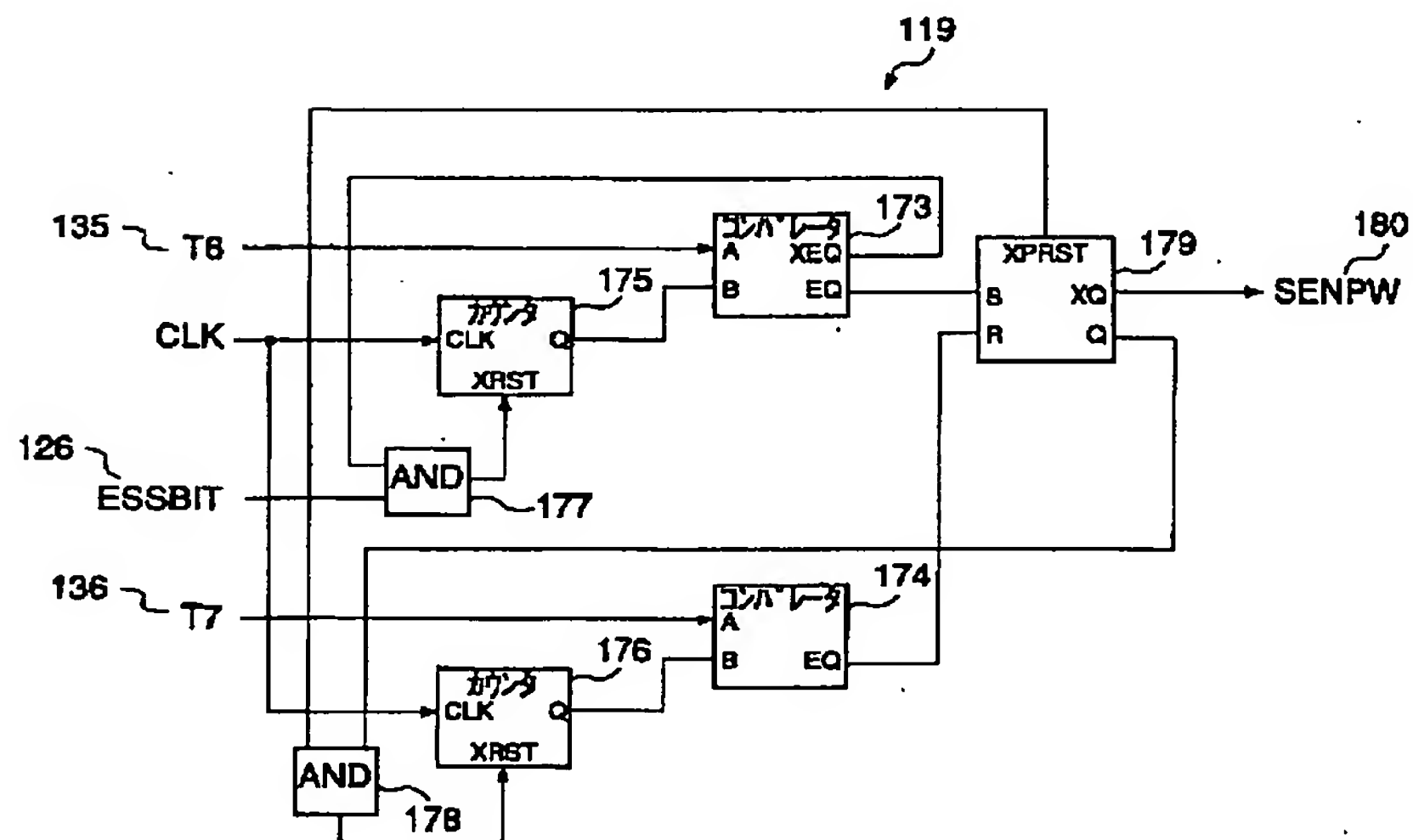
【図16】



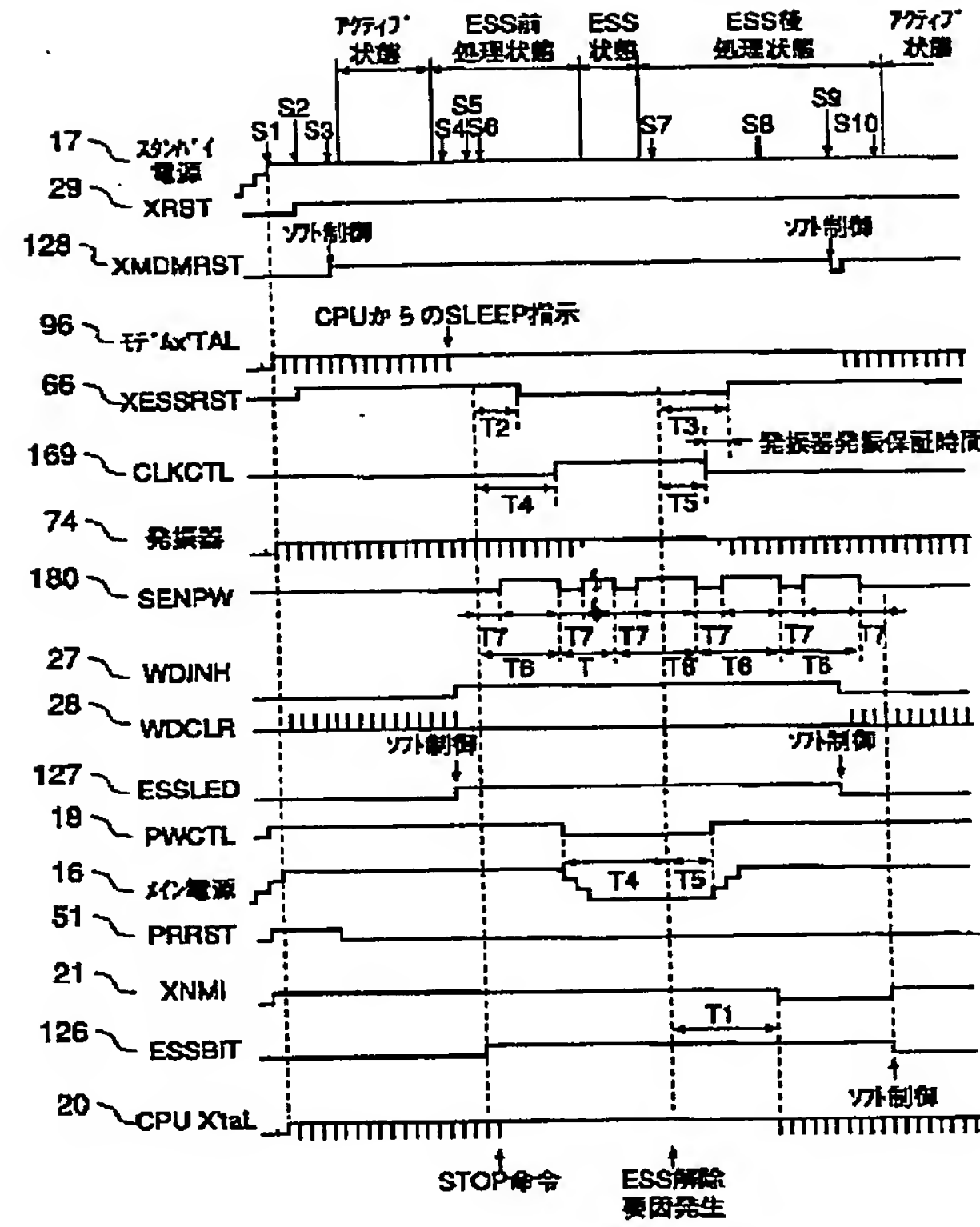
【図17】



【図18】



【図22】



フロントページの続き

(58) 調査した分野 (Int. Cl.⁷, DB名)
H04N 1/00
B41J 29/38
B41J 29/48
G06F 1/32